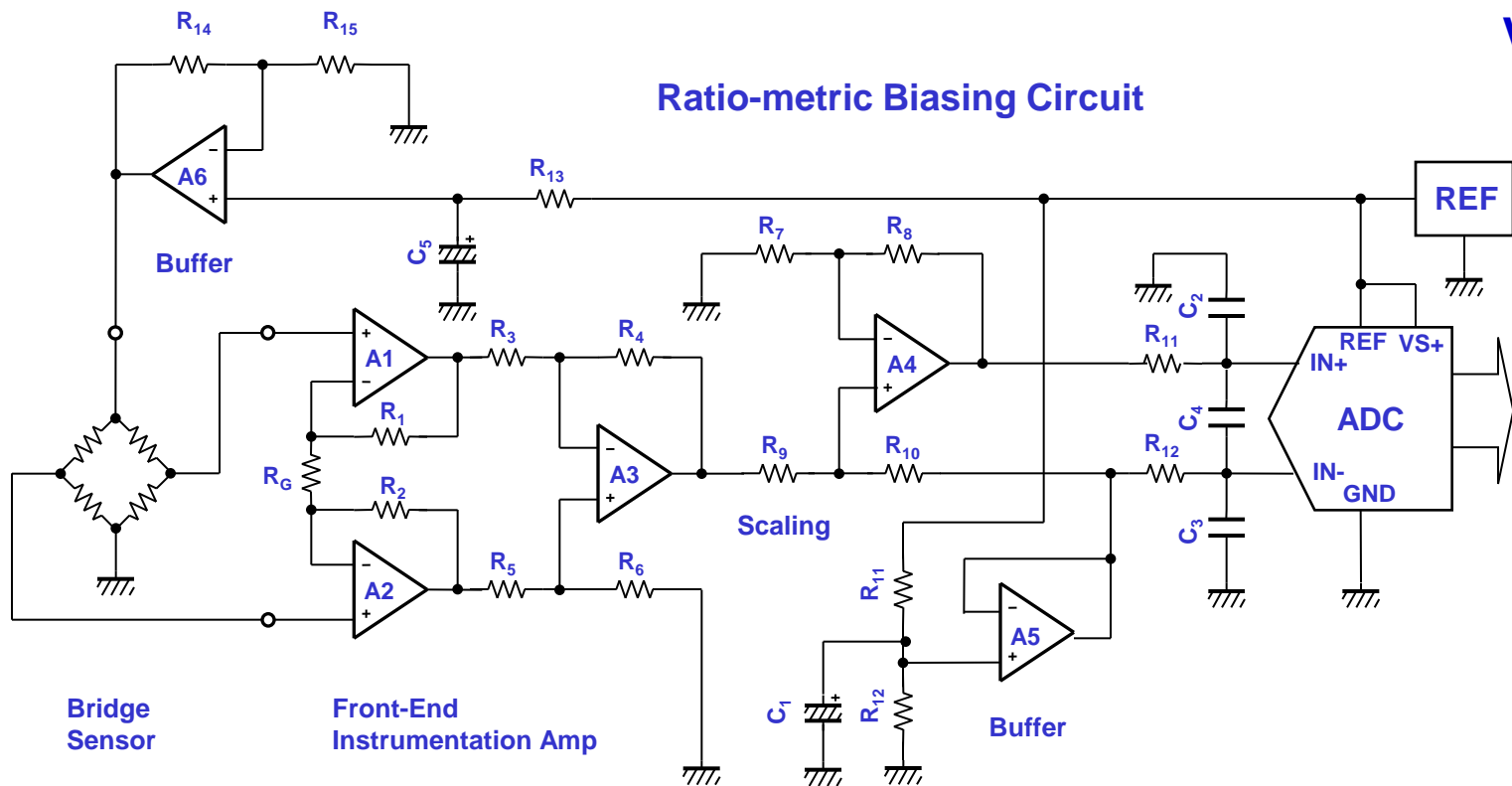


Let's learn Signal Chain

セッション7 : A/Dコンバータ性能の理解

Ver.-2



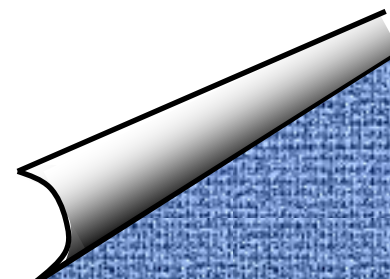
セッション・インデックス

✦ S7.1 A/Dコンバータのノイズ性能

- (1) ENOBとNFBの概念
- (2) 各種ADCの実力

✦ S7.2 ADCの主要スペック

- (1) 表紙の記述は検討上での重要情報
- (2) ドライブ条件(入力部の仕様)
- (3) システム性能
- (4) サンプルング性能
- (5) ダイナミック性能



✦ S7.1 A/Dコンバータのノイズ性能

(1) ENOBとNFBの概念

(2) 各種ADCの実力

✦ S7.2 ADCの主要スペック

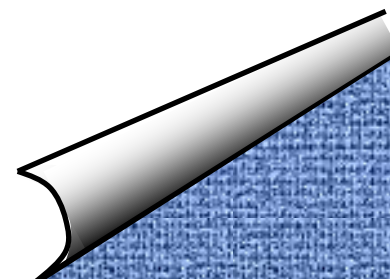
(1) 表紙の記述は検討上での重要情報

(2) ドライブ条件(入力部の仕様)

(3) システム性能

(4) サンプリング性能

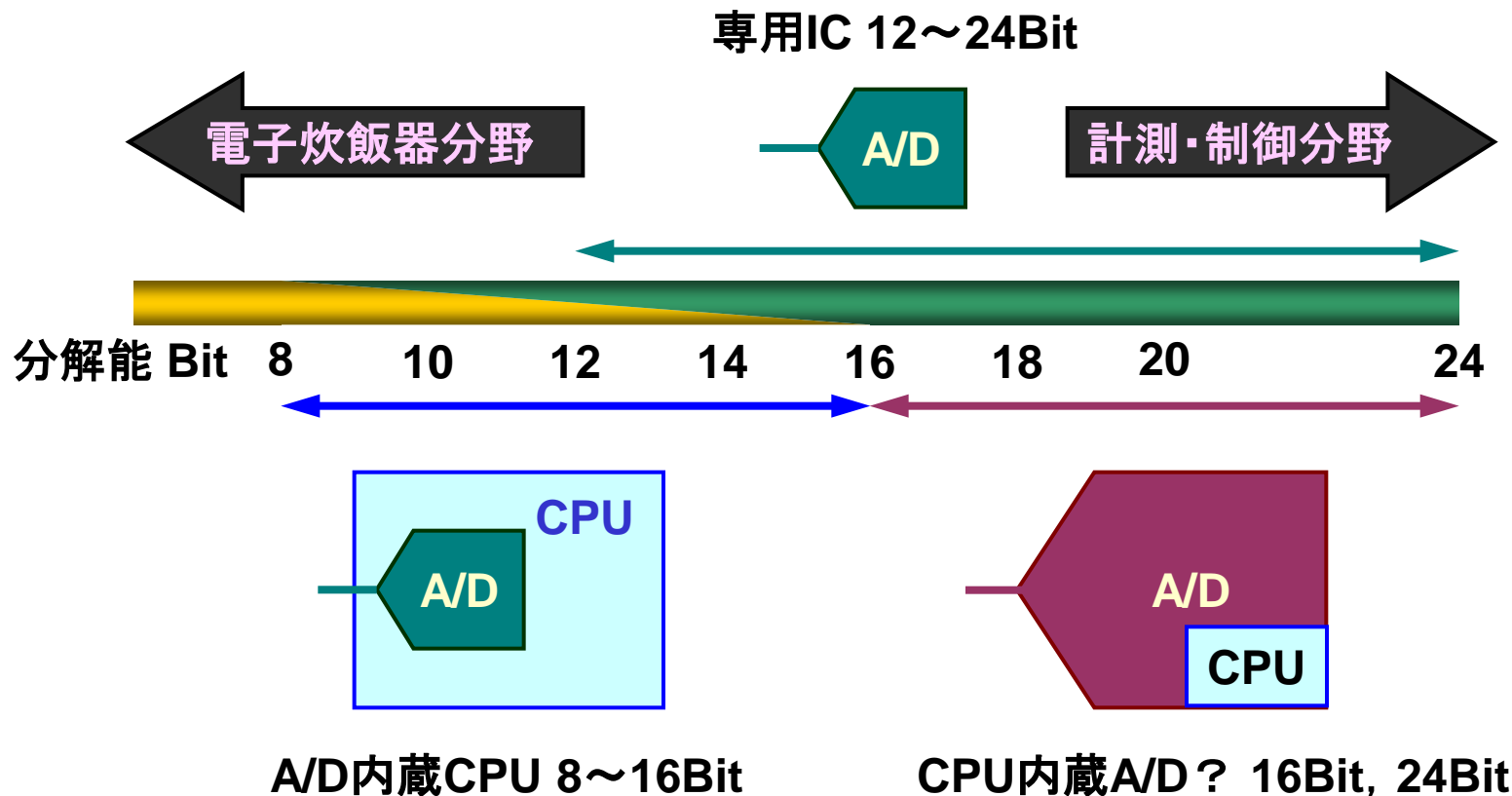
(5) ダイナミック性能



ENOBとNFBの概念：用途とA/Dに要求されるノイズ性能

用途で見た必要なENOB(有効分解能).

ENOB=Effective Number Of Bits



ENOBとNFBの概念:ノイズの統計処理をADCの評価へ導入

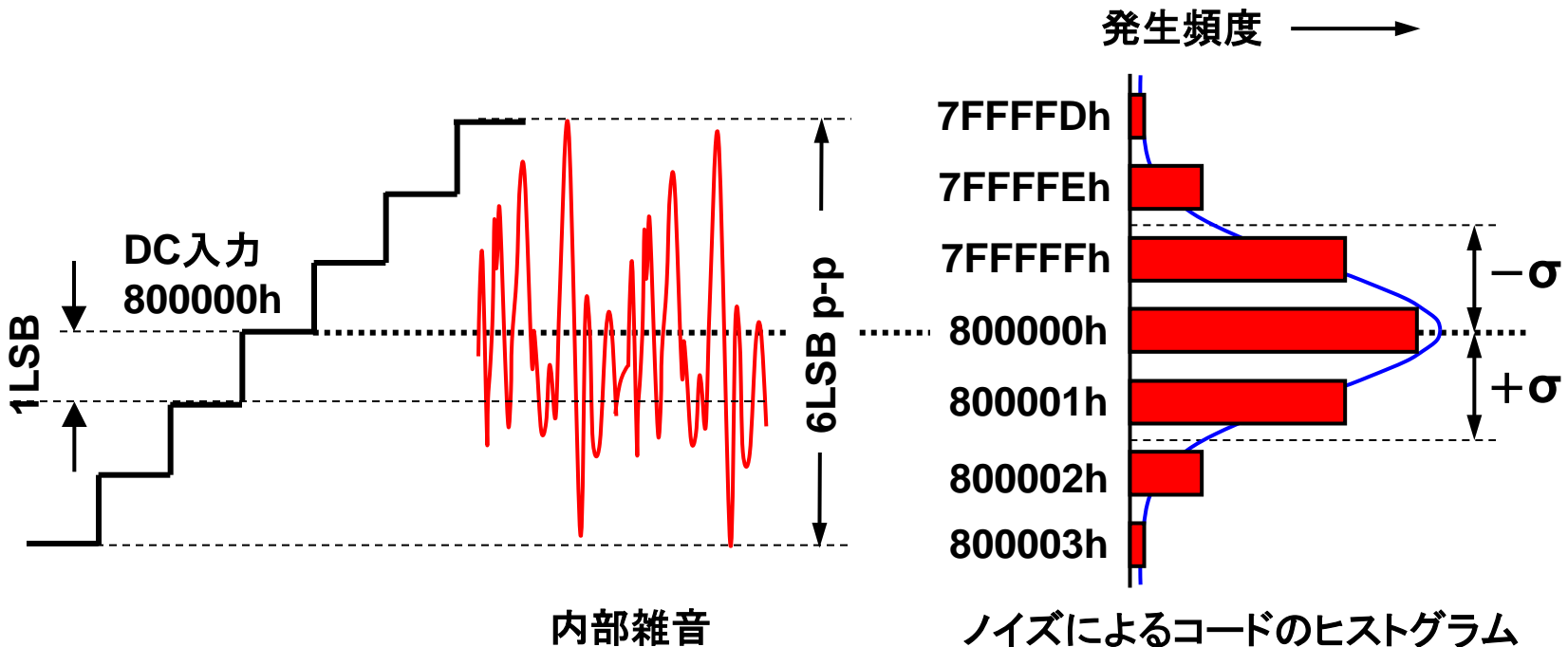
有効分解能 ENOB : $\pm 1\sigma$ のばらつきを差し引いた残りの有効なBit分解能

$$\text{ENOB} = N - \text{Log}_2(2\sigma) \text{ Bit(rms)} \quad \text{式5-1} \quad \text{ここでNは, 製品分解能}$$

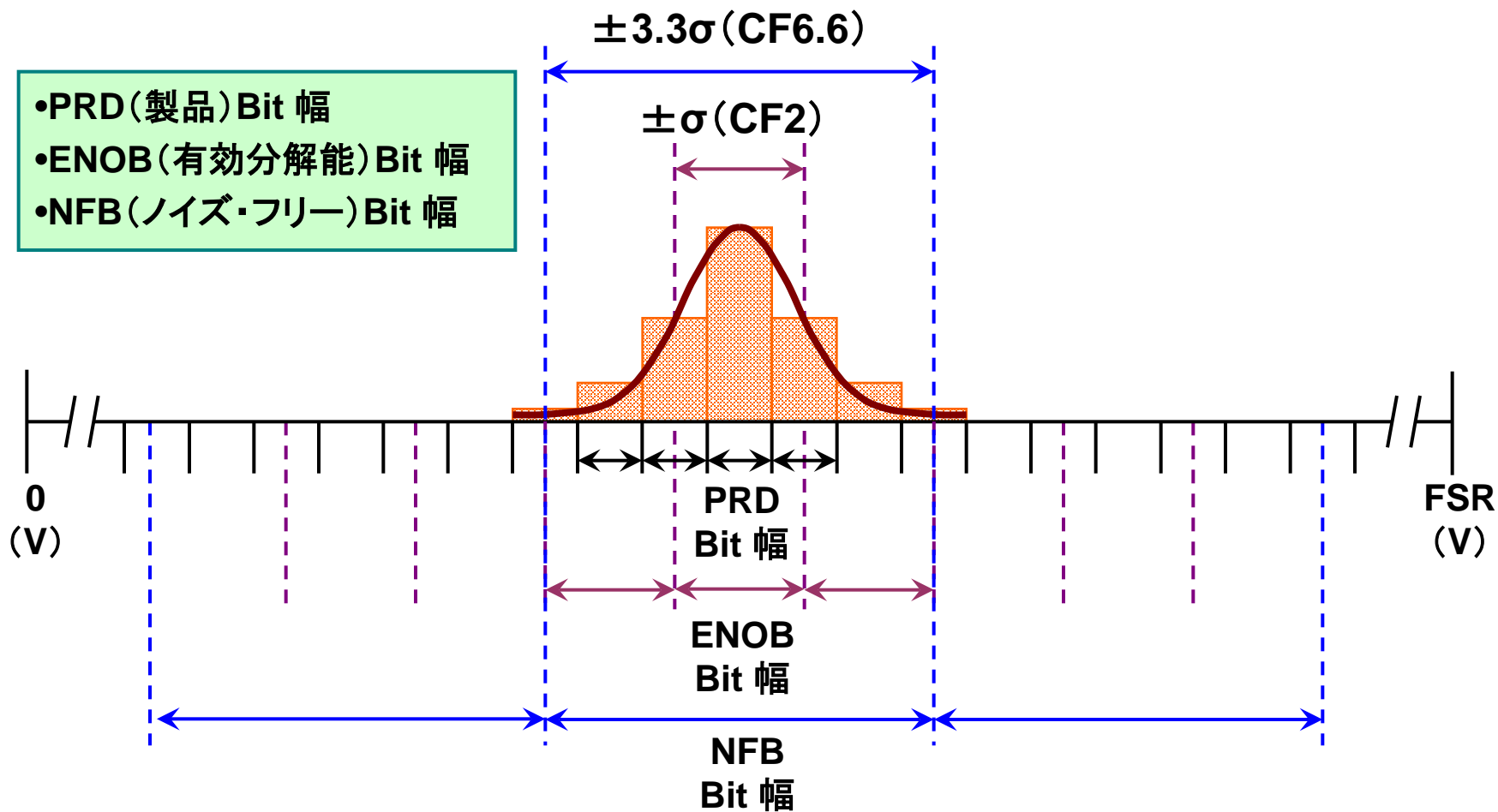
ピーク・ツー・ピーク・ノイズを反映したBit分解能:ノイズフリー・ビット(以降, NFB)

$$\text{NFB} = N - \text{Log}_2(m) \text{ Bit(p-p)} \quad \text{式5-2} \quad \text{ここでmは, コードのp-p ばらつき}$$

下の例でA/Dを24Bitとすれば $\text{NFB} = 24 - \text{Log}_2(6) = \underline{21.4} \text{ Bit(p-p)}$



ENOBとNFBの概念: 各分解能の概念



ENOBとNFBの概念：高分解能A/Dでのスペック併記

ADS1232のデータシートから抜粋したアナログ表現のENOBとNFBの定義

The RMS and Peak-to-Peak noise are referred to the input. The Effective Number of Bits (ENOB) is defined as:

- **ENOB = $\ln(\text{FSR}/\text{RMS noise})/\ln 2$**

The Noise-Free Bits are defined as:

- **Noise-Free = $\ln(\text{FSR}/\text{Peak-to-Peak noise})/\ln 2$**

Where FSR (Full-Scale Range) = $V_{\text{REF}}/\text{Gain}$

Table 1. AVDD = 5V, V_{REF} = 5V, Data Rate = 10SPS

RTO

内部アンプのゲイン	RMS NOISE	PEAK-TO-PEAK NOISE	ENOB (RMS)	NOISE-FREE BITS
1	420nV	1.79μV	23.5	21.4
2	270nV	900nV	23.1	21.4
64	19nV	125nV	22.0	19.2
128	17nV	110nV	21.1	18.4

$$\text{ENOB} = \frac{\ln\left(\frac{\text{FSR}}{V_{\text{rms}}}\right)}{\ln(2)} = \text{LOG}_2\left(\frac{\text{FSR}}{V_{\text{rms}}}\right) \quad \dots\dots\dots \text{式5-3}$$

ここで... **内部で増幅した方が有利**
 V_{rms} = 実効値雑音電圧
 FSR = フルスケール・レンジ. 単位は電圧

$$\text{NFB} = \frac{\ln\left(\frac{\text{FSR}}{V_{\text{p-p}}}\right)}{\ln(2)} = \text{LOG}_2\left(\frac{\text{FSR}}{V_{\text{p-p}}}\right) \quad \dots\dots\dots \text{式5-4}$$

ここで...
 V_{p-p} = ピーク・ツー・ピーク雑音

ENOBとNFBの概念：RMSノイズからp-pノイズへの換算

ENOB(rms)のみ表示されたA/Dに σ の幅をかけることで、
NFB(p-p)を* 確率として求めることができる。

* 計算値を上回るp-pノイズの確立(%)は σ の値を大きくするほど小さくなる。

ランダム・ノイズの
クレストファクタ(CF)
 σ の幅を係数とする

多くのA/DのICメーカーでは
ノイズ換算に6.6を使用。
(1000個のデータを探って
外れる確率が1個)

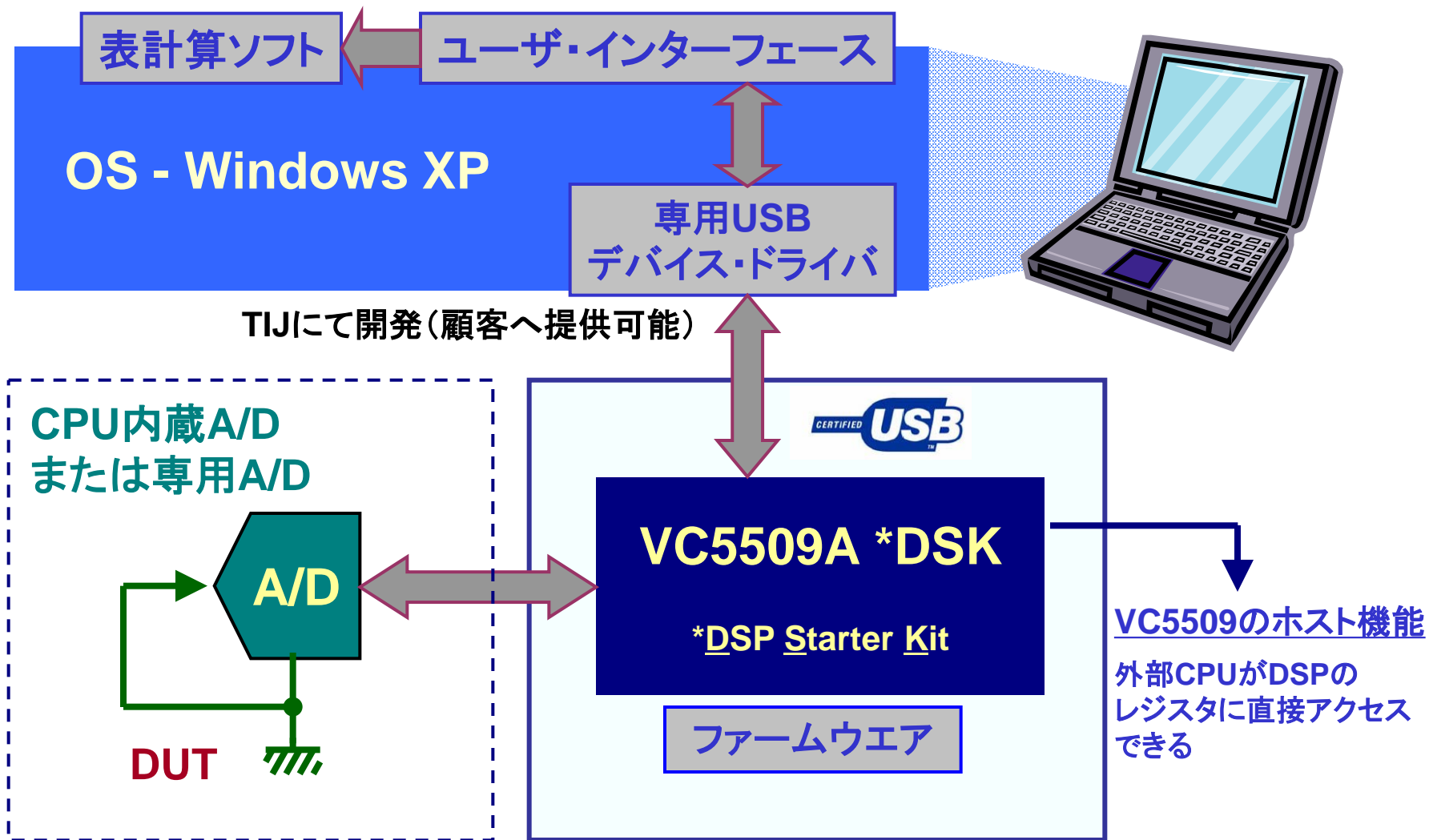
σ (CF)	p-pノイズ	確率(%)
2xCF	8.3546E-08	32
3xCF	1.6709E-07	13
4xCF	2.5064E-07	4.6
5xCF	3.3418E-07	1.2
6xCF	4.1773E-07	0.27
6.6xCF	5.0128E-07	0.1
7xCF	5.5140E-07	0.046
8xCF	5.8482E-07	0.006

ビット換算では...

$$N_{P-P} = \text{Log}_2(6.6) = \frac{\ln(6.6)}{\ln(2)} = 2.72(\text{bit}) \quad \text{式5-5}$$

表データは、セッション3 “オペアンプの
スペックと意味”のスライド16より引用。

各種ADCの実力： ADCの実力評価システム



各種ADCの実力: CPU内蔵, 10Bit A/Dの実力

表計算ソフトによる統計処理

データ区間	頻度
53	0
54	0
55	322
56	1000
57	520
58	206
59	0
60	0
合計	2048

最小
最頻値(モード)

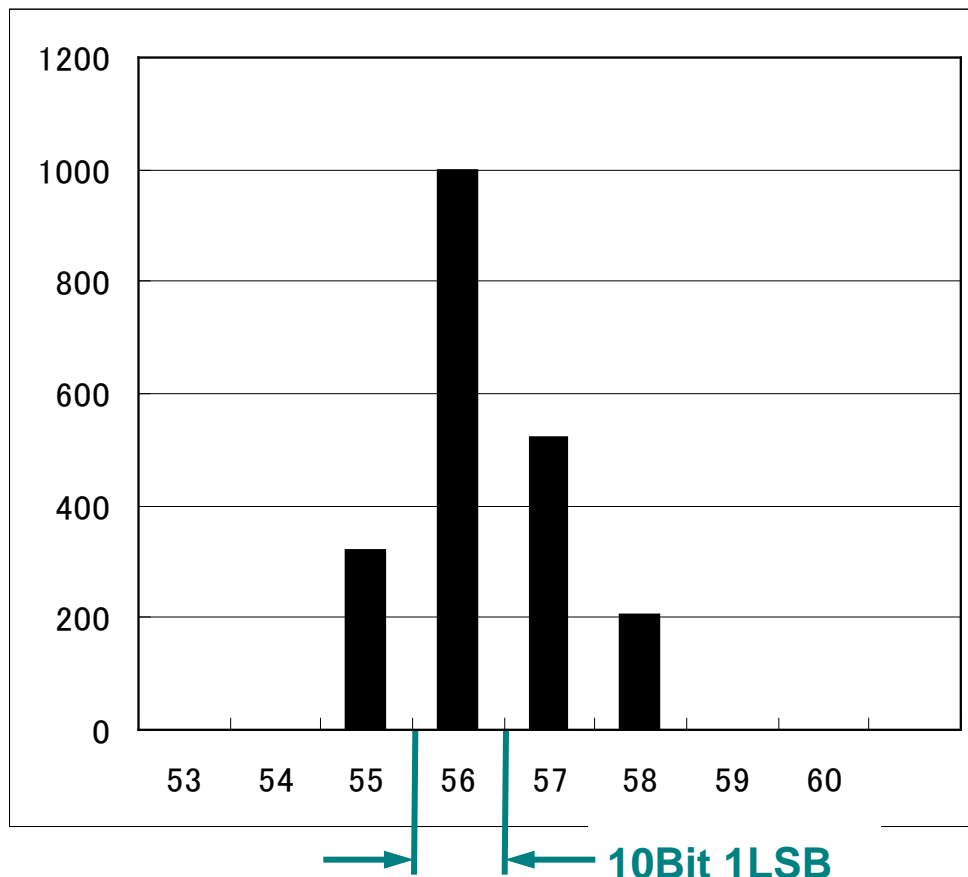
最大

サンプル数

標準統計量	
平均	56.29785156
中央値(メジアン)	56
最頻値(モード)	56
標準偏差σ	0.851536887
最大	58
最小	55
範囲 p-pノイズ	3
標本数	2048

統計計算で求めた有効分解能 ENOB

$$\text{ENOB} = 10 - \text{Log}_2(\pm \sigma) = 9.2(\text{Bit}_{\text{rms}})$$



各種ADCの実力: DSP C280X内臓, 12Bit A/Dの実力

表計算ソフトによる統計処理

データ区間	頻度
43	0
44	0
45	464
46	1440
47	144
48	0
49	0
合計	2048

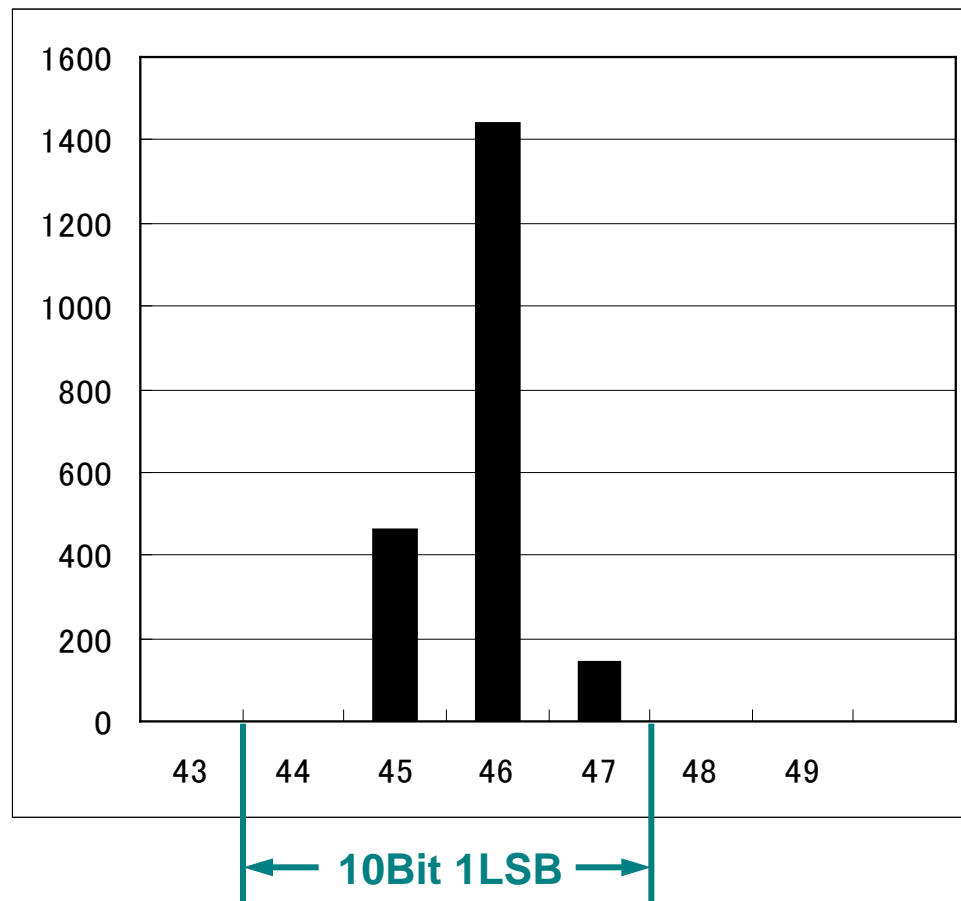
最小
最頻値
最大

サンプル数

標準統計量	
平均	45.84375
中央値 (メジアン)	46
最頻値 (モード)	46
標準偏差 σ	0.522105392
最大	47
最小	45
範囲 p-pノイズ	2
標本数	2048

統計計算で求めた有効分解能

$$\text{ENOB} = 12 - \text{Log}_2(2\sigma) = 11.9(\text{Bit}_{\text{rms}})$$



各種ADCの実力: 16Bit 逐次比較A/D, ADS8325の実力

表計算ソフトによる統計処理

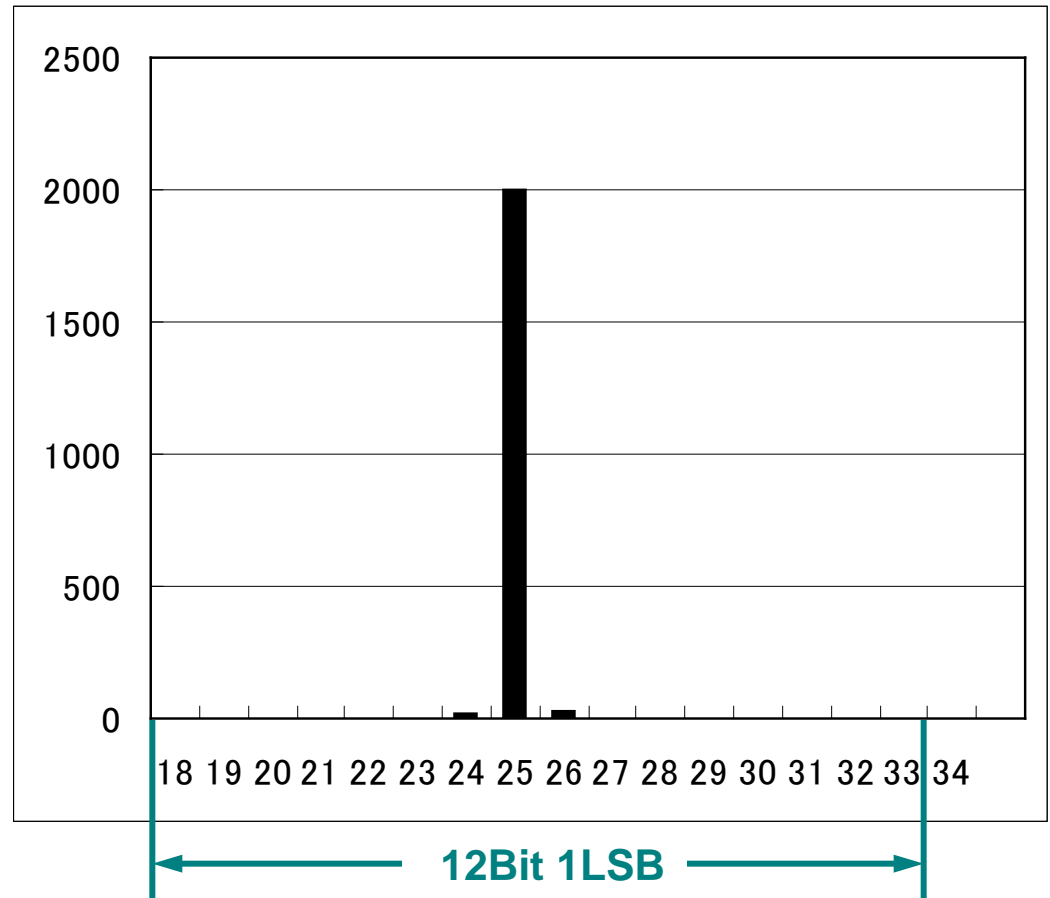
データ区間	頻度
22	0
23	0
24	18
25	2003
26	27
27	0
28	0
合計	2048

最小
最頻値
最大

サンプル数

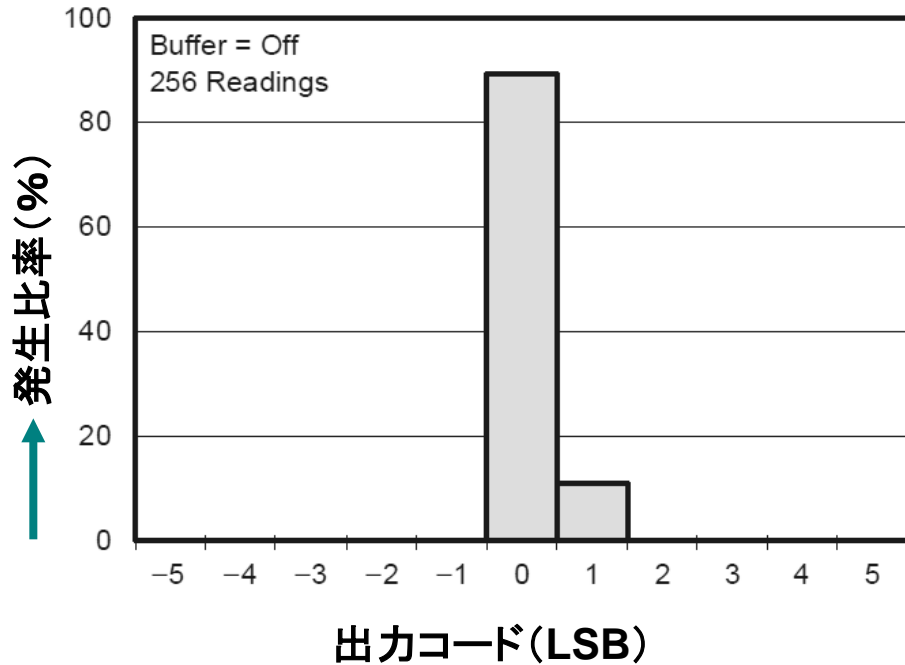
標準統計量	
平均	25.00439453
中央値 (メジアン)	25
最頻値 (モード)	25
標準偏差 σ	0.148202797
最大	26
最小	24
範囲 p-pノイズ	2
標本数	2048

2σ が1以下(0.296)なので NFB \approx 16 Bit

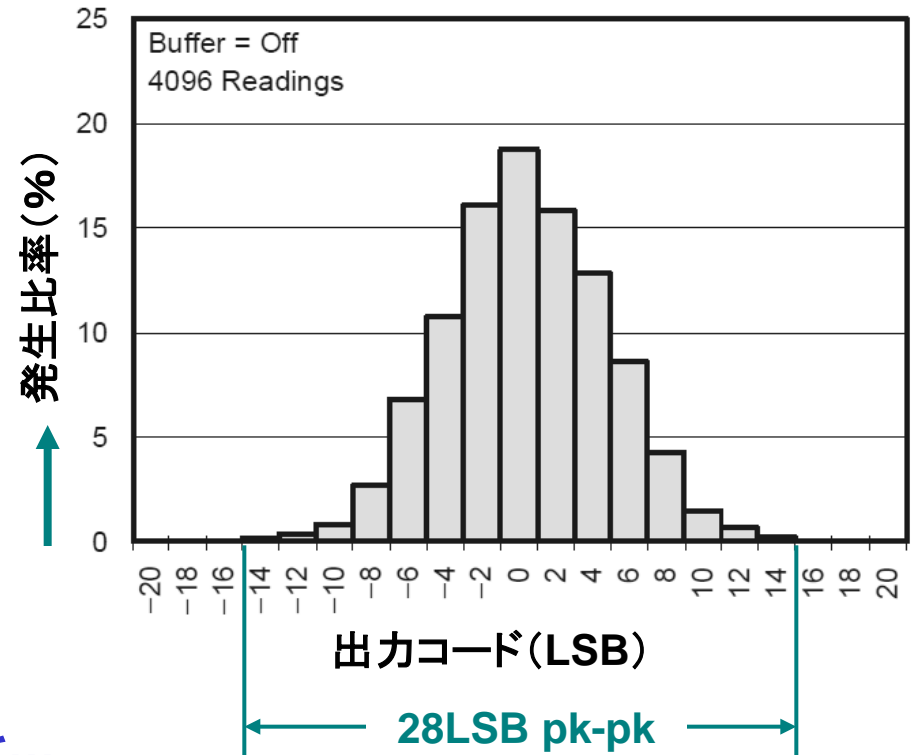


各種ADCの実力: 24Bit $\Delta\Sigma$ 型A/D, ADS1256の実力

PGA=1, DR設定=2.5SPS



PGA=1, DR設定=1kSPS



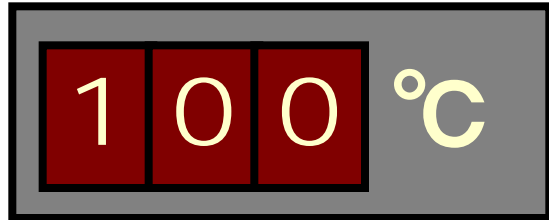
28LSB pk-pkからENOBを逆算すると...

$$\text{ENOB} = \text{LOG}_2 \left(\frac{2^{24\text{Bit}}}{28\text{LSB}} \right) + \text{LOG}_2(6.6) = 21.9(\text{Bit})$$

式5-6

↑ ノイズのクレスト・ファクタを 6.6 とした値.

A/Dコンバータのノイズ性能:まとめとして...



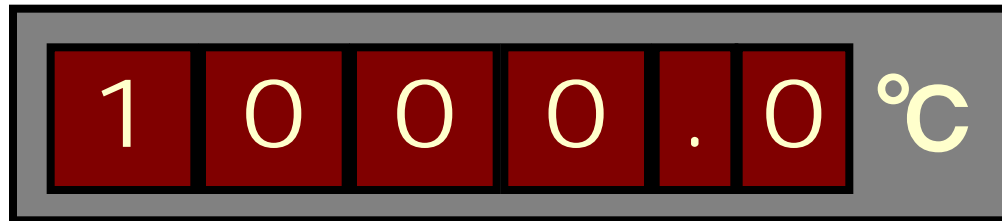
の最下位桁まで安定に
表示するには...

$$\text{ENOB} = \underbrace{\text{Log}_2(100)}_{\text{NFB 6.64Bit}} + \underbrace{\text{Log}_2(6.6)}_{\text{CF 2.72Bit}} = 9.36(\text{Bit_rms})$$

NFB 6.64Bit

CF 2.72Bit

マイコン内蔵のA/DでOK



の最下位桁まで安定に
表示するには...

$$\text{ENOB} = \underbrace{\text{Log}_2(10000)}_{\text{NFB 13.29Bit}} + \underbrace{\text{Log}_2(6.6)}_{\text{CF 2.72Bit}} = 16.01(\text{Bit_rms})$$

NFB 13.29Bit

CF 2.72Bit

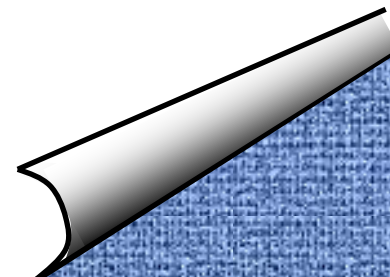
単体のA/Dを使用

S7.1 A/Dコンバータのノイズ性能

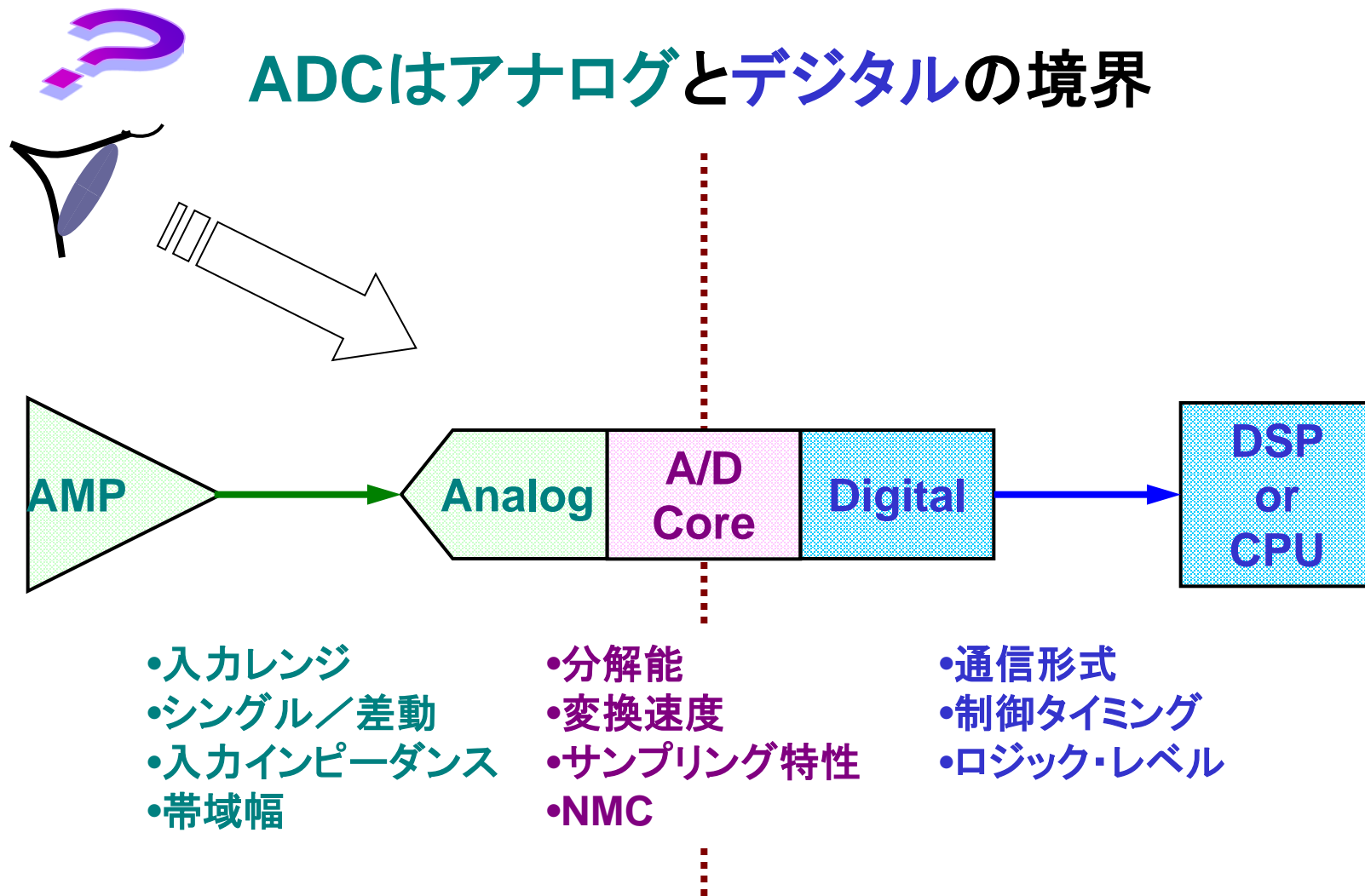
- (1) ENOBとNFBの概念
- (2) 各種ADCの実力

S7.2 ADCの主要スペック

- (1) 表紙の記述は検討上での重要情報
- (2) ドライブ条件(入力部の仕様)
- (3) システム性能
- (4) サンプリング性能
- (5) ダイナミック性能



ADCの主要スペック:2つの情報を結ぶスペック群



ADCの主要スペック: 表紙のスペック記述は重要情報, ADS8422

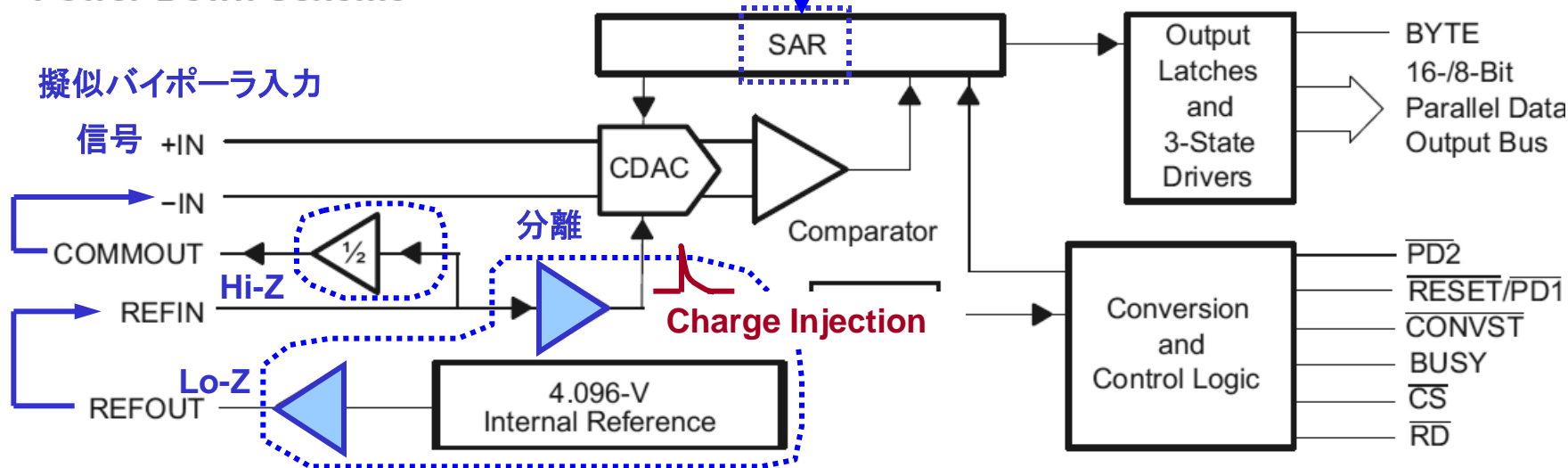
FEATURES

- 16-Bit NMC at 4 MSPS **No Missing Code**
- 1 LSB INL Typ
- 92dB SNR, -102dB THD Typ with 100-kHz Input
- Internal 4.096-V Reference and Reference Buffer
- REFIN/2 Available for Setting Analog Input Common-Mode Voltage
- Zero Latency
- Low Power: 155 mW at 4 MHz Typ, Flexible Power-Down Scheme

APPLICATIONS

(英語のまま紹介)

- DWDM
- Instrumentation ↓ 例えばサーボ・ループ
- High-Speed, High-Resolution, Zero Latency Data Acquisition Systems
- Transducer Interface
- Medical Instruments
- Spectrum Analysis
- ATE



ドライブ条件: 外部から見たアナログ入力, ADS8422の例

SPECIFICATIONS

$T_A = -40^\circ\text{C}$ to 85°C , $+V_A = 5\text{ V}$, $+V_{\text{AREG}} = 5\text{ V}$ to 3 V , $+V_{\text{BD}} = 5\text{ V}$ to 2.7 V , $f_{\text{SAMPLE}} = 4\text{ MSPS}$, $V_{\text{ref}} = 4.096\text{ V}$ (measured with internal reference buffer) (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
ANALOG INPUT					
Full-scale input voltage ^①	+IN – (–IN) ^①	$-V_{\text{ref}}$		V_{ref}	V
Absolute input voltage ^②	+IN グランド基準	-0.2	VREF 基準	$V_{\text{ref}} + 0.2$	V
	–IN	-0.2		$V_{\text{ref}} + 0.2$	
Common-mode input range ^③		$(V_{\text{ref}})/2 - 0.2$	$(V_{\text{ref}})/2$	$(V_{\text{ref}})/2 + 0.2$	V
Input capacitance ^④			グランド基準 30		pF
Input leakage current ^⑤				1	nA

フットノート

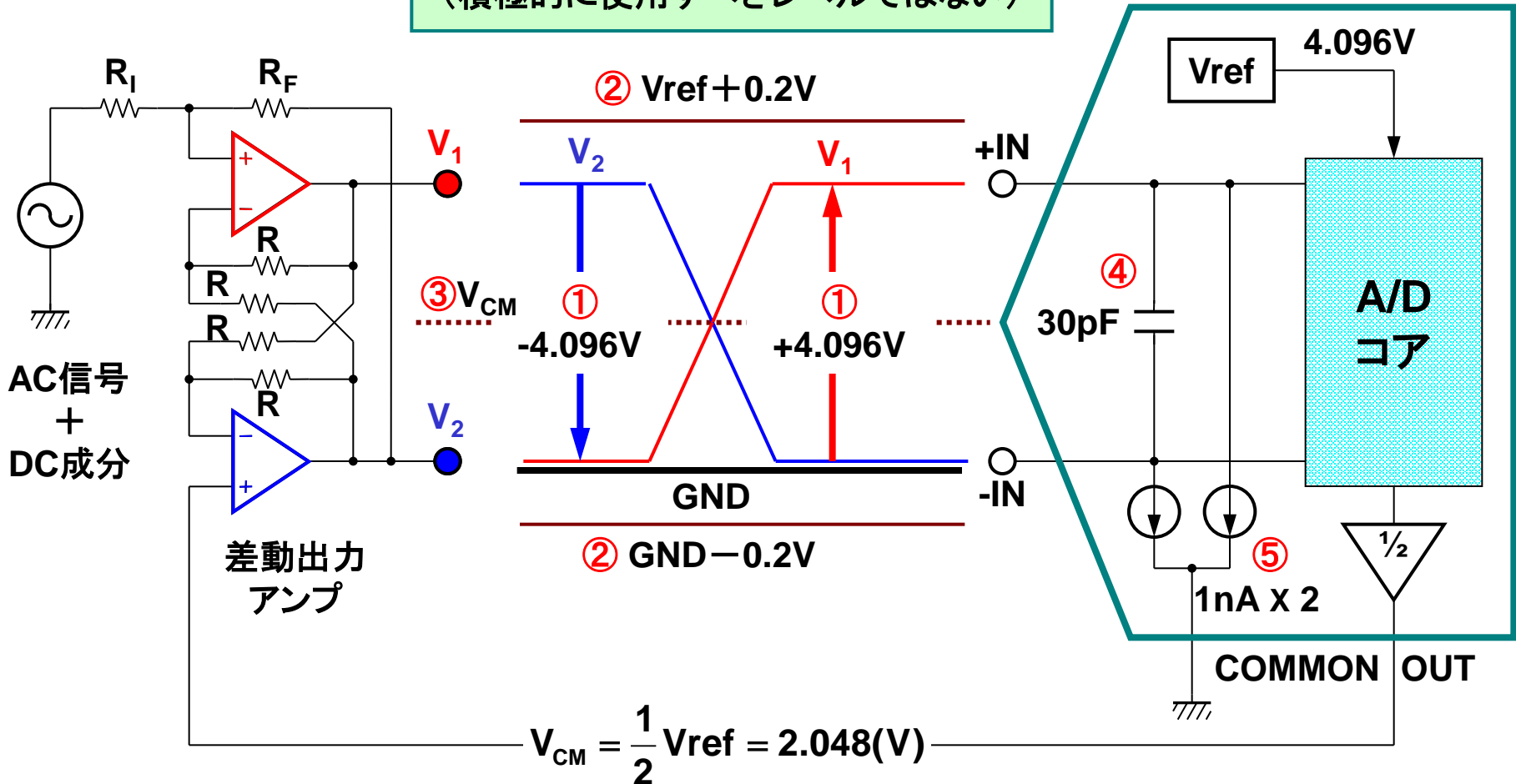
(1) Ideal input span, does not include gain or offset error.

前段アンプのドライブ能力に関係

記事: 入力容量が 50pF を越す場合は, 広帯域オペアンプでドライブできない(発振する).

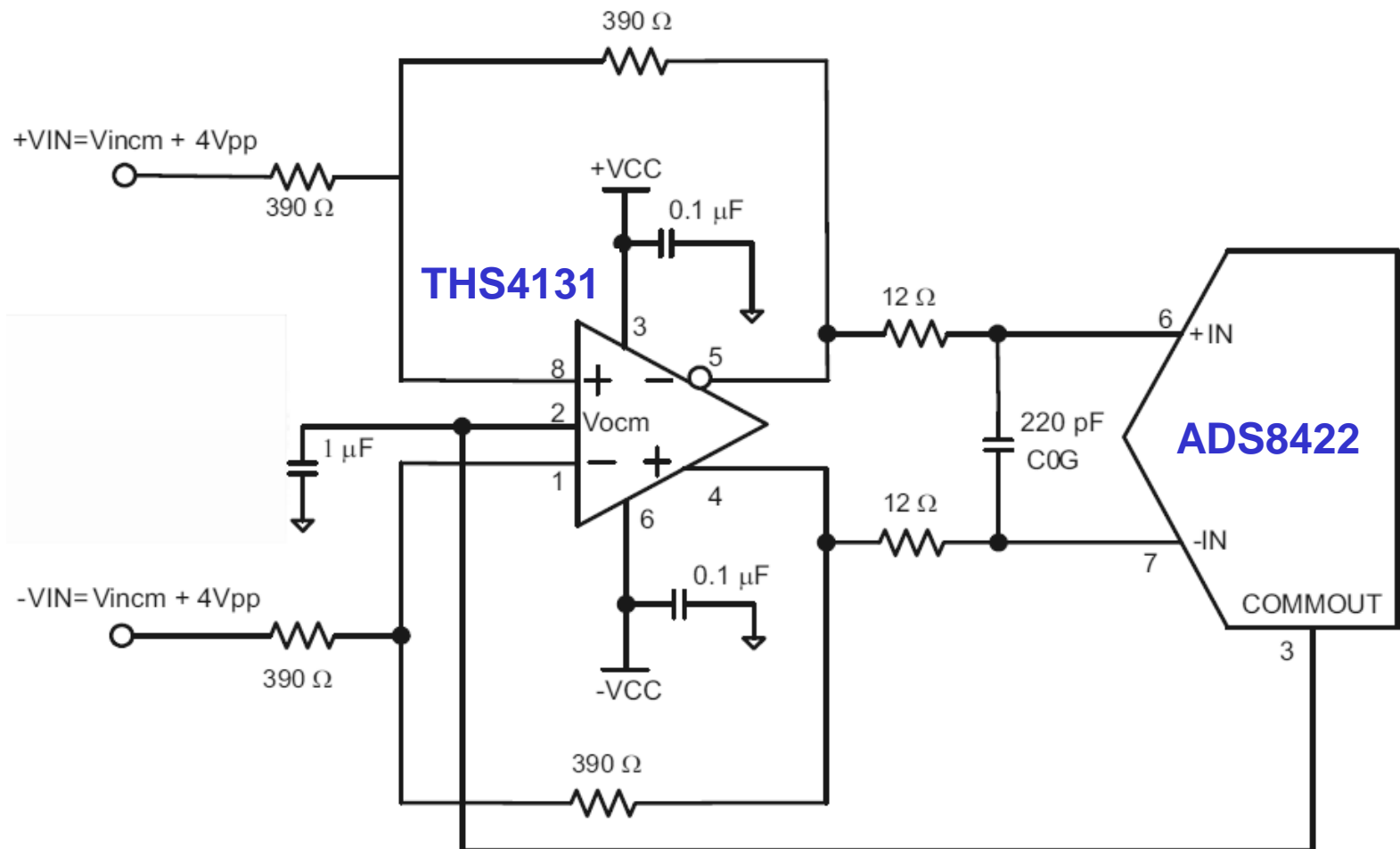
ドライブ条件: 前段アンプとの接続, ADS8422の例

リミット $V_{ref} + 0.2V$ と $GND - 0.2V$ は
前段アンプのオフセットのマージン。
(積極的に使用すべきレベルではない)



基準電圧関係：COMMOUTの利用方法

面倒なスケーリング計算はTIのWEBでサポート ➔ [計算ソフト](#)



システム性能: ADCをシステムとして見る, ADS8422の例

SYSTEM PERFORMANCE		上位15ビットは全コード発生	MIN	TYP	MAX	
Resolution				16		Bits
No missing codes ① (NMC)	ADS8422I	NMCで2グレード	15			Bits
	ADS8422IB		16			
Integral linearity (2)(3) ② (ILE / INL)	ADS8422I	ILEで2グレード	-6	±2	6	LSB (16 bit) ⁽²⁾
	ADS8422IB		-2	±1	2	
Differential linearity ③ (DLE / DNL)	ADS8422I	DLEで2グレード	-2	±0.7	2	LSB (16 bit)
	ADS8422IB		-1	±0.7	1.5	
Offset error ④		±4LSB	-0.5	±0.25	0.5	mV
Offset error drift				±0.2		ppm/°C
Gain error ⁽⁴⁾⁽⁵⁾ ⑤		V _{ref} = 4.096 V	-0.1	±0.05	0.1	%FS
Gain error drift		V _{ref} = 4.096 V		±2		ppm/°C
Common-mode rejection ratio		At dc		81		dB
		At code 0000h with [+IN + (-IN)]/2 = 512 mV _{pp} at 500 kHz,		78		
Noise		At 0000h output code	264μVp-p	40		μV RMS
Power supply rejection ratio		At 8000h output code		78		dB

(2) LSB means least significant bit and is equal to $2V_{REF}/65536$.

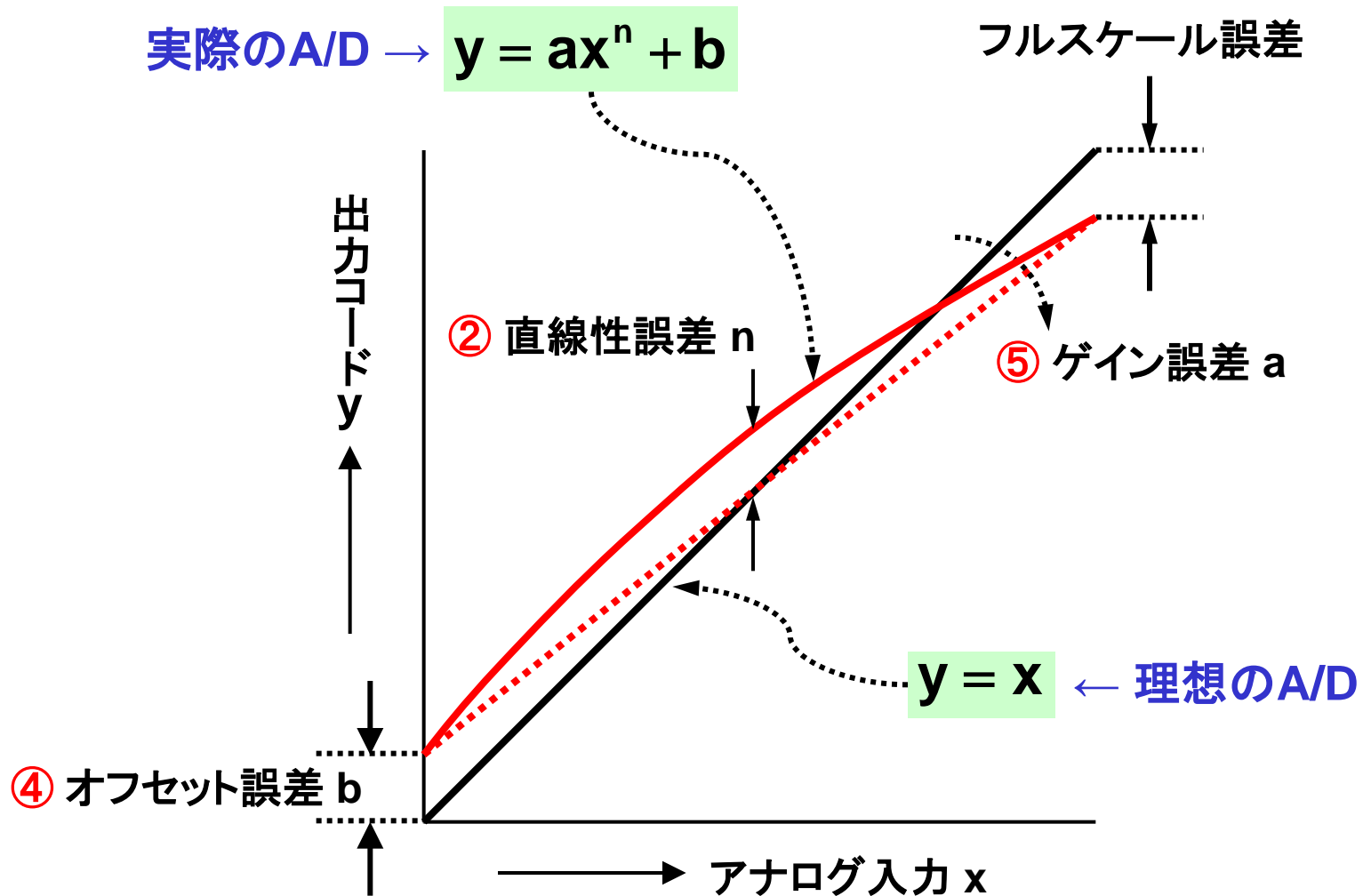
(3) This is endpoint INL, not best fit.

(4) Measured relative to an ideal full-scale input [+IN - (-IN)] of 8.192 V.

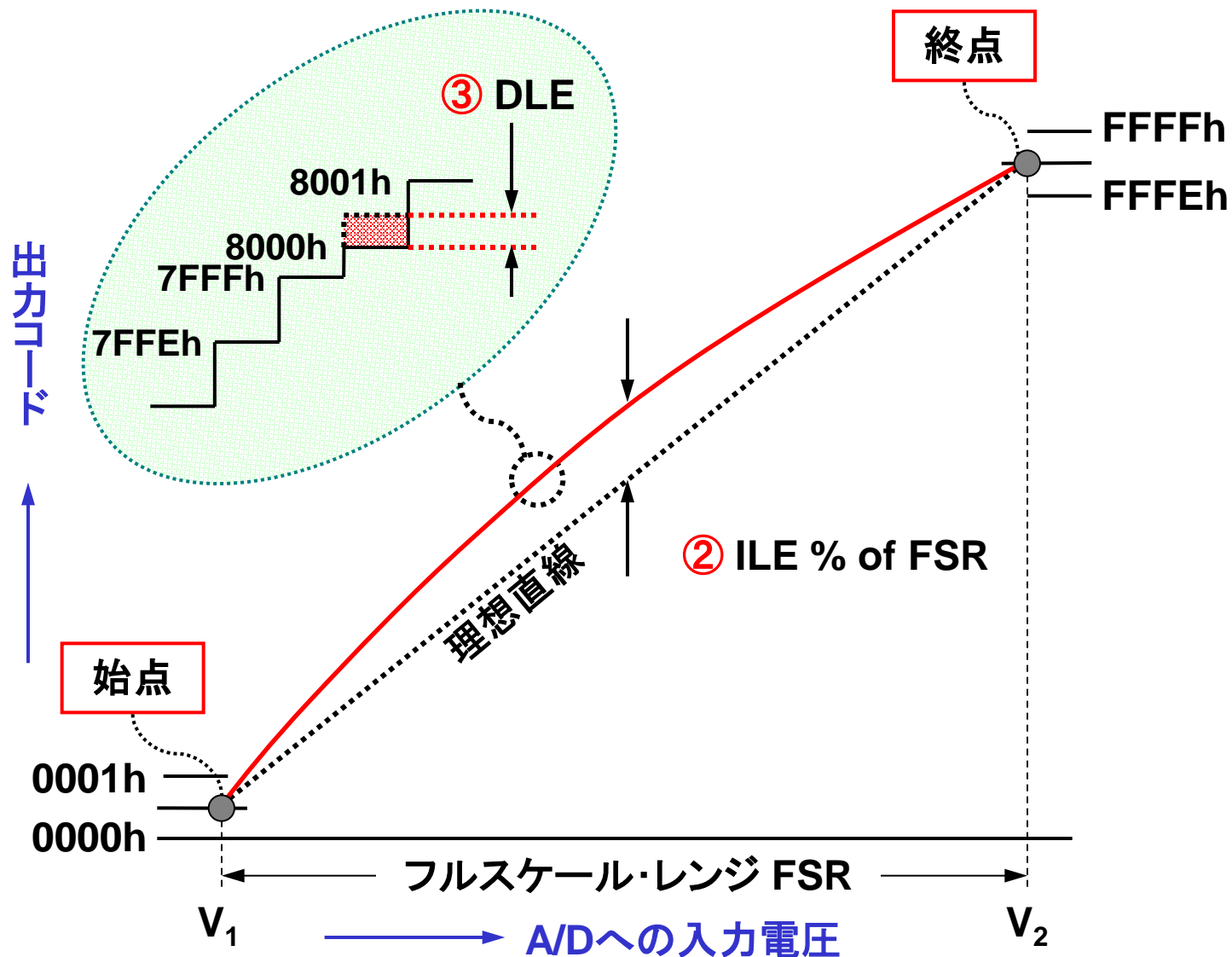
(5) This specification does not include the internal reference voltage error and drift.

.....▶ 1LSB = 125μV

システム性能: ②ILE, ④オフセット, ⑤ゲイン誤差の概念

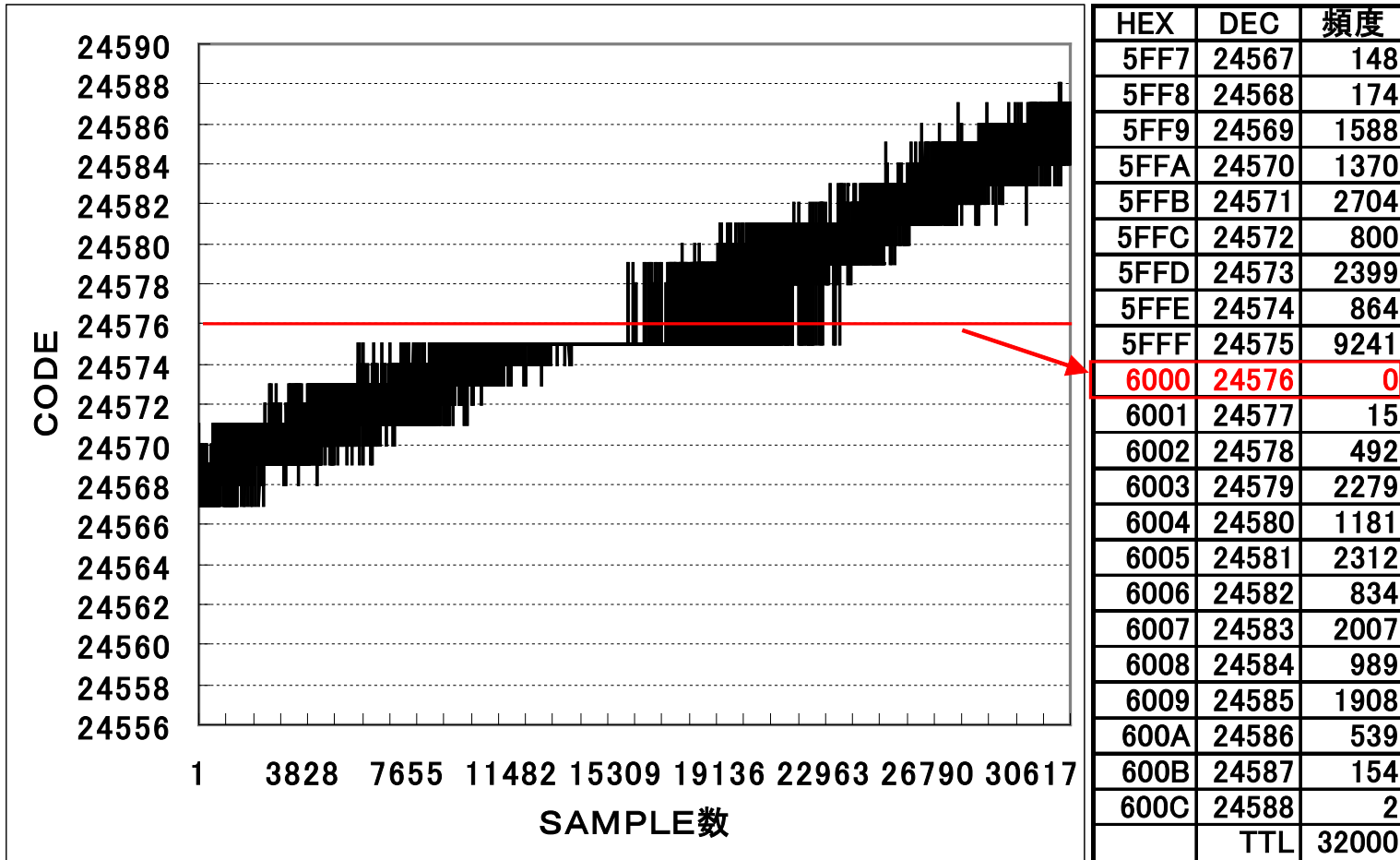


システム性能: エンド・ポイント法での② ILE および ③ DLE



システム性能: 16ビット分解能, ① 15ビットNMC保証の例

各コードの発生頻度を見ると24575(5FFFh)の発生頻度が群を抜いて多く, 次の24576(6000h)がゼロ. テスト波形(のこぎり波)のノイズの振幅が一定ならば, 各コードの発生頻度はそのビット幅に依存する. よって6000hのビット幅はゼロ. ほかに7FFFhから8000hなどのビットの総入れ替え時に発生しやすい.



上位15Bit
では連続

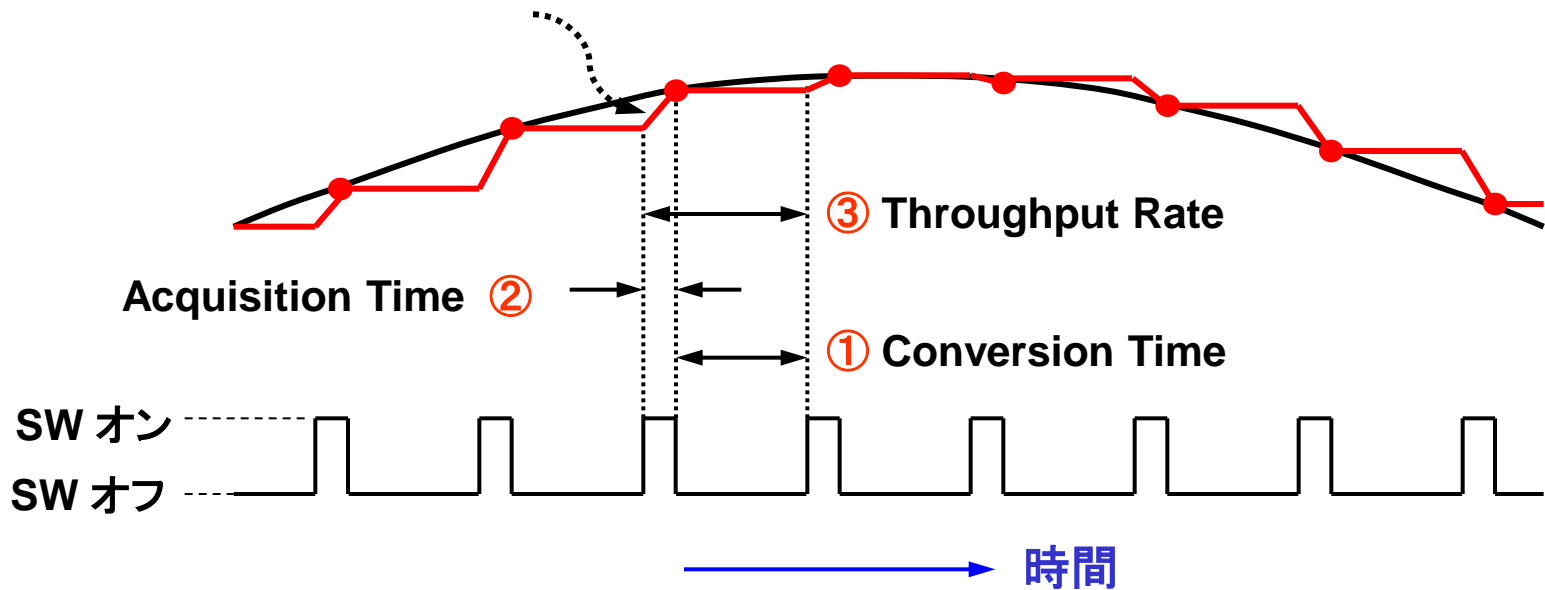
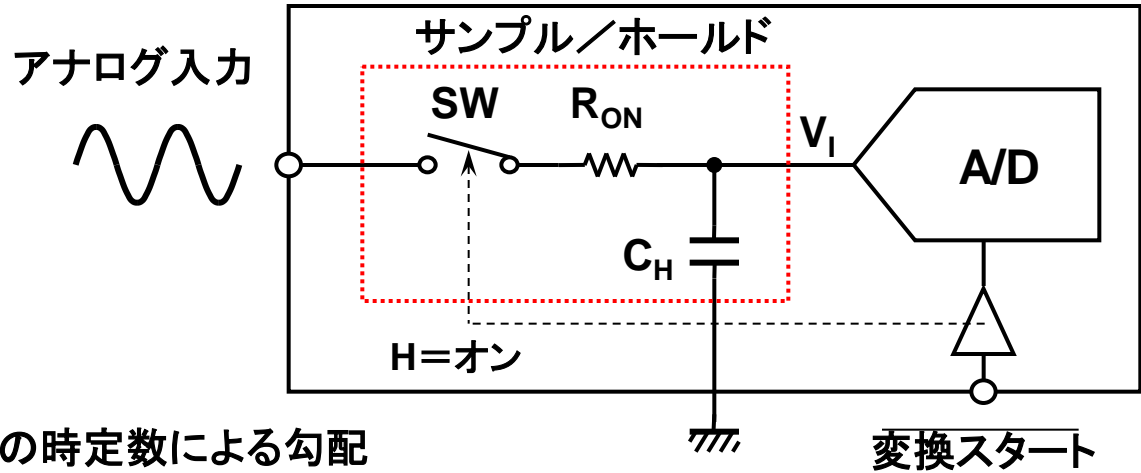
サンプリング性能: サンプリング・スペック, ADS8422の例

SAMPLING DYNAMICS		MIN	TYP	MAX	
Conversion time ①			<i>180ns</i>▶	0.180	μs
Acquisition time ②		0.070 ◀.....	<i>70ns</i>		μs
Throughput rate ③			<i>180ns+70ns=250ns</i> →	4	MHz
Aperture delay ④			3		ns
Aperture jitter ⑤			7		ps RMS
Step response ⑥			70		ns
Overvoltage recovery ⑦			140		ns

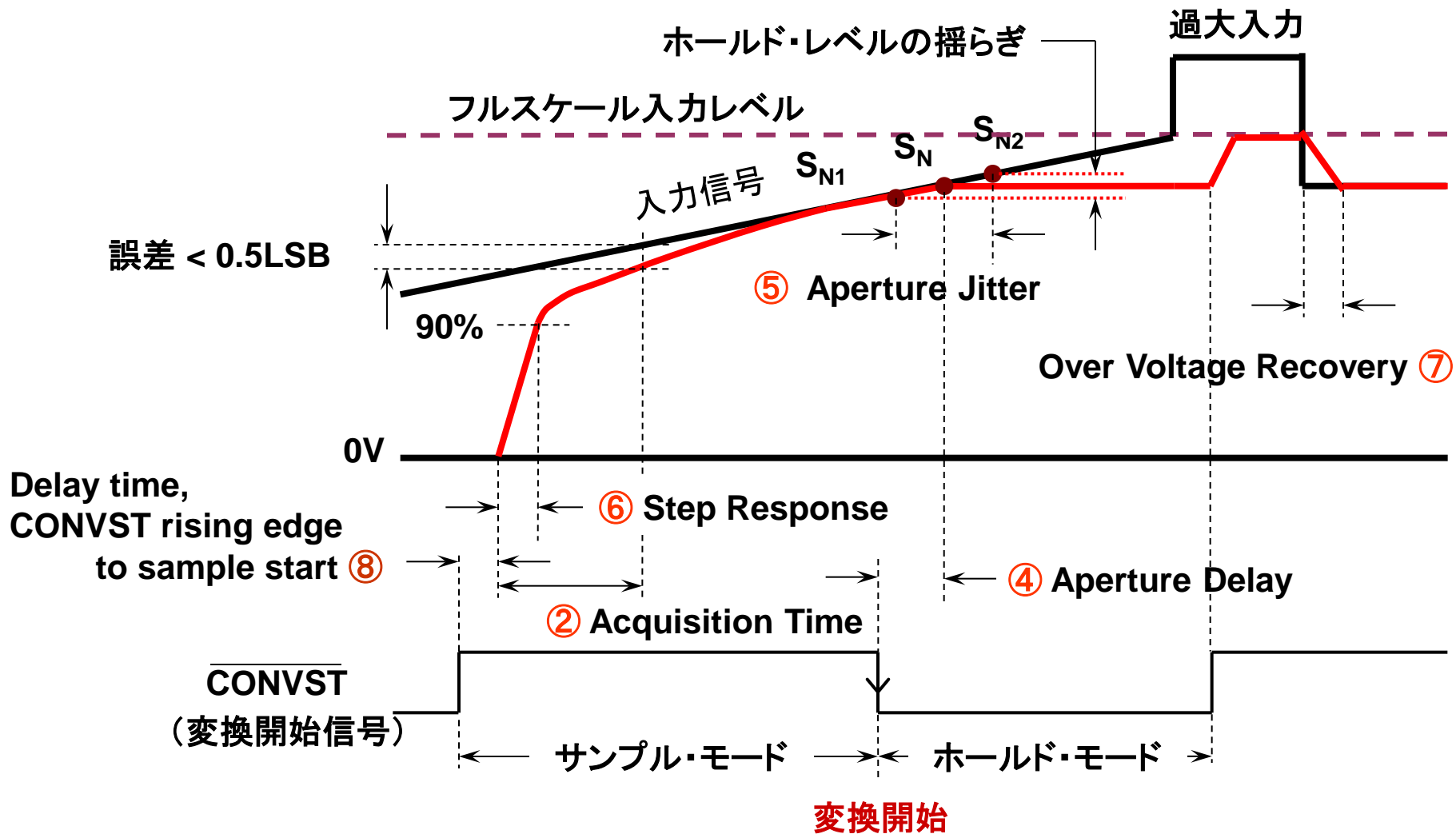
- ④ ⑤▶ 時間軸での精度. AC波形解析では重要なスペック
- ⑥▶ オペアンプのスルーレートに近いスペック
- ⑦▶ 過入力に変換時間の遅延要因.

サンプリング性能: スペックの用語と波形との対応(1)

- SW: アナログ・スイッチ
- R_{ON} : SWのオン抵抗
- C_H : ホールド・コンデンサ

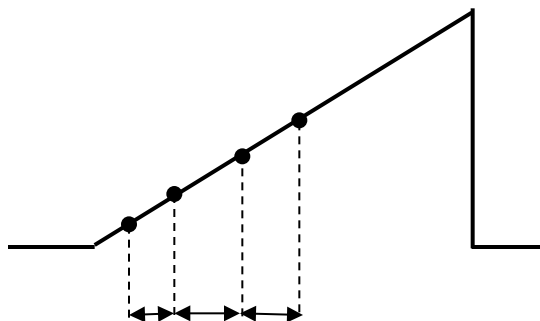


サンプリング性能: スペックの用語と波形との対応 (2)

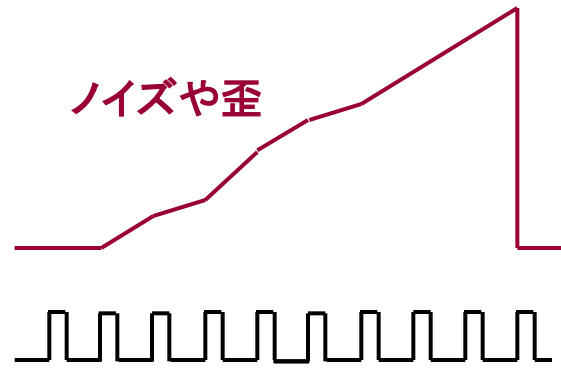


サンプリング性能: アパチャー・ジッタの大きさとSNRの関係

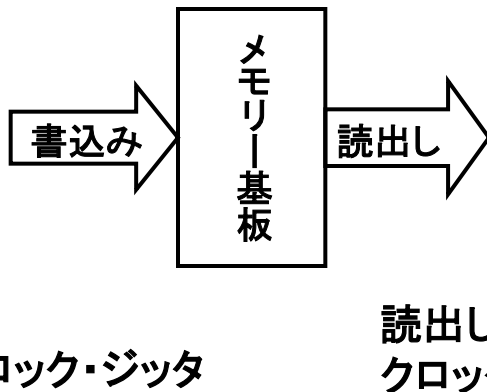
オリジナル波形



デジタル化ド波形



⑤ アパチャジッタまたは変換クロック・ジッタ



$$\text{SNR} = -20\text{Log}(2\pi \cdot F_c \cdot \Delta t) \quad (\text{dB}) \quad \text{式5-7}$$

ここで... Δt =ジッタ, F_c =信号周波数

見本のデータシートの値をあてはめ $\Delta t=7(\text{ps})$, $F_c=100(\text{kHz})$ とすれば...

$$\text{SNR} = -20\text{log}(2\pi \cdot 100 \times 10^3 \cdot 7 \times 10^{-12}) = 107(\text{dB})$$

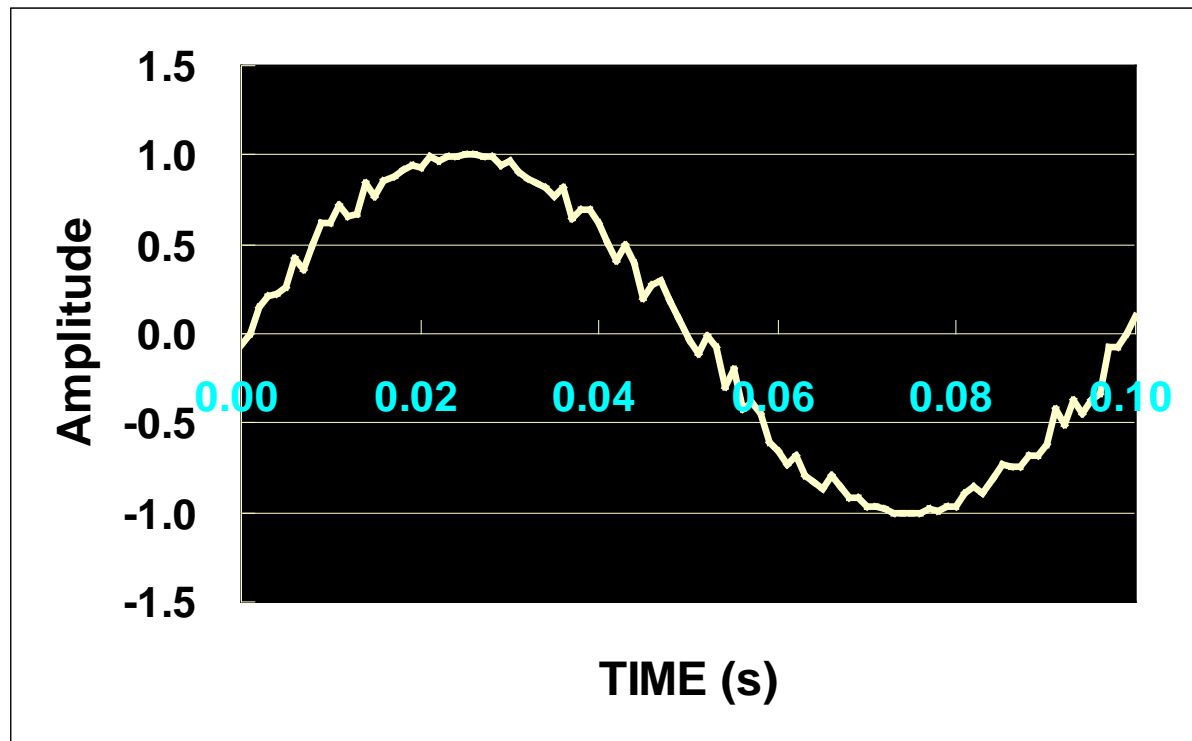
$$16\text{ビットA/Dの理論S/N比は... } 6.02 \times 16 + 1.76 = 98.08 \quad (\text{dB})$$

$\therefore \Delta t=7(\text{ps})$ は $F_c=100(\text{kHz})$ においては妥当な値

サンプリング性能: 変換クロック・ジッタは 位相ジッタに

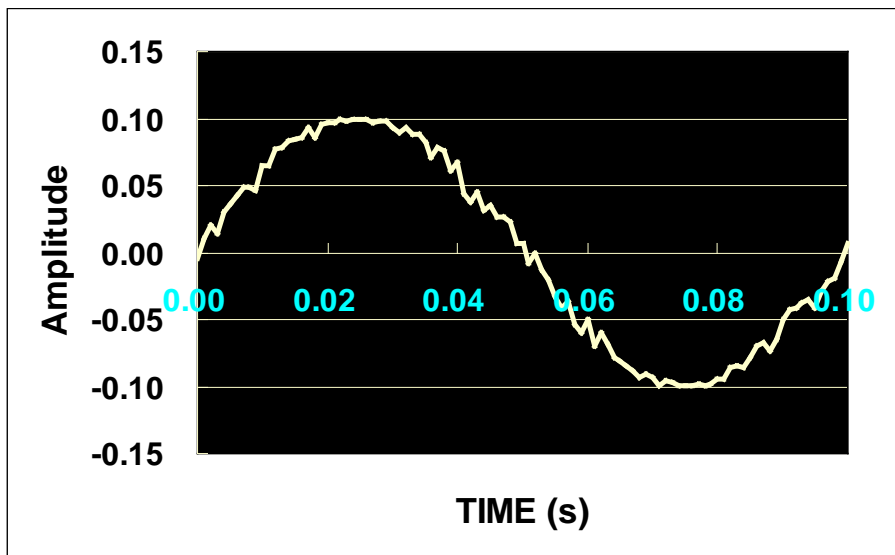
$$a(t) = A_m \cdot \sin(\omega t \pm \Delta t + \phi) \quad \text{式5-8}$$

↑
Jitter

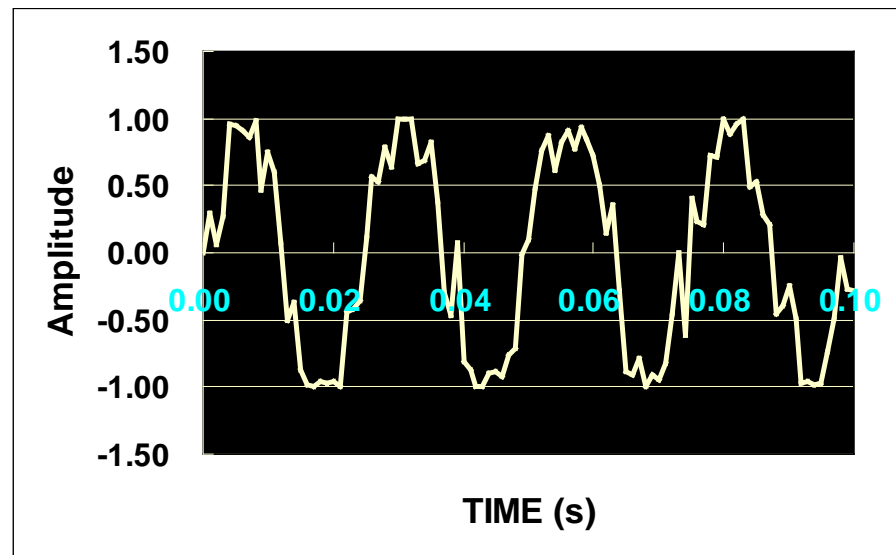


サンプリング性能:位相ジッタ 対 信号レベルおよび信号周波数

信号レベル → 小

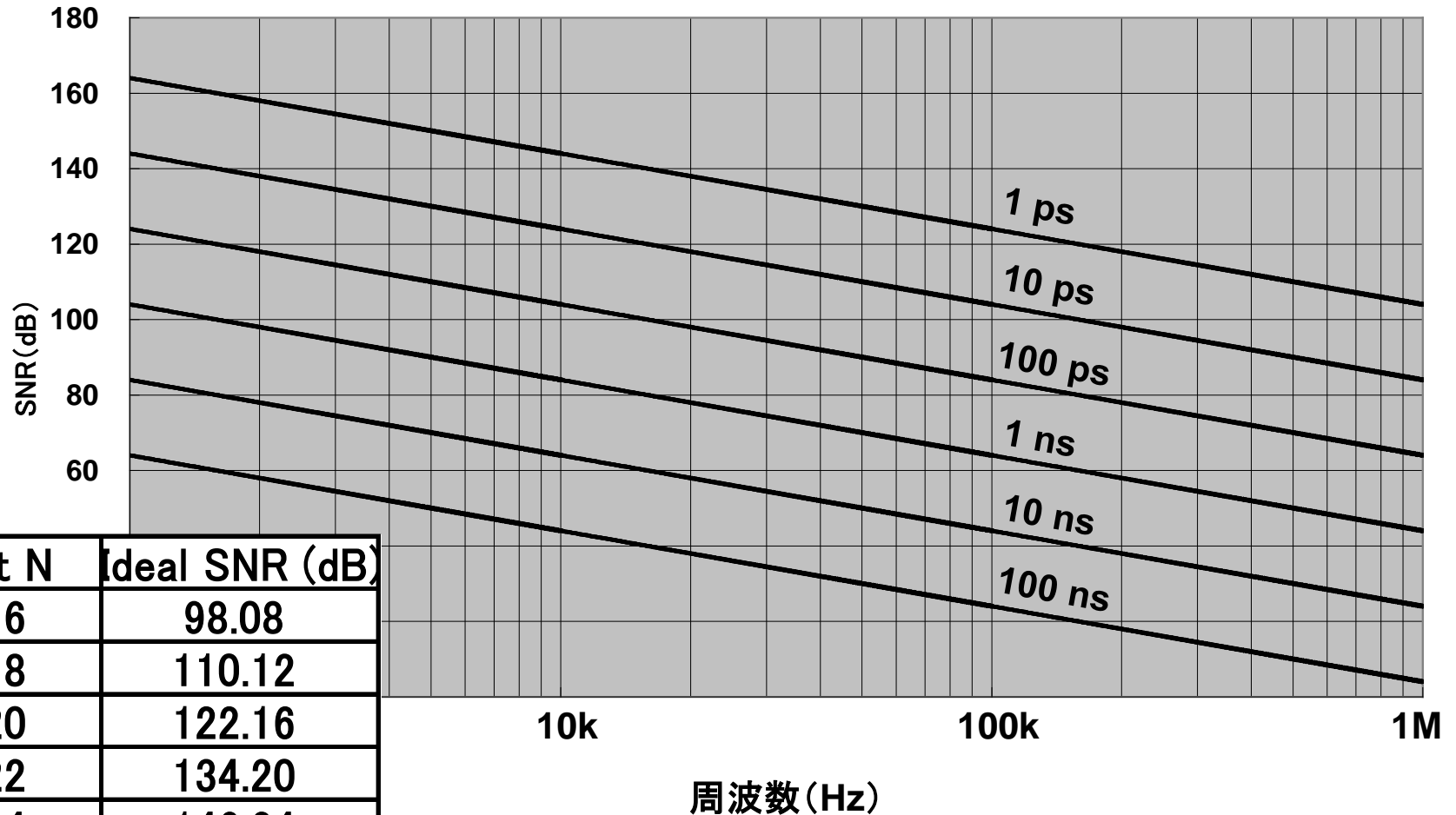


信号周波数 → 高



サンプリング性能: 帯域制限を加味しない ジッタ 対 SNR

アパチャー・ジッタ対SNR



ダイナミック性能: AC解析に重要なスペック群

$T_A = -40^{\circ}\text{C}$ to 85°C , $+V_A = 5\text{ V}$, $+V_{\text{AREG}} = 5.25\text{ V}$ to 3 V , $+V_{\text{BD}} = 5\text{ V}$ to 2.7 V , $f_{\text{SAMPLE}} = 4\text{ MSPS}$, $V_{\text{ref}} = 4.096\text{ V}$ (measured with internal reference buffer) (unless otherwise noted)

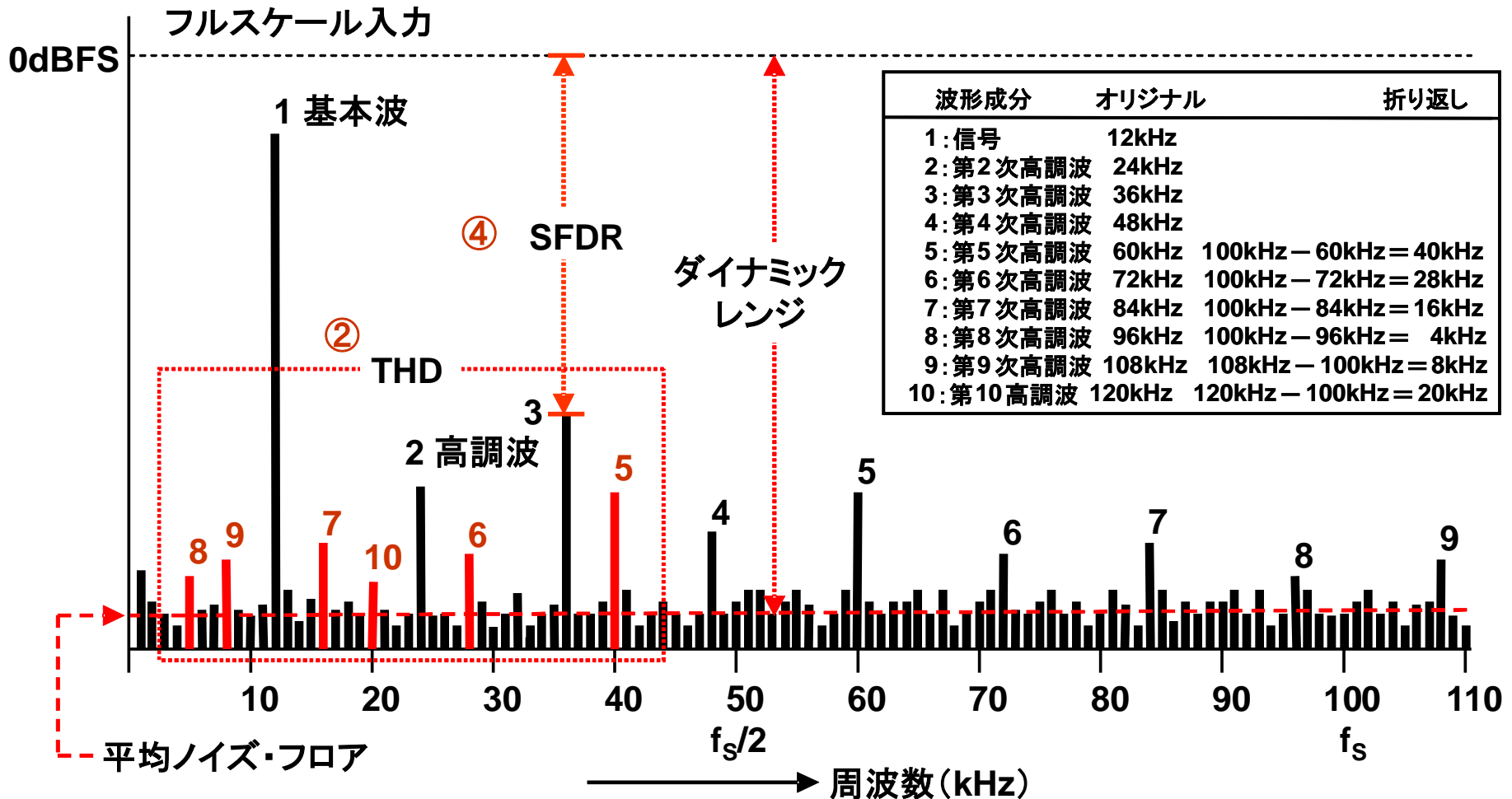
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
DYNAMIC CHARACTERISTICS					
① Total harmonic distortion (THD) ⁽¹⁾	$V_{\text{IN}} = 8\text{ V}_{\text{pp}}$	10 kHz	-114		dB
		100 kHz	-102		
		500 kHz	-100		
② Signal to noise ratio (SNR)	$V_{\text{IN}} = 8\text{ V}_{\text{pp}}$	10 kHz	93		dB
		100 kHz	92		
		500 kHz	90		
③ Signal to noise + distortion (SINAD)	$V_{\text{IN}} = 8\text{ V}_{\text{pp}}$	10 kHz	92.5		dB
		100 kHz	91.5		
		500 kHz	89.5		
④ Spurious free dynamic range (SFDR)	$V_{\text{IN}} = 8\text{ V}_{\text{pp}}$	10 kHz	116		dB
		100 kHz	109		
		500 kHz	106		
-3dB Small signal bandwidth ⑤			30		MHz
Maximum input frequency, $f_{i(\text{max})}$ ⁽²⁾ ⑥	$V_{\text{IN}} = 8\text{ V}_{\text{pp}}$	2			MHz

① (1) Calculated on the first nine harmonics of the input frequency.

⑥ (2) ADC Sampling circuit is optimized to accept inputs until Nyquist frequency. Dynamic performance may degrade rapidly above $f_{i(\text{max})}$.

ダイナミック性能：高調波歪とSFDRの関係

5次～10次はエリアスで、周波数がナイキスト周波数 ($f_s/2 = 50\text{kHz}$) を超えるため、
 サンプル周波数 $f_s = 100\text{kHz}$ のビートとして低周波領域に折り返す。

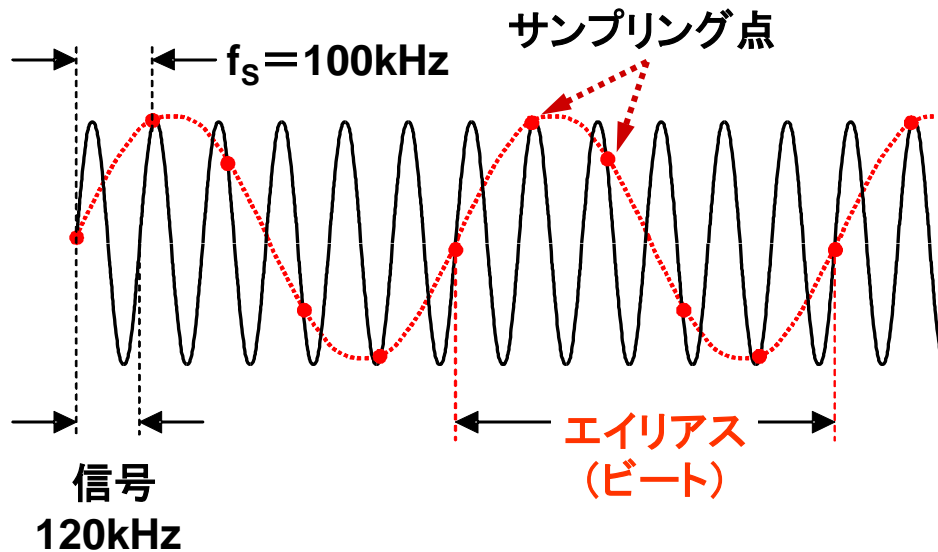


ダイナミック性能:エイリアス(折り返し波形)の実態

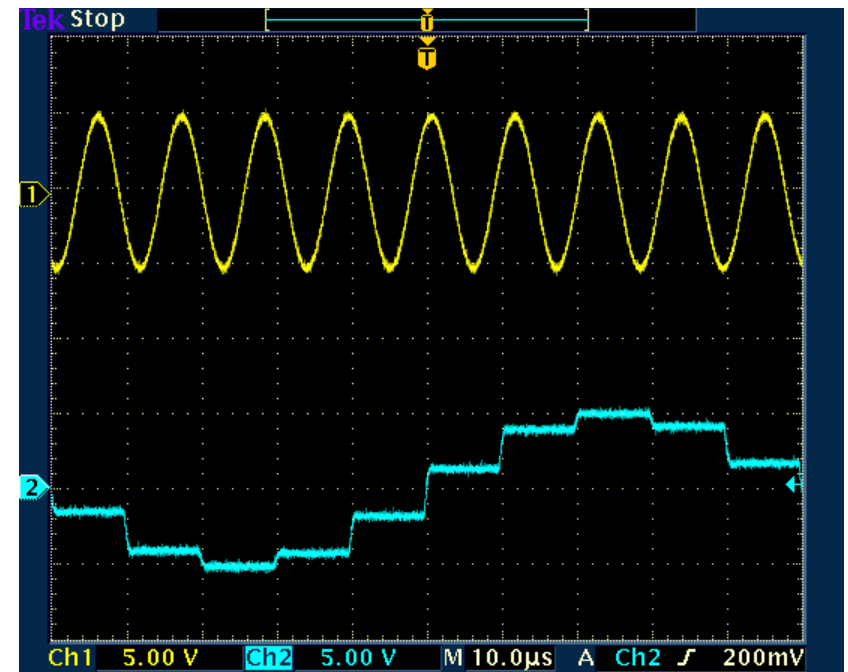
エイリアスとはサンプリング周波数と信号周波数の差によるビート波形

- 信号周波数に対してサンプリング・レート(単位はHz)が2倍以下をアンダー・サンプリング
- サンプリング周波数と信号周波数の差によって発生する波形(ビート)をエイリアス
- エイリアシングによって信号周波数がビートとして低周波領域に発生することを折り返す...と呼ぶ

アンダー・サンプリングとエイリアス



エイリアスの実測波形



ダイナミック性能：A/Dのダイナミック特性に関する計算式

② SNR: S/N比のことで正弦波実効値電力とノイズ実効値電力との比.

$$\text{SNR} = 10 \log \frac{\text{正弦波信号電力}}{\text{ノイズ電力}} \quad (\text{dBc}) \quad \text{式5-9}$$

① THD: 全高調波歪率. 規定の次数までの高調波成分の実効値電力の合計と、正弦波実効値電力との比.

$$\text{THD} = 10 \log \frac{\text{全高調波電力}}{\text{正弦波信号電力}} \quad (\text{dBc}) \quad \text{式5-10}$$

③ SINAD: 正弦波実効値電力と(ノイズ+THD)実効値電力との比.
ダイナミック特性の中ではA/Dにとって最も厳しいスペック.

$$\text{SINAD} = 10 \log \frac{\text{正弦波電力}}{\text{ノイズ} + \text{高調波電力}} \quad (\text{dBc}) \quad \text{式5-11}$$

<参考> IMD: 相互変調歪. 2つの周波数が接近した信号によりA/Dの内部で干渉し合って発生.
相互変調積の実効値電力と正弦波実効値電力との比.

$$\text{IMD} = 10 \log \frac{\text{最大相互変調積電力}}{\text{正弦波信号電力}} \quad (\text{dBc}) \quad \text{式5-12}$$

A/Dコンバータのスペック:まとめとして...

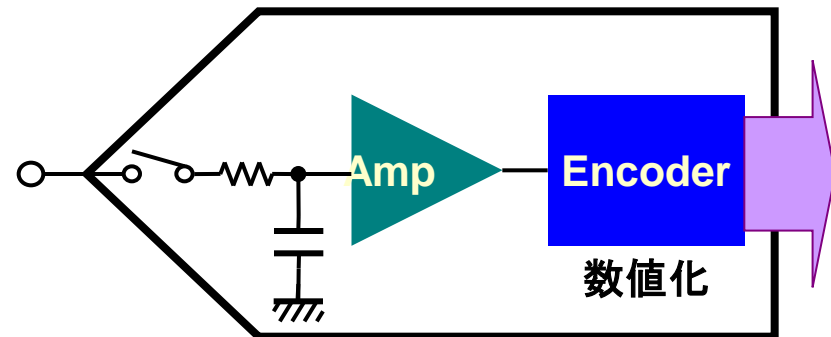
A/Dの概念はデジタル出力のオペアンプ

オペアンプ回路と共通な...

オフセット, ゲイン, 直線性, ノイズ, 帯域幅, 歪などの特性を持ち, プラスして...

NMC, DLE, アパチャー

といった, いくつかのコンバータ特有のスペックを持つ.

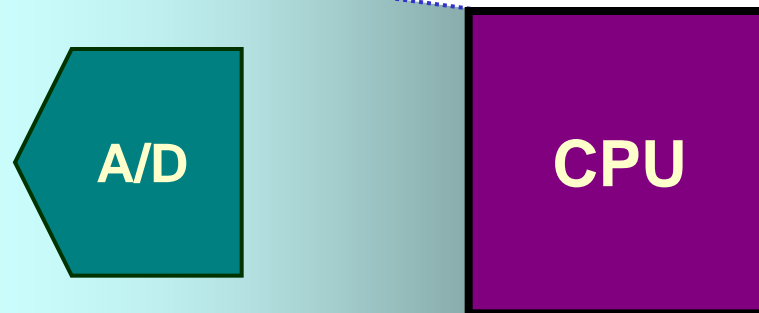


十分なBitサイズ



高い透明度でゆがみがないこと

そしてCPUがアナログ世界を覗くガラス窓



セッション7 終わり

お疲れ様でした.

