

TINA-TI™によるオペアンプ回路設計入門 (第8回)

1.4 DC解析

宇田達広

MARKETING

はじめに

この連載はアナログシグナルチェーンの基本素子とも言うべきオペアンプの基本理論と応用回路技術の習得を目的とします。本格的な電子回路シミュレーション・ツールであるTINA-TIを自分の手で実際に動かすことで直感的な理解が得られるよう工夫しています。TINA-TI (Ver. 9.x) のインストール方法と基本操作方法については下記のリンクを参照して下さい。

- [クイック・スタート・ガイド](#) (TINA-TI 操作入門)
- [TINA-TI 9 に関する FAQ](#)

今回はDC解析のしくみと、数個のトランジスタからなる基本的な回路、741型オペアンプのDC解析を取り上げます。

目次

1.4 DC解析	2
1.4.1 直流回路.....	2
オームの法則.....	2
キルヒホッフの法則.....	2
修正節点解析 (MNA).....	3
1.4.2 トランジスタ回路のDC解析.....	7
エミッタ接地回路.....	10
ベース接地回路.....	13
コレクタ接地回路 (エミッタフォロア).....	14
エミッタ結合回路 (差動増幅回路).....	15
1.4.3 741型オペアンプのDC解析.....	18
バイアスポイント.....	18
DC伝達特性.....	19
DC小信号差動ゲイン.....	20
入力インピーダンス.....	26
出力インピーダンス.....	27
参考文献.....	28

1.4 DC解析

SPICE はDC解析、AC解析、過渡解析の3つの解析モードをもちます。AC解析ではバイアスポイントを設定するために、また過渡解析では初期状態を設定するために、解析に先立ちDC解析で全節点のDC電圧が計算されます。さらにDC解析では独立電源または回路素子の変化に伴うDC伝達特性と、DC伝達特性の温度特性が解析できます。

1.4.1 直流回路

DC解析では、回路中のインダクターを短絡しコンデンサを開放し、オームの法則とキルヒホッフの法則により回路方程式を生成し、修正節点解析(MNA)アルゴリズムを用いて解析を実行します。

オームの法則

抵抗の電圧と電流の関係はオームの法則で記述されます。 R オーム(Ω)の抵抗に I アンペア(A)の電流が流れると V ボルト(V)の電圧降下が発生します。 V, I, R の関係を図 1.4.1 に示します。

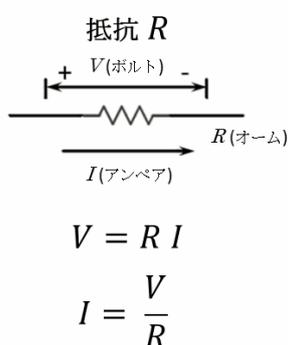


図 1.4.1 オームの法則

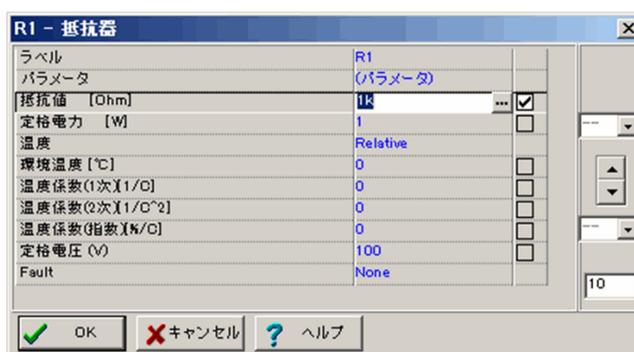


図 1.4.2 TINA-TI の抵抗器入力ダイアログボックス

キルヒホッフの法則

キルヒホッフの法則は電気回路の電流と電圧の関係を規定する重要な法則です。この法則は任意の節点に流れる込む電流の総和に関する電流則と、任意のループにおける素子電圧の総和に関する電圧則の二つから成ります。

キルヒホッフの電流則 (KCL)

回路の任意の節点において、そこに流れ込む電流の和と流れ出す電流の和は等しくなる。(図 1.4.3 参照)

$$I_1 + I_2 + \dots + I_N = I_1' + I_2' + \dots + I_M'$$

キルヒホッフの電圧則 (KVL)

回路の任意のループにおいて、電圧の向きが一方に統一されている場合は、各素子の電圧の総和は零になる。(図 1.4.4 参照)

$$\sum_{i=1}^N V_i = 0$$

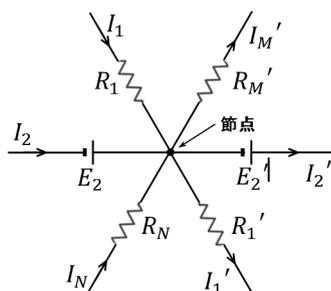


図 1.4.3 キルヒホッフの電流則 (KCL)

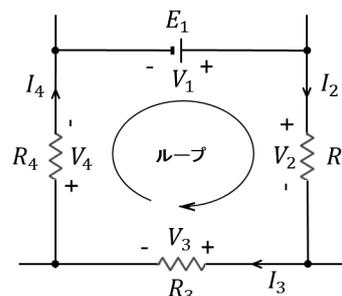


図 1.4.4 キルヒホッフの電圧則 (KVL)

修正節点解析 (MNA)

下図に示す R-2R ラダー抵抗網において節点④から右を見た抵抗は R7, R8 の並列抵抗の $1k\Omega (R)$ になります。したがって、節点④の左側から流入した電流は R7 と R8 を等しく分流します。R5 の $2k\Omega (2R)$ は R6, R7, R8 の合成抵抗に等しく、節点③の左側から流入した電流は R5 と R6, R7, R8 の合成抵抗を等しく分流します。したがって、節点 i と節点 0 の間に接続された抵抗を流れる電流 I_i は下式で表されます。

$$I_i = \frac{VS}{R} \cdot \frac{1}{2^i}, \quad i \in \{1, 2, \dots, n\}$$

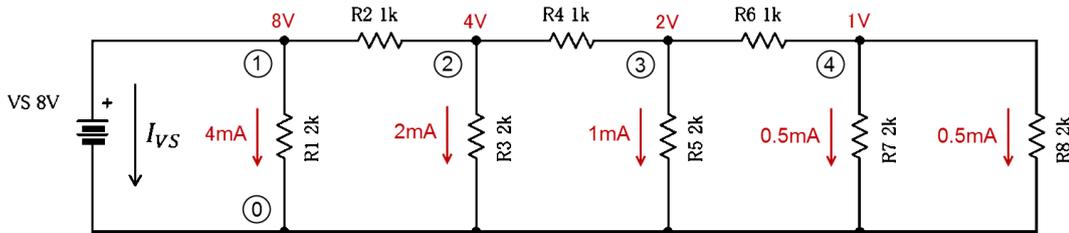


図 1.4.5 R-2R ラダー抵抗網

上図の回路方程式をシンプルに導くため、抵抗 $R(\Omega)$ をコンダクタンス $G(S)$ で表します。まず、各節点についてオームの法則とキルヒホッフの電流則 (KCL) により回路方程式を立てると下式が得られます。

$$\left. \begin{aligned} I_{VS} + G_1 V_1 + G_2 (V_1 - V_2) &= 0 \\ -G_2 (V_1 - V_2) + G_3 V_2 + G_4 (V_2 - V_3) &= 0 \\ -G_4 (V_2 - V_3) + G_5 V_3 + G_6 (V_3 - V_4) &= 0 \\ -G_6 (V_3 - V_4) + G_7 V_4 + G_8 V_4 &= 0 \end{aligned} \right\} \text{式 1.4.1}$$

これを節点電圧について整理して、独立電圧源 VS の条件を加えると下式に示す回路方程式が得られます。

$$\left. \begin{aligned} I_{VS} + (G_1 + G_2)V_1 - G_2 V_2 &= 0 \\ -G_2 V_1 + (G_2 + G_3 + G_4)V_2 - G_4 V_3 &= 0 \\ -G_4 V_2 + (G_4 + G_5 + G_6)V_3 - G_6 V_4 &= 0 \\ -G_6 V_3 + (G_6 + G_7 + G_8)V_4 &= 0 \\ V_1 &= VS \end{aligned} \right\} \text{式 1.4.2}$$

上式を $V_1, V_2, V_3, V_4, I_{VS}$ を未知変数とする線型ベクトル方程式で表現すると下式に示す修正節点方程式が得られます。

$$\begin{matrix} \text{節点コンダクタンスマトリクス} \\ \left[\begin{array}{cccc|c} G_1 + G_2 & -G_2 & 0 & 0 & 1 \\ -G_2 & (G_2 + G_3 + G_4) & -G_4 & 0 & 0 \\ 0 & -G_4 & (G_4 + G_5 + G_6) & -G_6 & 0 \\ 0 & 0 & -G_6 & (G_6 + G_7 + G_8) & 0 \\ 1 & 0 & 0 & 0 & 0 \end{array} \right] \begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_4 \\ I_{VS} \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ VS \end{bmatrix} \end{matrix}$$

式 1.4.3 修正節点方程式

上式中の節点コンダクタンスマトリクスを素子毎に分離すると下式に示すように特定のパターンがあることがわかります。

$$\begin{bmatrix} G_1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} G_2 \cdot G_2 & 0 & 0 \\ -G_2 \cdot G_2 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & G_3 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & G_4 \cdot G_4 & 0 \\ -G_4 \cdot G_4 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & G_5 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & G_6 \cdot G_6 & 0 \\ 0 & 0 & -G_6 \cdot G_6 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & G_7 + G_8 \end{bmatrix}$$

式 1.4.4 素子毎に分解した節点コンダクタンスマトリクス

式 1.4.3 中の節点コンダクタンスマトリクスは式 1.4.5 に示す一般形で表すことができます。

$$\begin{bmatrix} G_{11} & G_{12} & \cdots & G_{1i} & \cdots & G_{1j} & \cdots \\ G_{21} & G_{22} & & \vdots & & \vdots & \\ \vdots & & \ddots & \vdots & & \vdots & \\ G_{i1} & \cdots & \cdots & G_{ii} & \cdots & G_{ij} & \cdots \\ \vdots & & & \vdots & \ddots & \vdots & \\ G_{j1} & \cdots & \cdots & G_{ji} & \cdots & G_{jj} & \\ \vdots & & & \vdots & & \vdots & \ddots \end{bmatrix} \quad \cdots \quad \text{式 1.4.5}$$

ここで、

G_{ii} : 節点 i に接続された全てのコンダクタンスの和

G_{ij} ($i \neq j$) : 節点 i と j の間に接続された全てのコンダクタンスの和 (負の符号が付きます)

図 1.4.5 の R-2R ラダー抵抗網は、独立電源素子と抵抗素子のみを使用していますが、式 1.4.5 は TINA-TI で使用できる全ての素子について成立し、一般にはリアクタンス成分を含む節点アドミタンスマトリクスとなります。TINA-TI では GUI を通して入力された回路図から、ネットリストが生成され、式 1.4.5 のルールに基づいた節点アドミタンスマトリクスが、自動的に生成されます。素子毎に行われる式 1.4.5 に基づく接点アドミタンスマトリクス要素の代入操作をスタンプと呼びます。

修正接点解析では式 1.4.3 の修正節点方程式 を式 1.4.6 の形に定式化します。^{[1],[2],[3]}

$$\begin{bmatrix} Y_R & B \\ C & D \end{bmatrix} \begin{bmatrix} V \\ I \end{bmatrix} = \begin{bmatrix} J \\ F \end{bmatrix} \quad \cdots \quad \text{式 1.4.6}$$

ここで、各部分行列は下記の通りです

Y_R : 節点アドミタンス行列

B : I によるキルヒホッフの電流則(KCL) への寄与

C, D : 独立電圧源 F の枝構成式を $CV + DI = F$ の関係で決定

V : 節点電圧ベクトル

I : 任意の素子に定義した素子電流変数

F : 独立電圧源素子

J : 独立電流源素子

修正節点解析では節点アドミタンス行列に加え任意の素子電流を測定するための電流変数も修正接点方程式にスタンプします。図 1.4.5 に示した R-2R ラダー回路網について、全ての接点電圧と電源電流の値を、① 手計算で導いた式 1.4.2 の回路方程式を、オープンソースの数式処理システムである REDUCE で解いた例を図 1.4.6 に、② TINA-TI の DC 解析で解いた例を図 1.4.7 に示します。① ではオームの法則とキルヒホッフの法則により手計算で回路方程式を導出する必要があるのに対し、② では GUI を通して入力された回路図から、修正節点解析アルゴリズムにより自動的に修正接点方程式が定式化され、解析結果が瞬時に表示されます。

図 1.4.5 のように抵抗素子のみで構成される回路の回路方程式は代数方程式になりますが、電気的エネルギーの充放電を伴うインダクターやコンデンサなどを含む場合は線形微分方程式になります。さらに、ダイオードやトランジスタなどの非線形素子を含む場合は非線形微分方程式になります。

```

Reduce (Free CSL version), 19-Jul-09 ...
% R2R_LADDER.red
Vs := 8$
G1 := 1/2000$
G2 := 1/1000$
G3 := 1/2000$
G4 := 1/1000$
G5 := 1/2000$
G6 := 1/1000$
G7 := 1/2000$
G8 := 1/2000$

u:=solve( {-Ivs+(G1+G2)*v1-G2*v2=0, -G2*v1+(G2+G3+G4)*v2-G4*v3=0, -G4*v2+(G4+G5+G6)*v3-G6*v4=0, -G6*v3+(G6+G7+G8)*v4=0, v1=Vs }, {v1, v2, v3, v4, Ivs});


$$u = \left\{ \left\{ v_1 = 8, v_2 = 4, v_3 = 2, v_4 = 1, i_{vs} = \frac{1}{125} \right\} \right\}$$

    
```

図 1.4.6 数式処理システム REDUCE^[4] による回路方程式 式 1.4.2 の計算

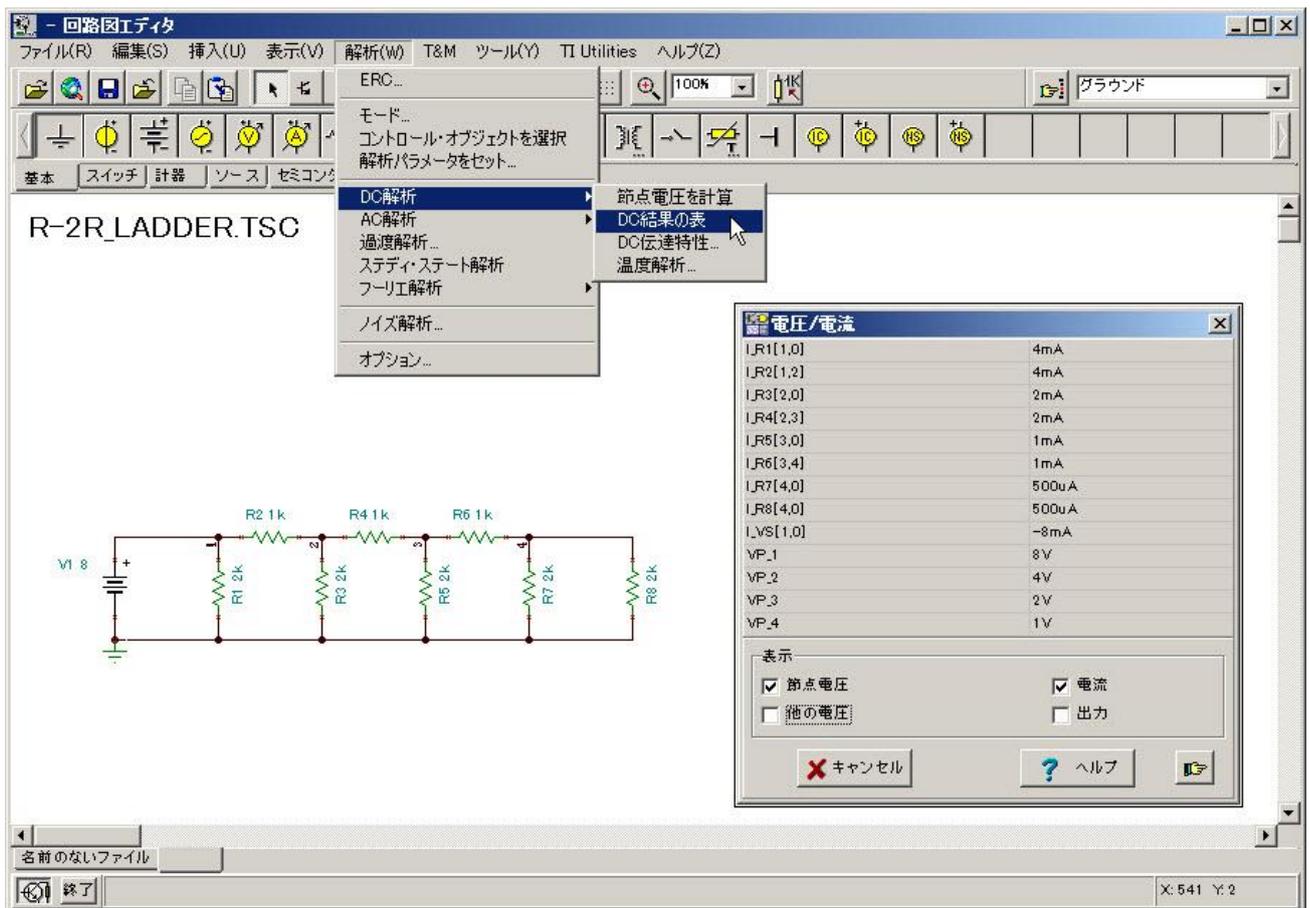


図 1.4.7 TINA-TIによる「DC 解析—DC 結果の表」の実行例

R-2R ラダー抵抗網を用いたバイナリー型 DAC モデルの DC 解析例を図 1.4.8 に示します。

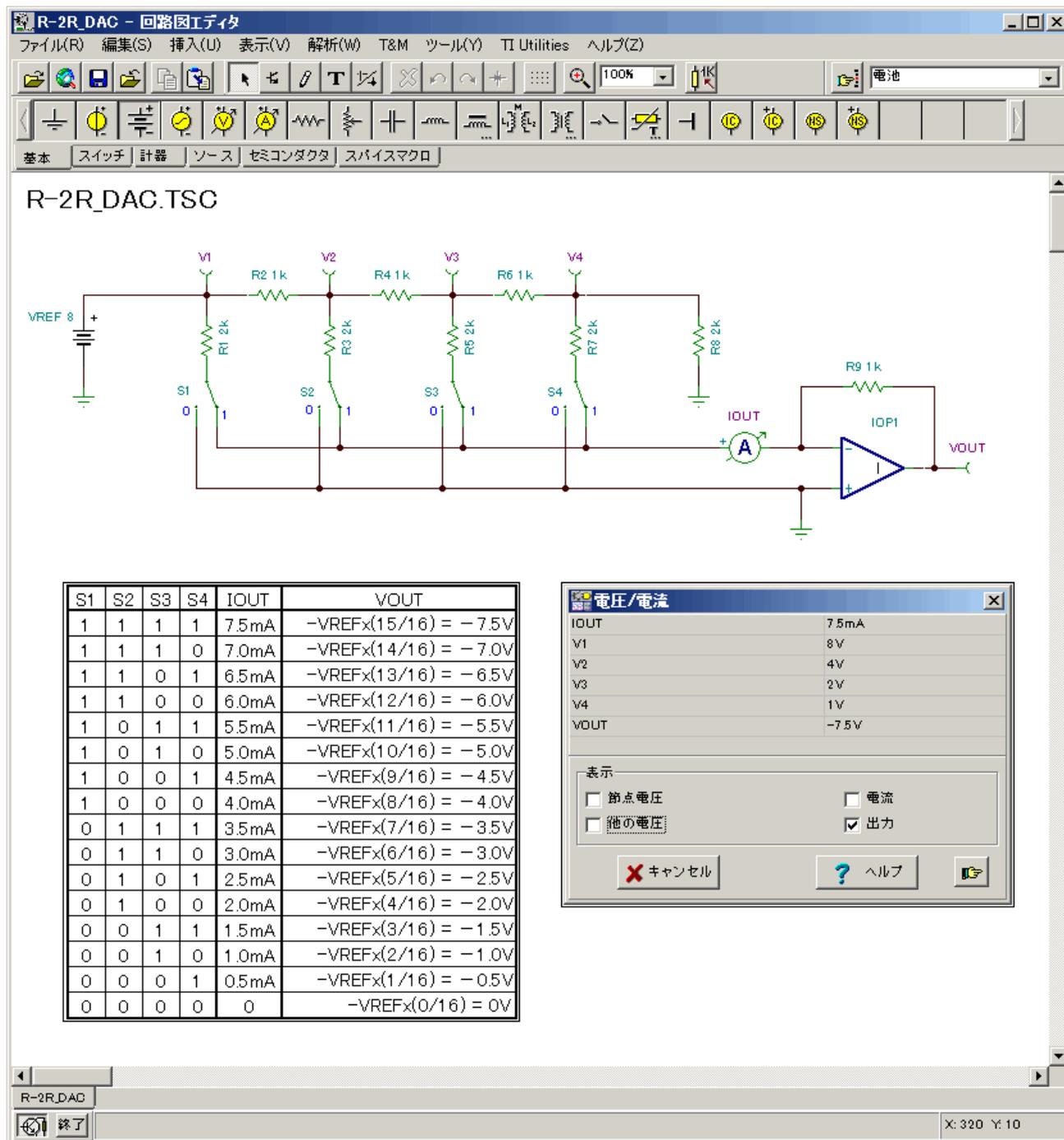


図 1.4.8 R-2R ラダー抵抗網を用いたバイナリー型 DAC モデルの DC 解析

1.4.2 トランジスタ回路のDC解析

バイポーラ・ジャンクション・トランジスタ (BJT) のエバース・モル・スタテックモデルを図 1.4.9 に示します。このモデルは DC 解析用の簡潔なモデルでありパラメータの抽出が容易でシミュレーションが早い特長を持ちます。通常はベース領域の電荷密度特性を組み込んだガンメル・プーン・スタテックモデルが選択されますが、表 1.4.1 のデフォルト欄において 0 と ∞ を除く数値が指定されたパラメータだけを指定するとエバース・モル・スタテックモデルが選択されます。

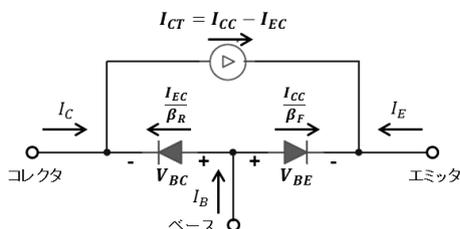


図 1.4.9 SPICE-BJT エバース・モル・スタテックモデル

2つのダイオードはベース-エミッタ接合とベース-コレクタ接合を表します。 I_{EC}/BR (I_{CC}/BF) はコレクタ (エミッタ) 領域をベースの影響を受けないオーミックコンタクトとしたときに、与えられた V_{BC} (V_{BE}) でベース-コレクタ接合 (ベース-エミッタ接合) を流れる電流です。ここで、 BF (BR) はエミッタ接地の順方向 (逆方向) 電流増幅率を表します。ベース電流 I_B の増幅機能はコレクタ-エミッタ間に接続された電流制御電流源 $I_{CT} = I_{CC} - I_{EC}$ で表され、これらの素子とコレクタ電流 I_C 、エミッタ電流 I_E 、ベース電流 I_B の関係は下式で表されます。 IS は逆方向バイアス時の飽和電流を表します

$$\frac{I_{EC}}{BR} = \frac{IS}{BR} \left[\exp\left(\frac{V_{BC}}{V_T}\right) - 1 \right] \quad \dots \text{式 1.4.7}$$

$$\frac{I_{CC}}{BF} = \frac{IS}{BF} \left[\exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] \quad \dots \text{式 1.4.8}$$

$$I_{CT} = I_{CC} - I_{EC} = IS \left[\exp\left(\frac{V_{BE}}{V_T}\right) - \exp\left(\frac{V_{BC}}{V_T}\right) \right] \quad \dots \text{式 1.4.9}$$

$$I_C = I_{CT} - \frac{I_{EC}}{BR} \quad \dots \text{式 1.4.10}$$

$$I_E = -\frac{I_{CC}}{BF} - I_{CT} \quad \dots \text{式 1.4.11}$$

$$I_B = \frac{I_{CC}}{BF} + \frac{I_{EC}}{BR} \quad \dots \text{式 1.4.12}$$

ここで、 IS は逆方向バイアス時の飽和電流を示し、 V_T は熱電圧 (thermal voltage) と呼ばれる絶対温度 T ($^{\circ}K$) に比例する電圧で電子電荷 q とボルツマン定数 k により下式で表されます。

$$V_T = \frac{kT}{q} \quad (= 25.865mV, @27^{\circ}C) \quad \dots \text{式 1.4.13}$$

バイポーラトランジスタには、制御電圧 V_{BC} と V_{BE} の範囲に応じて図 1.4.10 に示す 4つの動作領域があります。多くのアプリケーションは順方向能動領域内で動作するように設計されます。

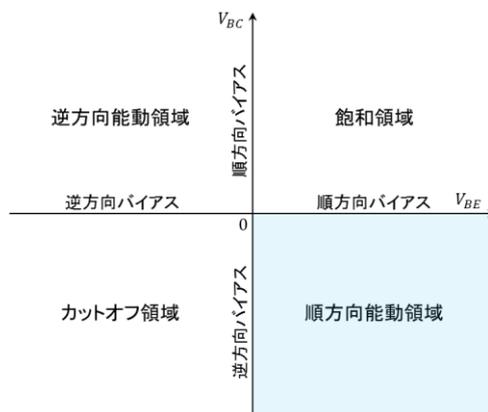


図 1.4.10 バイポーラトランジスタの動作領域

順方向能動領域の簡略化等価回路

順方向能動領域 ($V_{BE} > 0, V_{BC} < 0$) におけるコレクタ電流 I_C とベース電流 I_B は式 1.4.10, 式 1.4.12 から下式で表されます。

$$I_C = IS \exp\left(\frac{V_{BE}}{V_T}\right) + \frac{IS}{BR} \quad \dots \text{式 1.4.14}$$

$$I_B = IS \left\{ \frac{1}{BF} \left[\exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] - \frac{1}{BR} \right\} \quad \dots \text{式 1.4.15}$$

図 1.4.13 と表 1.4.1 に示すように SPICE-BJT のデフォルト値は $IS = 1.00 \times 10^{-16}$, $BR = 1$ と非常に小さくなり、また $V_T \approx 26mV$ から $\exp(V_{BE}/V_T)$ は非常に大きくなるため、上式から下記の簡略化式が得られます。

$$I_C = IS \exp\left(\frac{V_{BE}}{V_T}\right) = BF \cdot I_B \quad \dots \text{式 1.4.16}$$

$$V_{BE} = V_T \ln \frac{I_C}{IS} \quad \dots \text{式 1.4.17}$$

上式の基づくバイポーラトランジスタの順方向能動領域における簡略化等価回路を図 1.4.11 に示します。設計時には図 1.4.9 のエパース・モル・スタックモデルは複雑であり、しばしば下図に示す簡略化等価回路が利用されます。

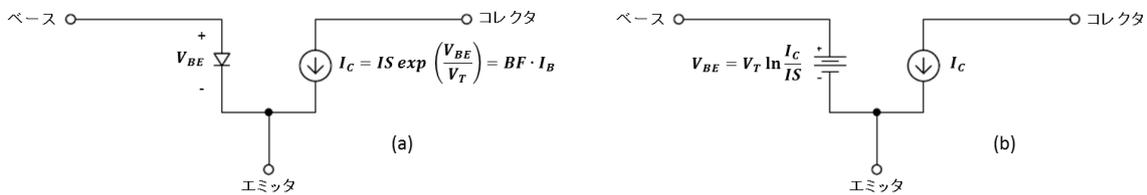


図 1.4.11 バイポーラトランジスタの順方向能動領域における簡略化等価回路

図 1.4.13 に示すバイポーラトランジスタ !NPN ($IS = 1.00E - 16$, $BF = 100$) と、 D_1 ($IS = 1.00E - 16/100$), 電流制御電流源 F_1 ($Gain = 100$) を使用した図 1.4.11 に示す簡略化等価回路の順方向能動領域における $V_{BE} - I_C$ 特性を図 1.4.12 に示します。

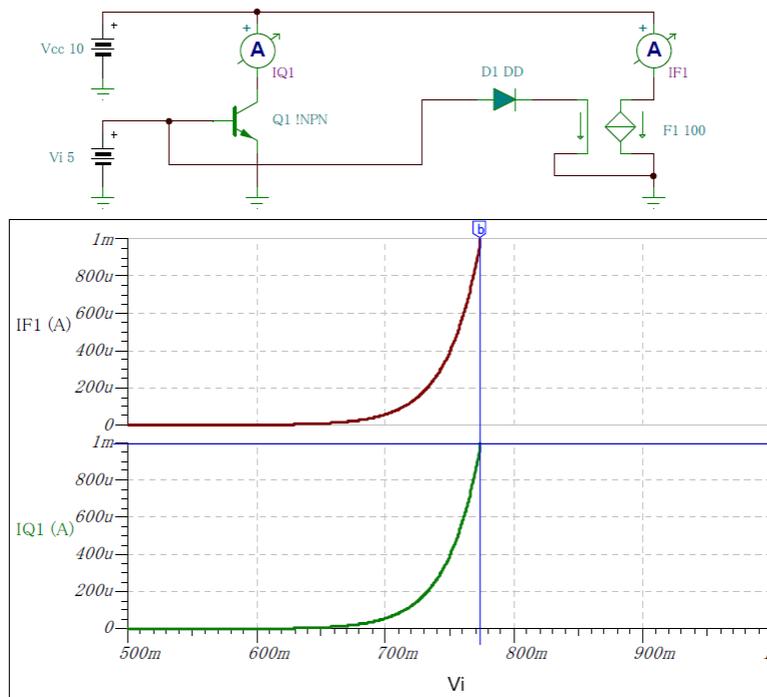


図 1.4.12 バイポーラトランジスタの順方向能動領域における簡略化等価回路



図 1.4.13 NPN のモデルパラメータ (デフォルト NPN)

名前	モデルパラメータ	単位	デフォルト	P2N2222A
IS	接合飽和電流	[A]	1.00E-16	9.79f
BF	順方向電流増幅率(エミッタ接地)の理想最大値	[-]	100	354
NF	順方向電流エミッション係数	[-]	1	1
VAF	順方向アーリー電圧	[V]	∞	56.7
IKF	順方向ベータが大電流でロールオフを始める点の電流	[A]	∞	153m
ISE	ベース-エミッタ間リーケージ飽和電流	[A]	0	179f
NE	ベース-エミッタ間リーケージ・エミッション係数	[-]	1.5	1.5
BR	逆方向電流増幅率(エミッタ接地)の理想最大値	[-]	1	5
NR	逆方向電流エミッション係数	[-]	1	1
VAR	逆方向アーリー電圧	[V]	∞	28.3
IKR	逆方向ベータが大電流でロールオフを始める点の電流	[A]	∞	153m
ISC	ベース-コレクタ間リーケージ飽和電流	[A]	0	179f
NC	ベース-コレクタ間リーケージ・エミッション係数	[-]	2.0	1.5
RC	コレクタ抵抗	[Ohm]	0	1
RE	エミッタ抵抗	[Ohm]	0	299m
RB	ゼロバイアス時のベース抵抗	[Ohm]	0	10
RBM	ベース抵抗の最小値	[Ohm]	RB	-
IRB	ベース抵抗がRBMの1/2になる電流	[A]	∞	-
TF	順方向遷移時間の理想値	[s]	0	531p
XTF	遷移時間 t_f のバイアス依存係数	[-]	0	-
VTF	遷移時間 t_f のベース-コレクタ電圧依存度	[V]	∞	-
ITF	遷移時間 t_f のコレクタ電流依存度	[A]	0	-
PTF	周波数 $1/(2\pi \cdot t_f)$ Hz における位相値	[degrees]	0	-
TR	逆方向遷移時間の理想値	[s]	0	69n
CJE	ベース-エミッタ間ゼロバイアス p_n 接合容量	[F]	0	26p
VJE	ベース-エミッタ間拡散電位差	[V]	0.75	316m
MJE	ベース-エミッタ間接合傾斜ファクター	[-]	0.33	279m
CJC	ベース-コレクタ間ゼロバイアス p_n 接合容量	[F]	0	12p
VJC	ベース-コレクタ間拡散電位差	[V]	0.75	157m
MJC	ベース-コレクタ間接合傾斜ファクター	[-]	0.33	268m
XCJC	ベース抵抗に接続されるCJCのフラクション	[-]	1	-
CJS	コレクター-サブストレート間ゼロバイアス p_n 接合容量	[F]	0	0
VJS	コレクター-サブストレート間拡散電位差	[V]	0.75	750m
MJS	コレクター-サブストレート間接合傾斜ファクター	[-]	0	0
EG	バンドギャップ・エネルギー	[eV]	1.11	-
XTI	接合飽和電流 IS の温度特性係数	[-]	3	-
XTB	順方向ベータおよび逆方向ベータの温度係数	[-]	0	-
FC	順方向バイアス時の空乏層容量係数	[-]	0.5	-
KF	フリッカ雑音係数	[-]	0	-
AF	フリッカ雑音指数	[-]	1	-

表 1.4.1 SPICE-BJT モデルパラメータ

エミッタ接地回路

図 1.4.14 にエミッタ接地回路の直流伝達特性を示します。npn トランジスタ Q_1 のモデルパラメータは表 1.4.1 のデフォルト値です ($I_S = 1.00 \times 10^{-16}$, $BF = 100$)。負荷抵抗 $R_L = 5k\Omega$ は電源 $V_{CC} = 5V$ と Q_1 のコレクタに接続されています。 $V_i = 0V$ のとき、 Q_1 はカットオフ領域にあり I_S 以上のコレクタ電流 I_C は流れません。 V_i が増加すると Q_1 は順方向活性領域に入り I_C は式 1.4.16 により増加して出力電圧 V_o は下式により低下します。 V_i がさらに増加すると Q_1 のコレクタ・ベース結合は順方向にバイアスされ Q_1 は飽和領域に入ります。 V_o はゼロに近いコレクタ・エミッタ間飽和電圧に収束します。

$$V_o = V_{CC} - I_C \cdot R_L = V_{CC} - R_L \cdot I_S \exp\left(\frac{V_{BE}}{V_T}\right) \quad \dots \text{式 1.4.18}$$

COMMON_EMITTER_1.TSC

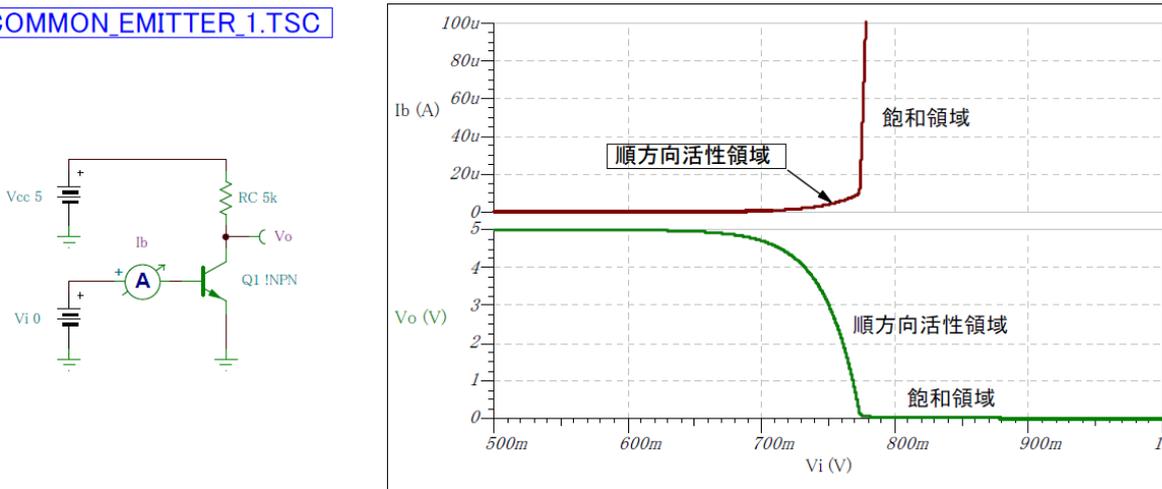


図 1.4.14 エミッタ接地回路の直流伝達特性

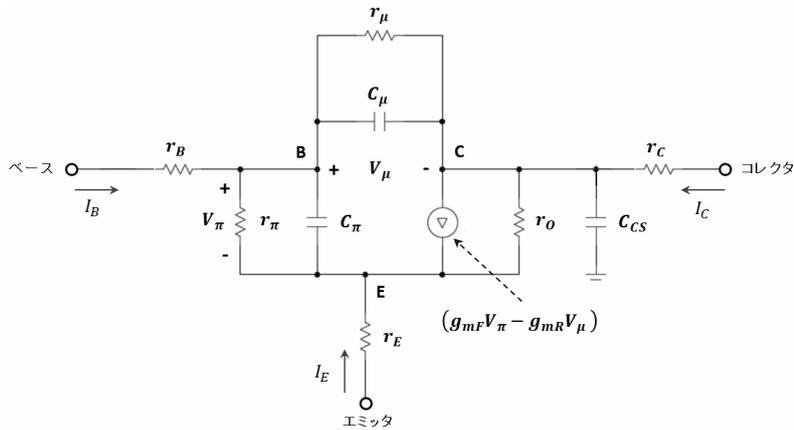


図 1.4.15 SPICE-BJT エバース・モル小信号モデル [5]

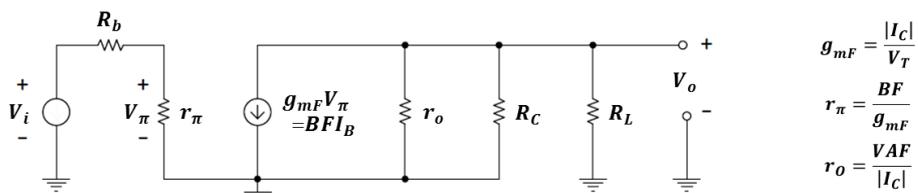


図 1.4.16 エミッタ接地回路の DC 小信号ゲイン計算回路の DC 小信号ゲイン等価回路

図 1.4.15 に SPICE-BJT エバース・モデル小信号モデルを示します。このモデルはバイアスポイント上の小信号の変化を計算するために線形素子でモデル化されています。図 1.4.17 にエミッタ接地回路の DC 小信号ゲイン特性を示します。ここで、 Q_1 のモデルパラメータを表 1.4.1 のデフォルト値とすると、図 1.4.17 の回路は図 1.4.16 に示す DC 小信号ゲイン等価回路に変換されます。コレクタ電圧は $V_{BIAS} = 1.0V$ と $R_b = 51.59k\Omega$ により、コレクタ電流 $I_C = 500\mu A$ 、 $V_o = +2.5V$ にバイアスされています。

図 1.4.16 から回路の入力インピーダンス R_{in} 、出力インピーダンス R_{out} 、小信号電圧ゲイン α_v 、小信号電流ゲイン α_i は下式で表されます。

$$R_{in} = r_{\pi} = \frac{V_{\pi}}{I_B} = \frac{BF}{g_{mF}} = \frac{BF}{\frac{I_C}{V_T}} = \frac{100}{\frac{500\mu A}{25.865mV}} = 5.173k\Omega \quad \dots \text{式 1.4.19}$$

$$R_{out} = \frac{R_C R_L}{R_C + R_L} = \frac{5k\Omega \times 100k\Omega}{5k\Omega + 100k\Omega} = 4.762k\Omega \quad \dots \text{式 1.4.20}$$

$$V_o = -g_{mF} V_{\pi} \left(\frac{R_C R_L}{R_C + R_L} \right) = -\left(\frac{I_C}{V_T} \right) \left(\frac{R_{in}}{R_b + R_{in}} \right) \left(\frac{R_C R_L}{R_C + R_L} \right) V_i \quad \dots \text{式 1.4.21}$$

$$\begin{aligned} \alpha_v = \frac{V_o}{V_i} &= -\left(\frac{I_C}{V_T} \right) \left(\frac{R_{in}}{R_b + R_{in}} \right) \left(\frac{R_C R_L}{R_C + R_L} \right) \\ &= -\left(\frac{500\mu A}{25.865mV} \right) \left(\frac{5.173k\Omega}{10k\Omega + 5.173k\Omega} \right) \left(\frac{5k\Omega \times 100k\Omega}{5k\Omega + 100k\Omega} \right) = -31.38 \quad \dots \text{式 1.4.22} \end{aligned}$$

$$\alpha_i = BF = 100 \quad \dots \text{式 1.4.23}$$

小信号電圧ゲイン α_v は、出力電圧 $V_{(OUT)}$ を入力電圧 $V_{(in)}$ で微分して計算することができます。エミッタ接地回路の出力電圧を入力電圧で微分 ($dV_{(OUT)} = dV_{out}/dV_{in}$) してプロットした小信号電圧ゲイン特性を図 1.4.17 に示します。小信号電圧ゲイン α_v は、図 1.4.18 に示すように過渡解析で検証することもできます。

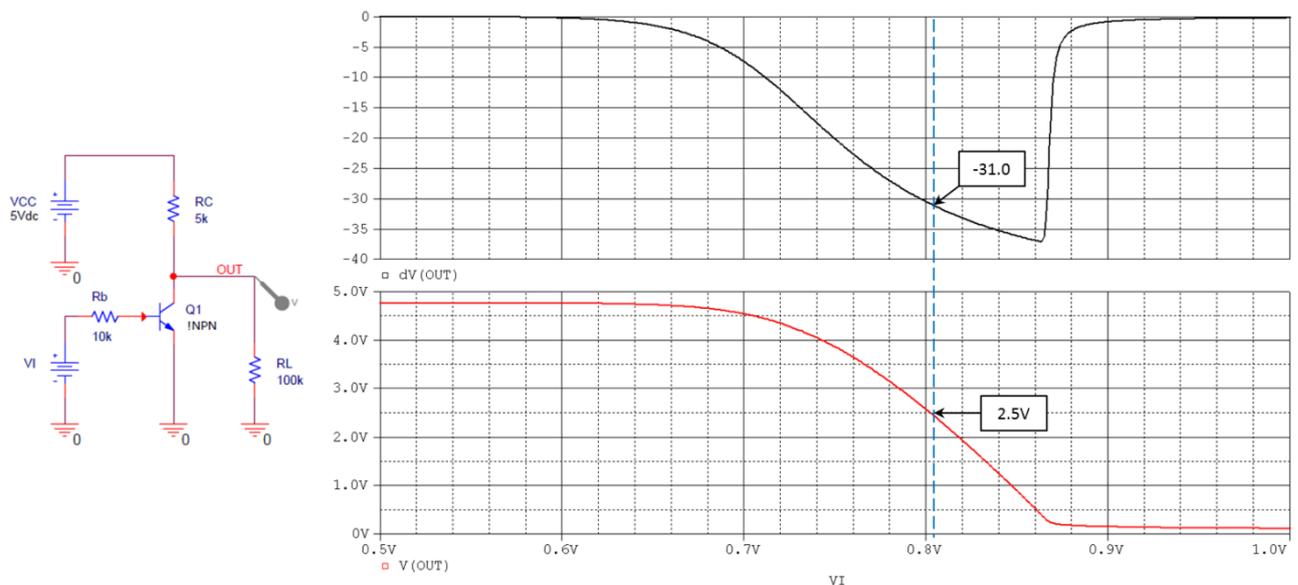


図 1.4.17 エミッタ接地回路の DC 小信号ゲイン $dV(OUT)$ 特性

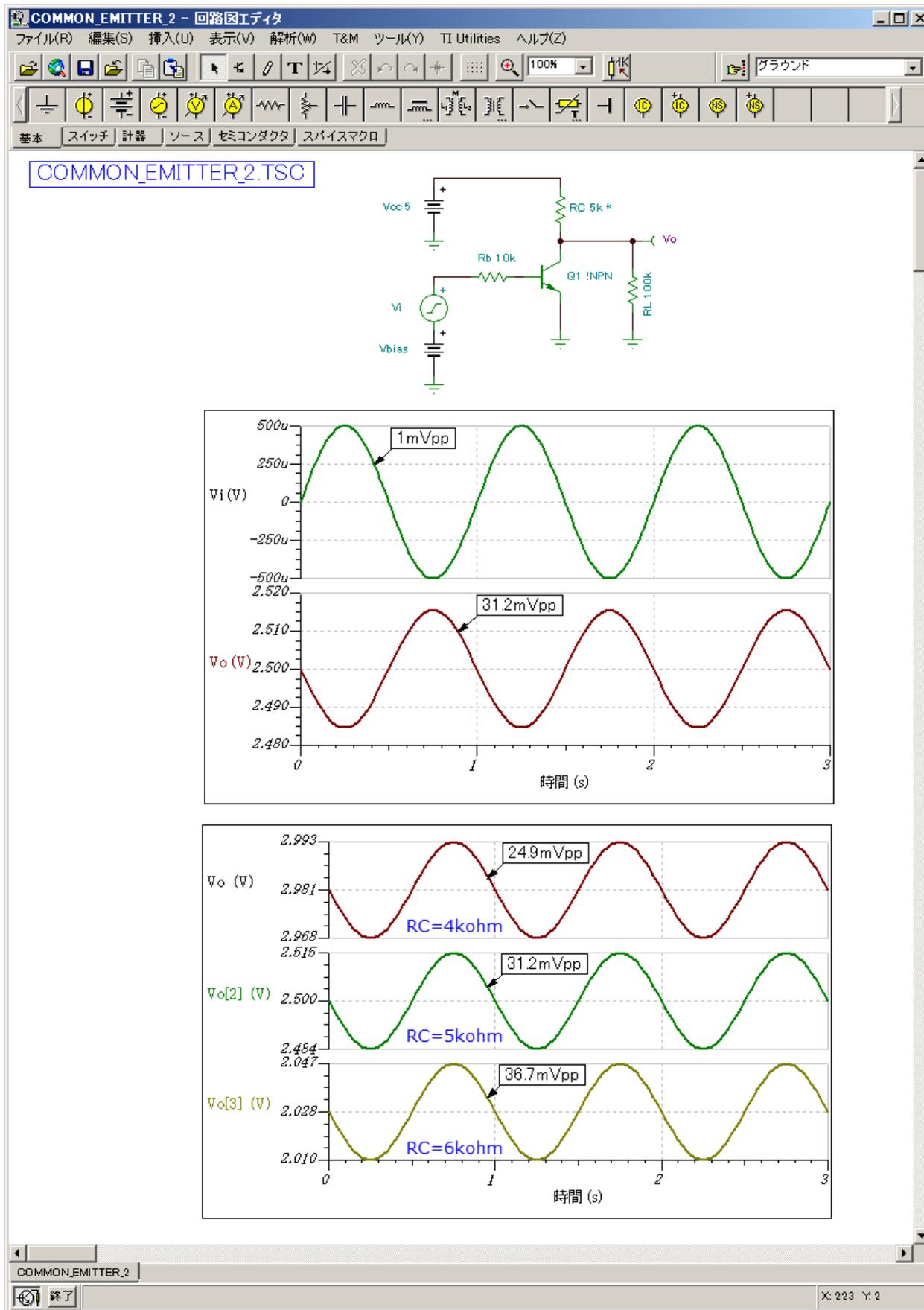


図 1.4.18 ミッタ接地回路の小信号電圧ゲイン特性

ベース接地回路

図 1.4.19 にベース接地回路の DC 小信号ゲイン計算回路を示します。Q₁ のモデルパラメータを表 1.4.1 のデフォルトとすると図 1.4.19 は図 1.4.20 の簡易化した等価回路に変換されます。

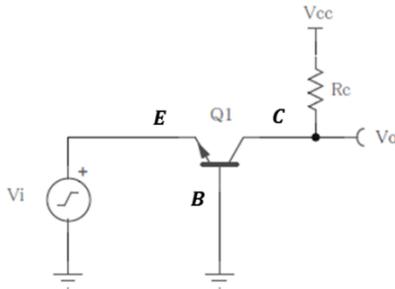


図 1.4.19 ベース接地回路の DC 小信号ゲイン計算回路

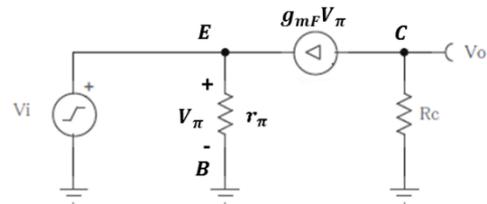


図 1.4.20 DC 小信号ゲイン等価回路

図 1.4.20 から回路の小信号電圧ゲイン α_v 、入力インピーダンス R_{in} 、出力インピーダンス R_{out} 、小信号電流ゲイン α_i は下式で表されます。過渡解析による小信号電圧ゲインの検証例を図 1.4.21 に示します。

$$\frac{V_o}{R_c} + g_{mF}V_{\pi} = 0 \quad \rightarrow \quad \frac{V_o}{R_c} = g_{mF}V_i \quad \dots \text{式 1.4.24}$$

$$\alpha_v = \frac{V_o}{V_i} = g_{mF}R_c = \frac{I_c}{V_T}R_c = \frac{500\mu A}{25.865mV} \times 5k\Omega = 96.66 \quad \dots \text{式 1.4.25}$$

$$i_i = \frac{V_i}{r_{\pi}} - g_{mF}V_{\pi} = \frac{V_i}{r_{\pi}} - g_{mF}V_i = \left(\frac{1}{r_{\pi}} + g_{mF}\right)V_i \quad \dots \text{式 1.4.26}$$

$$R_{in} = \frac{V_i}{i_i} = \frac{1}{\frac{1}{r_{\pi}} + g_{mF}} = \frac{1}{g_{mF}\left(1 + \frac{1}{BF}\right)} \approx \frac{1}{g_{mF}} = \frac{V_T}{I_c} = \frac{25.865mV}{500\mu A} = 51.73 \quad \dots \text{式 1.4.27}$$

$$R_{out} = R_c \quad \dots \text{式 1.4.28}$$

$$\alpha_i = \frac{BF}{BF + 1} = \frac{100}{101} = 0.99 \quad \dots \text{式 1.4.29}$$

COMMON_BASE.TSC

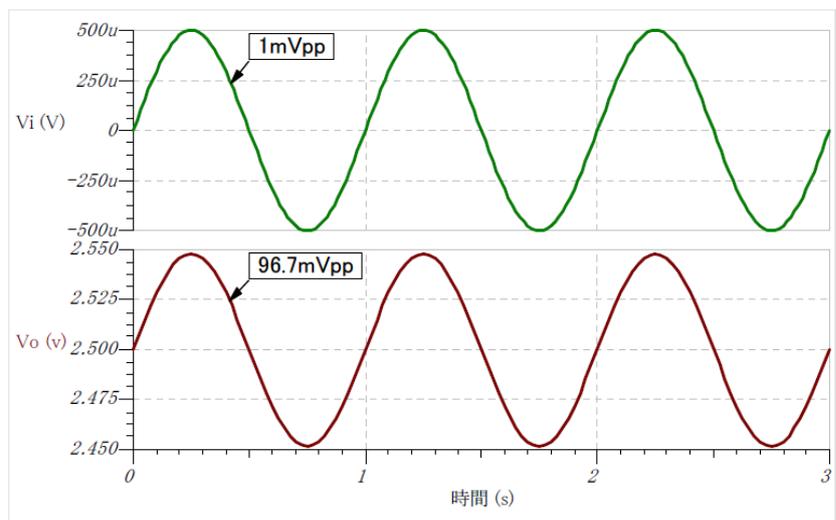
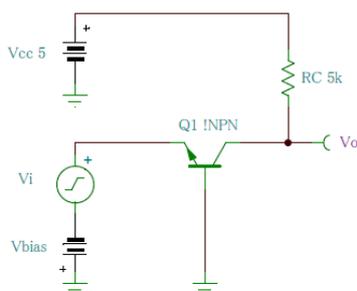


図 1.4.21 ベース接地回路の小信号電圧ゲイン特性

コレクタ接地回路（エミッタフォロア）

図 1.4.22 にエミッタフォロア DC 小信号ゲイン計算回路を示します。Q₁ のモデルパラメータを表 1.4.1 のデフォルトとすると図 1.4.22 は図 1.4.23 の簡易化した等価回路に変換されます。

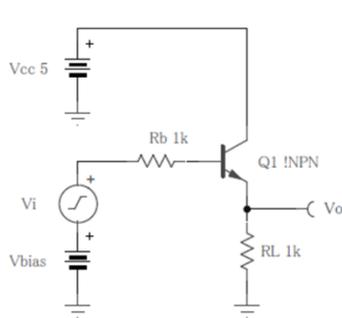


図 1.4.22 エミッタフォロアの DC 小信号ゲイン計算回路

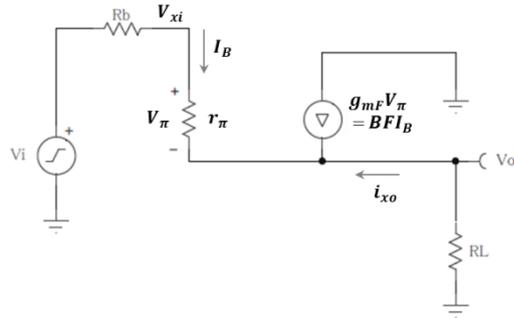


図 1.4.23 DC 小信号ゲイン等価回路

図 1.4.23 から回路の小信号電圧ゲイン α_v 、入力インピーダンス R_{in} 、出力インピーダンス R_{out} 、小信号電流ゲイン α_i は下式で表されます。過渡解析による小信号電圧ゲインの検証例を図 1.4.24 に示します。

$$I_B + BF I_B - \frac{V_O}{R_L} = 0 \rightarrow V_O = I_B(1 + BF)R_L \rightarrow V_O = \frac{V_i - V_O}{R_b + r_\pi}(1 + BF)R_L \quad \dots \text{式 1.4.30}$$

$$\alpha_v = \frac{V_O}{V_i} = \frac{1}{1 + \frac{R_b + r_\pi}{(BF + 1)R_L}} \approx 1 \quad \{ IF (BF \times R_L) \gg (R_b + r_\pi) \} \quad \dots \text{式 1.4.31}$$

$$V_{xi} = I_B r_\pi + (I_B + g_{mF} r_\pi I_B) R_L = [r_\pi + (1 + g_{mF} r_\pi) R_L] I_B \quad \dots \text{式 1.4.32}$$

$$R_{in} = \frac{V_{xi}}{I_B} = r_\pi + (1 + g_{mF} r_\pi) R_L = \frac{BF}{\frac{I_C}{V_T}} + (1 + BF) R_L = \frac{100}{\frac{2.5mA}{25.865mV}} + (1 + 100) 1000 = 102k\Omega \quad \dots \text{式 1.4.33}$$

$$i_{xo} = \frac{V_O}{R_b + r_\pi} - g_{mF} \left(-\frac{V_O}{R_b + r_\pi} r_\pi \right) = \frac{V_O}{R_b + r_\pi} + \frac{BF V_O}{R_b + r_\pi} \quad \dots \text{式 1.4.34}$$

$$R_{out} = \frac{V_O}{i_{xo}} = \frac{R_b + r_\pi}{1 + BF} = \frac{R_b + \frac{BF}{\frac{I_C}{V_T}}}{1 + BF} = \frac{R_b + BF \frac{V_T}{I_C}}{1 + BF} = \frac{1000 + 100 \times \frac{25.865mV}{2.5mA}}{1 + 100} = 20.2\Omega \quad \dots \text{式 1.4.35}$$

$$\alpha_i = BF = 100 \quad \dots \text{式 1.4.36}$$

COMMON_COLLECTOR.TSC

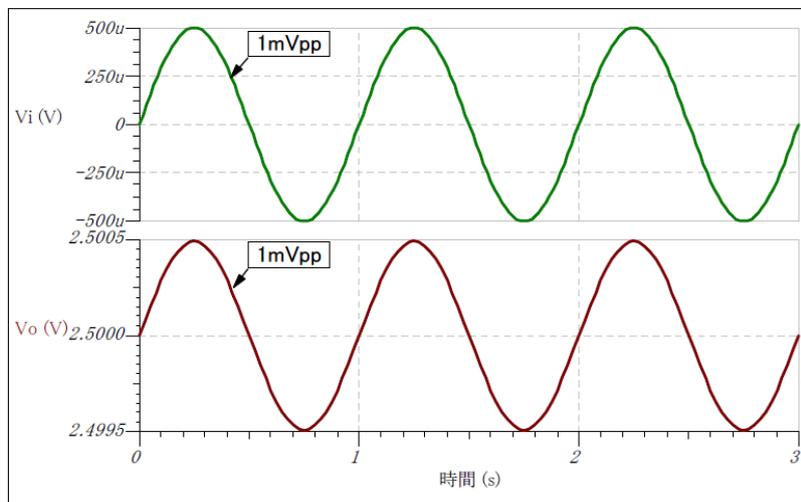
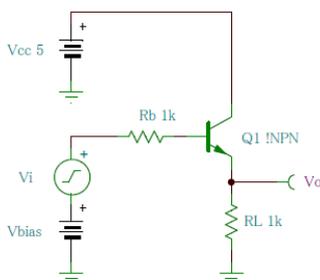


図 1.4.24 エミッタフォロアの 小信号電圧ゲイン特性

エミッタ結合回路（差動増幅回路）

図 1.4.25 に示すエミッタ結合回路はオペアンプの差動入力段など、モノリシック IC のアナログ回路に広く用いられる 2 個のトランジスタで構成された回路です。

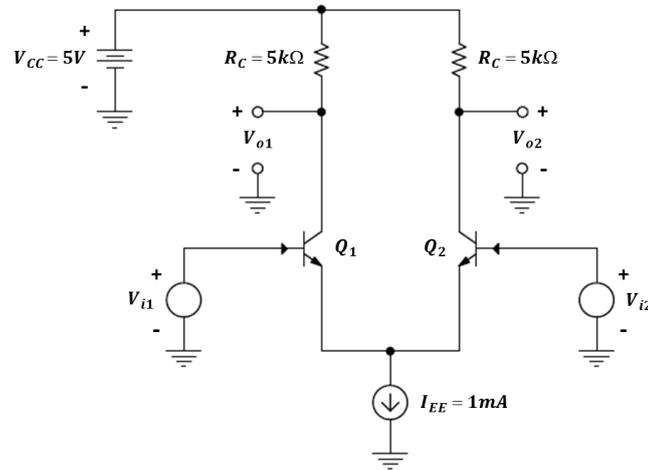


図 1.4.25 エミッタ結合回路

Q_1, Q_2 の入力ループにキルヒホッフの電圧則を適用すると、

$$V_{i1} - V_{BE1} + V_{BE2} - V_{i2} = 0 \quad \dots \text{式 1.4.37}$$

式 1.4.17 から下式が成り立ちます。

$$V_{BE1} = V_T \ln \frac{I_{C1}}{IS_1} \quad \dots \text{式 1.4.38}$$

$$V_{BE2} = V_T \ln \frac{I_{C2}}{IS_2} \quad \dots \text{式 1.4.39}$$

差動入力電圧 $V_{id} = V_{i1} - V_{i2}$ として $IS_1 = IS_2$ とすると、式 1.4.37、式 1.4.38、式 1.4.39 から下式が成り立ちます。

$$\frac{I_{C1}}{I_{C2}} = \exp\left(\frac{V_{i1} - V_{i2}}{V_T}\right) = \exp\left(\frac{V_{id}}{V_T}\right) \quad \dots \text{式 1.4.40}$$

ベース接地電流増幅率 $\sigma_{F1} = \alpha_{F2} = \alpha_F$ として、エミッタ電流 I_{E1}, I_{E2} にキルヒホッフの電流則を適用すると下式が成り立ちます。

$$-(I_{E1} + I_{E2}) = I_{EE} = \frac{I_{C1} + I_{C2}}{\alpha_F} \quad \dots \text{式 1.4.41}$$

式 1.4.40 と式 1.4.41 からコレクタ電流 I_{C1}, I_{C2} は下式で表され、差動入力電圧 V_{id} の関数として図 1.4.26 のように表されます。

$$I_{C1} = \frac{\alpha_F I_{EE}}{1 + \exp\left(-\frac{V_{id}}{V_T}\right)} \quad \dots \text{式 1.4.42}$$

$$I_{C2} = \frac{\alpha_F I_{EE}}{1 + \exp\left(\frac{V_{id}}{V_T}\right)} \quad \dots \text{式 1.4.43}$$

差動出力電圧 V_{od} は下式で表され、差動入力電圧 V_{id} の関数として図 1.4.27 のように表されます。

$$V_{o1} = V_{CC} - I_{C1}R_C \quad \dots \text{式 1.4.44}$$

$$V_{o2} = V_{CC} - I_{C2}R_C \quad \dots \text{式 1.4.45}$$

$$V_{od} = V_{o1} - V_{o2} = \alpha_F I_{EE} R_C \tanh\left(\frac{-V_{id}}{2V_T}\right) \quad \dots \text{式 1.4.46}$$

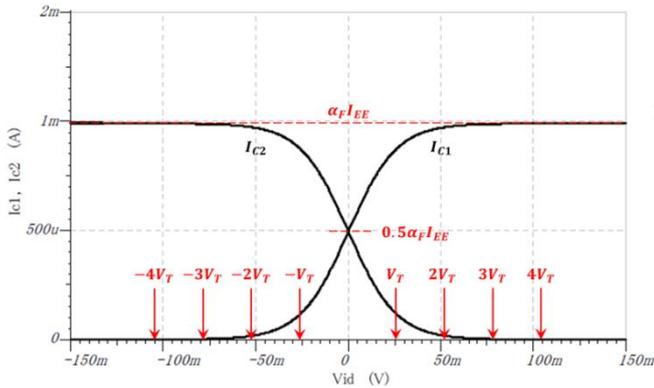


図 1.4.26 エミッタ接合回路の V_{id} 対 I_{C1}, I_{C2} 特性

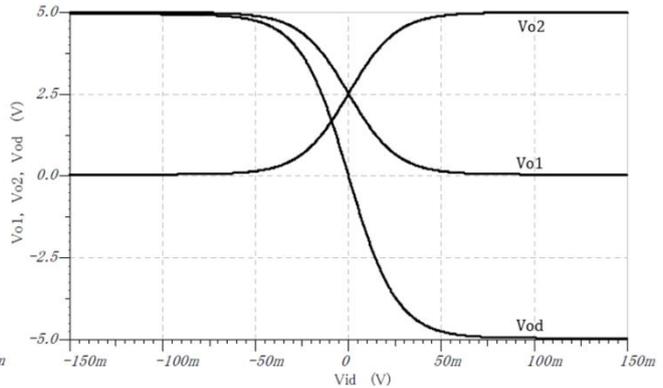


図 1.4.27 エミッタ接合回路の V_{id} 対 V_{o1}, V_{o2}, V_{od} 特性

図 1.4.26 から、差動入力電圧 V_{id} がおよそ $\pm 50\text{mV}$ より大きくなると、コレクタ電流は一方のトランジスタに集中し、他方のトランジスタには流れないため、コレクタ電流 I_{C1}, I_{C2} は差動入力電圧 V_{id} にかかわらず一定になります。したがって、非線形歪が小さい差動入力電圧 V_{id} の線形動作範囲は約 $\pm 26\text{mV}$ ($\cong \pm V_T$) 位に制限されます。

差動入力電圧 V_{id} の線形動作範囲を広げて低歪率のエミッタ接合回路を実現するため、図 1.4.41 に示すようにトランジスタのエミッタに直列にエミッタ負帰還抵抗 R_E 挿入する方法が用いられます。線形動作範囲は $I_{EE}R_E$ に比例して広がりますが電圧利得はエミッタ負帰還抵抗の作用により減少します。

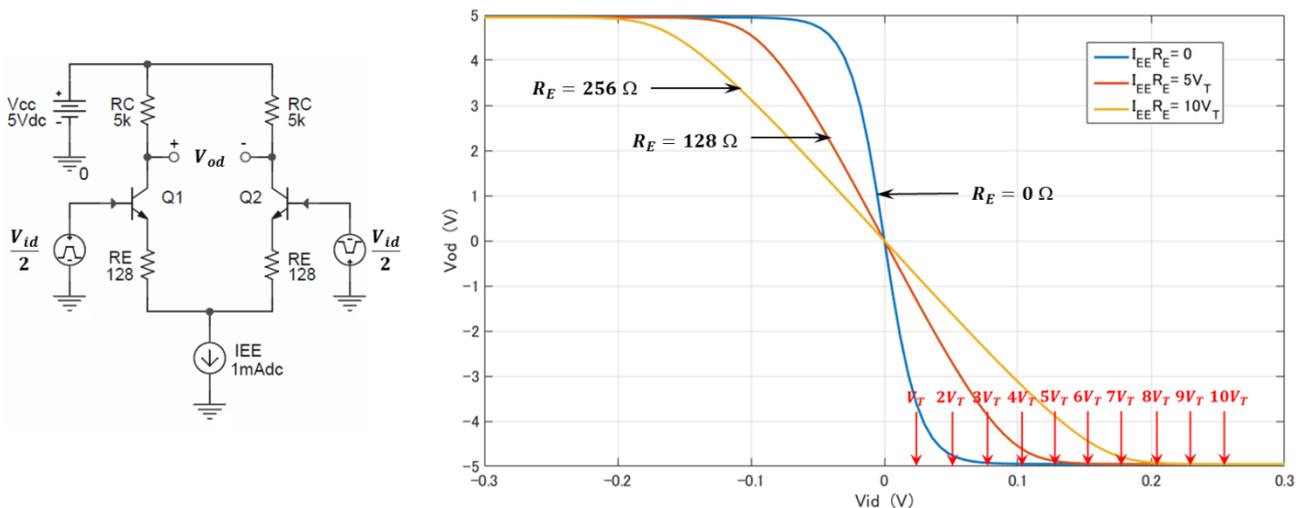


図 1.4.41 エミッタ負帰還のあるエミッタ接合回路の V_{id} 対 V_{od} 特性

図 1.4.25 に示すエミッタ接合回路は Q_1, Q_2 のモデルパラメータを表 1.4.1 のデフォルトとすると図 1.4.28 に示す半回路分の差動モード小信号等価回路に変換されます。

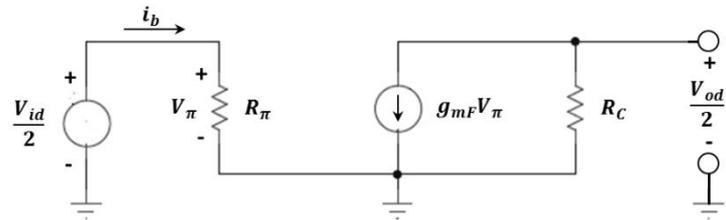


図 1.4.28 エミッタ接合回路の差動モード小信号等価回路（半回路分）

図 1.4.28 から差動モードゲイン G_{dm} と差動入力インピーダンス R_{id} は下式で表されます。過渡解析による差動モードゲイン G_{dm} の検証例を図 1.4.29 に示します。

$$\frac{V_{od}}{2} = -g_{mF} \cdot R_C \cdot \frac{V_{id}}{2} \quad \dots \text{式 1.4.47}$$

$$G_{dm} = \frac{V_{od}}{V_{id}} = -g_{mF} \cdot R_C = -\left(\frac{I_C}{V_T}\right) \cdot R_C = -\left(\frac{500\mu A}{25.865mV}\right) \times 5k\Omega = 96.66 \quad \dots \text{式 1.4.48}$$

$$\frac{V_{id}}{2} = i_b \cdot r_\pi \quad \dots \text{式 1.4.49}$$

$$R_{id} = \frac{V_{id}}{i_b} = 2 \cdot r_\pi = 2 \cdot \frac{BF}{g_{mF}} = 2 \cdot \frac{BF}{\frac{I_C}{V_T}} = 2 \times \frac{100}{\frac{500\mu A}{25.865mV}} = 10.35k\Omega \quad \dots \text{式 1.4.50}$$

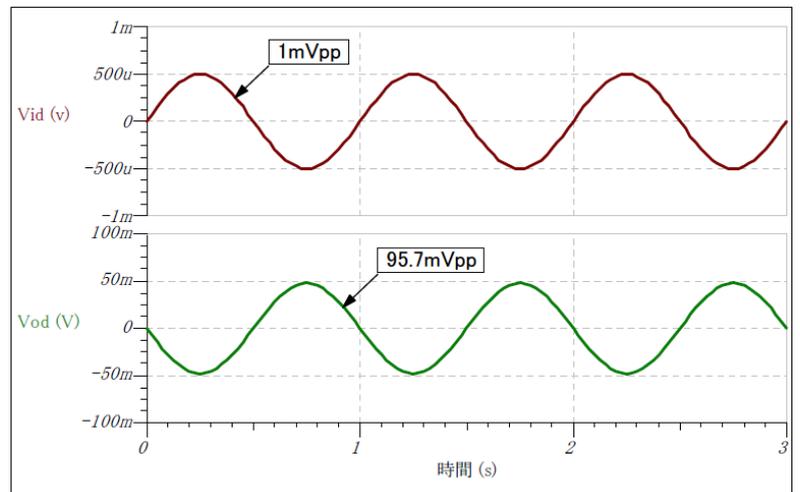
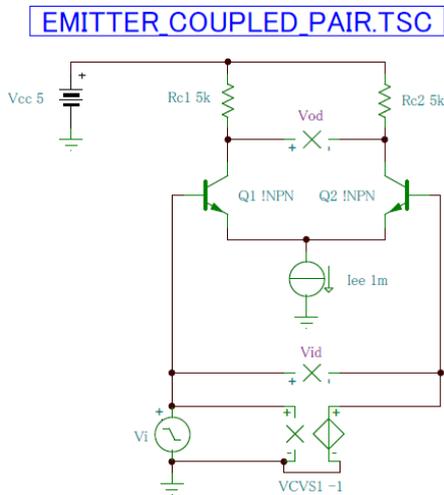


図 1.4.29 差動増幅回路の小信号電圧ゲイン特性

1.4.3 741 型オペアンプのDC解析 バイアスポイント

741 型オペアンプの SPICE モデル (741X.MOD) を使用したボルテージフォロア回路のバイアスポイントを図 1.4.30 に示します。

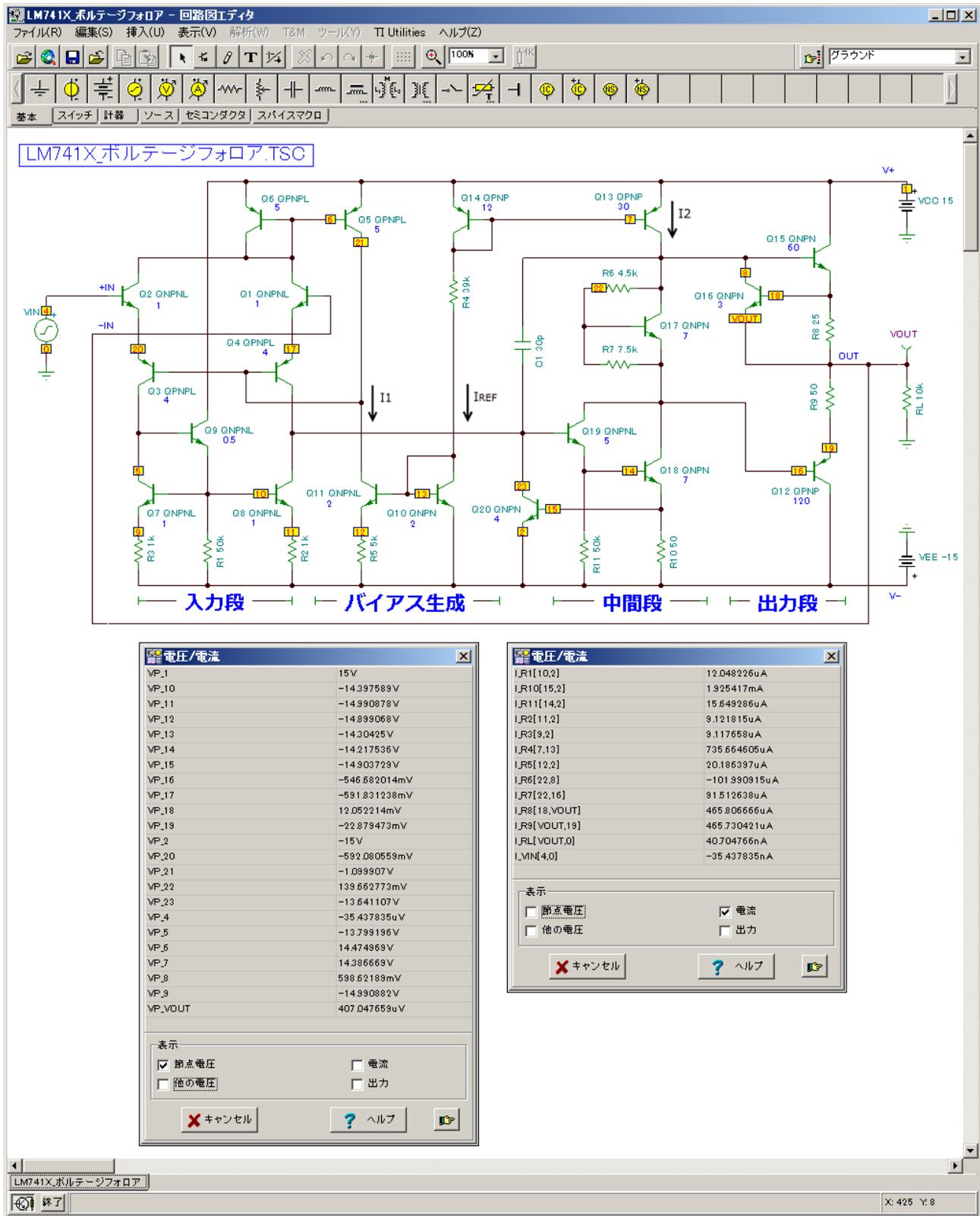


図 1.4.30 741 型オペアンプの SPICE モデル (741X.MOD) を使用したボルテージフォロア回路のバイアスポイント

基準バイアス電流 I_{REF} は下式で表されます。

$$I_{REF} = \frac{VCC - VSS - 2V_{BE(on)}}{R_4} \approx \frac{15 - (-15) - 2 \times 0.7}{39 \times 10^3} \approx 733 \mu A \quad \dots \text{式 1.3.83}$$

Q10, Q11, R5 のループ L1 についてキルヒホッフの電圧則を適用すると下式が得られます。

$$V_{BE_{Q10}} = V_{BE_{Q11}} + I_1 R_5 \quad \dots \text{式 1.3.84}$$

Q10, Q11 には下式が成立します。

$$I_{REF} = I_{S_{Q10}} \exp\left\{\frac{V_{BE_{Q10}}}{V_T}\right\} \rightarrow V_{BE_{Q10}} = V_T \log\left\{\frac{I_{REF}}{I_{S_{Q10}}}\right\} \quad \dots \text{式 1.3.85}$$

$$I_1 = I_{S_{Q11}} \exp\left\{\frac{V_{BE_{Q11}}}{V_T}\right\} \rightarrow V_{BE_{Q11}} = V_T \log\left\{\frac{I_1}{I_{S_{Q11}}}\right\} \quad \dots \text{式 1.3.86}$$

式 1.3.85, 式 1.3.86 を式 1.3.84 に代入すると、Q10 と Q11 のデバイスエリアが等しいため下式が得られます。 $V_{BE_{Q10}}, V_{BE_{Q11}}, I_{S_{Q10}}, I_{S_{Q11}}$ は Q10, Q11 のベース-エミッタ間電圧、接合飽和電流です。

$$V_T \log\left\{\frac{I_{REF}}{I_{S_{Q10}}}\right\} = V_T \log\left\{\frac{I_1}{I_{S_{Q11}}}\right\} + I_1 R_5 \quad \dots \text{式 1.3.87}$$

$$I_1 R_5 = V_T \log\left\{\frac{I_{REF}}{I_1}\right\} \quad (\because I_{S_{Q10}} \cong I_{S_{Q11}}) \quad \dots \text{式 1.3.88}$$

式 1.3.88 の両辺が等しくなるまで I_1 を変えながら繰り返し計算するとバイアス電流 $I_1 \approx 19 \mu A$ が求まります。バイアス電流 I_2 は Q13 と Q14 のデバイス・エリア比から $I_2 = (30/12) \times I_{REF} \approx 1.82 mA$ と求まります。

DC 伝達特性

図 1.4.31 に 741 型オペアンプの SPICE モデル (741X.MOD) を使用したボルテージフォロア回路の入力電圧 V_{IN} 対出力電圧 V_{OUT} の DC 伝達特性を示します。

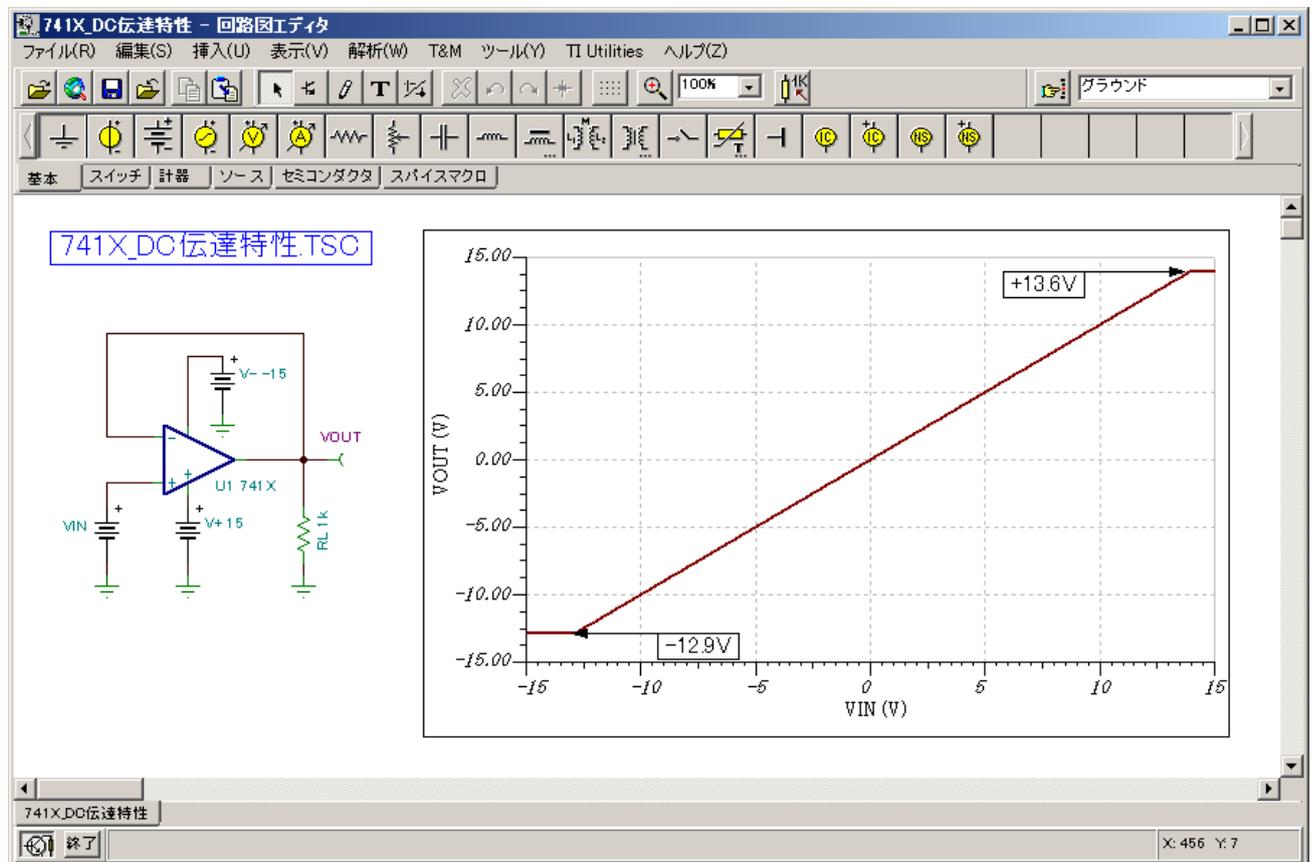


図 1.4.31 741 型オペアンプ (741X.MOD) の DC 伝達特性

DC小信号差動ゲイン

入力段の DC 小信号解析

図 1.4.30 に示す 741 型オペアンプモデルの入力段の交流等価回路を図 1.4.32 に示します。Q_{1,2} のコレクタは定電流バイアス源が接続されるため交流的に接地されます。出力電流 i_o は Q_{7,8,9} によるカレントミラーの作用により下式で表されます。

$$i_o = (-i_{c4}) - (-i_{c3}) = i_{c3} - i_{c4} \quad \dots \text{式 1.4.51}$$

入力段の DC 小信号ゲインを計算する等価回路を図 1.4.33 に示します。Q_{3,4} のコレクタは Q_{7,8,9} によるカレントミラー負荷により Q_{1,2} のコレクタと同様に交流的に接地されます。図 1.4.33 は回路の対称性から半回路のみ表しています。

図 1.4.33 の差動入力電圧 $V_{id}/2$ は下式で表されます。

$$\frac{V_{id}}{2} = v_2 - v_3 \quad \dots \text{式 1.4.52}$$

Q₂ と Q₃ のエミッタ接続点にキルヒホッフの電流則を適用すると下式が得られます。

$$\frac{v_2}{r_{\pi 2}} + g_{m2}v_2 = g_{m3}v_3 + \frac{-v_3}{r_{\pi 3}} \quad \dots \text{式 1.4.53}$$

$$g_{m2}v_2 \left(1 + \frac{1}{r_{\pi 2}g_{m2}}\right) = -g_{m3}v_3 \left(1 + \frac{1}{r_{\pi 3}g_{m3}}\right) \quad \dots \text{式 1.4.54}$$

ここで、 $r_{\pi} = BF/g_m$ から下式が得られます。

$$g_{m2}v_2 \left(1 + \frac{1}{BF_2}\right) = -g_{m3}v_3 \left(1 + \frac{1}{BF_3}\right) \quad \dots \text{式 1.4.55}$$

式 1.4.52 と式 1.4.55 から下式が得られます。

$$\frac{V_{id}}{2} = v_2 - v_3 = -v_3 \left(\frac{g_{m3} \left(1 + \frac{1}{BF_3}\right)}{g_{m2} \left(1 + \frac{1}{BF_2}\right)} + 1 \right) \quad \dots \text{式 1.4.56}$$

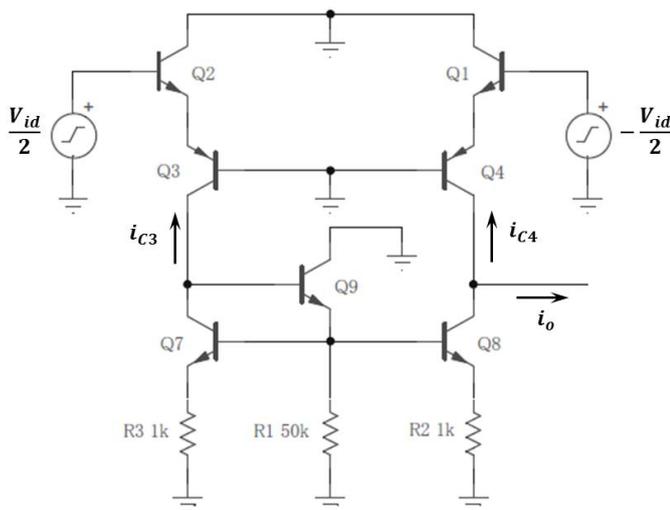


図 1.4.32 入力段の交流等価回路

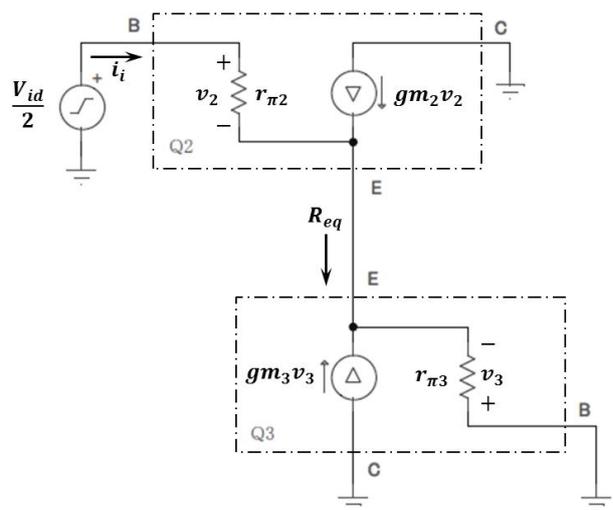


図 1.4.33 入力段の DC 小信号差動ゲインを計算する等価回路

ここで、 $i_{C3} = i_{C2}$ と $g_m = |I_C|/V_T$ から $g_{m2} = g_{m3}$ となり、また $BF_2 \gg 1, BF \gg 1$ であるため式 1.4.56 は下式で表されます。

$$\frac{V_{id}}{2} \approx -2v_3 \rightarrow v_3 = -\frac{V_{id}}{4} \rightarrow i_{C3} = g_{m3}v_3 = -\frac{g_{m3}V_{id}}{4} \quad \dots \text{式 1.4.57}$$

式 1.4.57 の関係は Q_1 と Q_4 の組み合わせにも成立するためは下式で表されます。

$$i_{C4} = +\frac{g_{m3}V_{id}}{4} \quad \dots \text{式 1.4.58}$$

式 1.4.57 と式 1.4.58 から、出力電流 i_O は下式で表されます。

$$i_O = i_{C3} - i_{C4} = -\frac{g_{m3}V_{id}}{2} \quad \dots \text{式 1.4.59}$$

式 1.4.59 から入力段の伝達コンダクタンス G_{m1} は下式で表されます。

$$G_{m1} = -\frac{i_O}{V_{id}} = \frac{g_{m3}}{2} = \frac{|I_C|}{2V_T} = \frac{9.5\mu A}{2 \times 25.865mV} \approx \frac{1}{5.40k\Omega} \quad \dots \text{式 1.4.60}$$

図 1.4.33 に示す等価抵抗 R_{eq} は下式で表されます。

$$\frac{1}{R_{eq}} = g_{m3} + \frac{1}{r_{\pi 3}} = g_{m3} + \frac{1}{BF_3/g_{m3}} = g_{m3}(1 + 1/BF_3) \quad \dots \text{式 1.4.61}$$

$$R_{eq} = \frac{1}{g_{m3}(1 + 1/BF_3)} \quad \dots \text{式 1.4.62}$$

R_{eq} は Q_2 のエミッタデジェネレーションとして作用し Q_2 の入力抵抗 $R_{in,Q2}$ を下式に示すように増加させる機能があります。

$$R_{in,Q2} = \frac{V_{id}/2}{i_i} = r_{\pi 2} + (BF_2 + 1)R_{eq} = r_{\pi 2} + \frac{(BF_2 + 1)}{g_{m3}(1 + 1/BF_3)} \quad \dots \text{式 1.4.63}$$

式 1.4.63 において $BF_2 \gg 1, BF_3 \gg 1$, $g_{m2} = g_{m3}$ とすると差動入力電圧 $V_{id}/2$ は下式で表されます

$$\frac{V_{id}}{2} = \left(r_{\pi 2} + \frac{BF_2}{g_{m3}} \right) i_i = (r_{\pi 2} + r_{\pi 2}) i_i = 2 r_{\pi 2} i_i \quad \dots \text{式 1.4.64}$$

式 1.4.64 から入力段の入力抵抗 R_{id} は下式で表されます。

$$R_{id} = \frac{V_{id}}{i_i} = 4 r_{\pi 2} = 4 \times \frac{BF_2}{g_{m2}} = 4 \times \frac{260}{9.5\mu A/25.865mV} \approx 2.83M\Omega \quad \dots \text{式 1.4.65}$$

入力段の出力抵抗 R_{o1} を計算する等価回路を図 1.4.34 に示します。最初に Q_1 と Q_4 を開放した Q_8 の出力抵抗 $R_{o,Q8}$ を求めます。テスト電流 i_t は $r_{\pi 8}$ と R_2 の並列抵抗成分を流れるため v_8 は下式で表されます。

$$v_8 = -i_t(r_{\pi 8} \parallel R_2) \quad \dots \text{式 1.4.66}$$

r_{o8} を流れる電流 i_8 は下式で表されます。

$$i_8 = i_t - g_{m8}v_8 = i_t + i_t g_{m8}(r_{\pi 8} \parallel R_2) \quad \dots \text{式 1.4.67}$$

式 1.4.66 と式 1.4.67 からテスト電圧 v_t は下式のように表されます。

$$v_t = -v_8 + i_8 r_{o8} = i_t(r_{\pi 8} \parallel R_2) + i_t r_{o8}[1 + g_{m8}(r_{\pi 8} \parallel R_2)] \quad \dots \text{式 1.4.68}$$

上式から Q_8 の出力抵抗 $R_{o,Q8}$ が下式で表されます。

$$R_{o,Q8} = \frac{v_t}{i_t} = -v_8 + i_8 r_{o8} = (r_{\pi 8} \parallel R_2) + r_{o8}[1 + g_{m8}(r_{\pi 8} \parallel R_2)] \quad \dots \text{式 1.4.69}$$

第1項は第2項に比べて非常に小さく $g_{m8}R_2 \ll BF_8$ であるため $R_{o,Q8}$ は下式で表されます

$$R_{o,Q8} \cong r_{o8} \left(1 + g_{m8} \frac{r_{\pi 8} R_2}{r_{\pi 8} + R_2} \right) = r_{o8} \left(1 + \frac{g_{m8} R_2}{1 + \frac{R_2}{r_{\pi 8}}} \right) = r_{o8} \left(1 + \frac{g_{m8} R_2}{1 + \frac{g_{m8} R_2}{BF_8}} \right) \cong \frac{VAF_8}{V_T g_{m8}} (1 + g_{m8} R_2) \quad \dots \text{式 1.4.70}$$

同様に、 Q_8 を開放した Q_4 の出力抵抗 $R_{o,Q4}$ は Q_4 の出力抵抗を $\cong 1/g_{m1}$ として下式のように表されます。

$$R_{o,Q4} \cong \frac{VAF_4}{V_T g_{m4}} \left(1 + \frac{g_{m4}}{g_{m1}} \right) \quad \dots \text{式 1.4.71}$$

式 1.4.70 と式 1.4.71 から入力段の出力抵抗 R_{o1} は $r_{o8} = VAF_{Q8}/|I_C|$, $r_{o4} = VAF_{Q4}/|I_C|$ から下式で表されます。

$$\begin{aligned} R_{o1} &= R_{o,Q8} \parallel R_{o,Q4} \\ &= \frac{260V}{25.865mV \times \frac{9.5\mu A}{25.865mV}} \left(1 + \frac{9.5\mu A}{25.865mV} \times 1k\Omega \right) \parallel \frac{150V}{25.865mV \times \frac{9.5\mu A}{25.865mV}} \left(1 + \frac{9.5\mu A}{25.865mV} \times \frac{25.865mV}{9.5\mu A} \right) \\ &\cong \frac{37.4M\Omega \times 31.6M\Omega}{37.4M\Omega + 31.6M\Omega} = 17.2 M\Omega \quad \dots \text{式 1.4.72} \end{aligned}$$

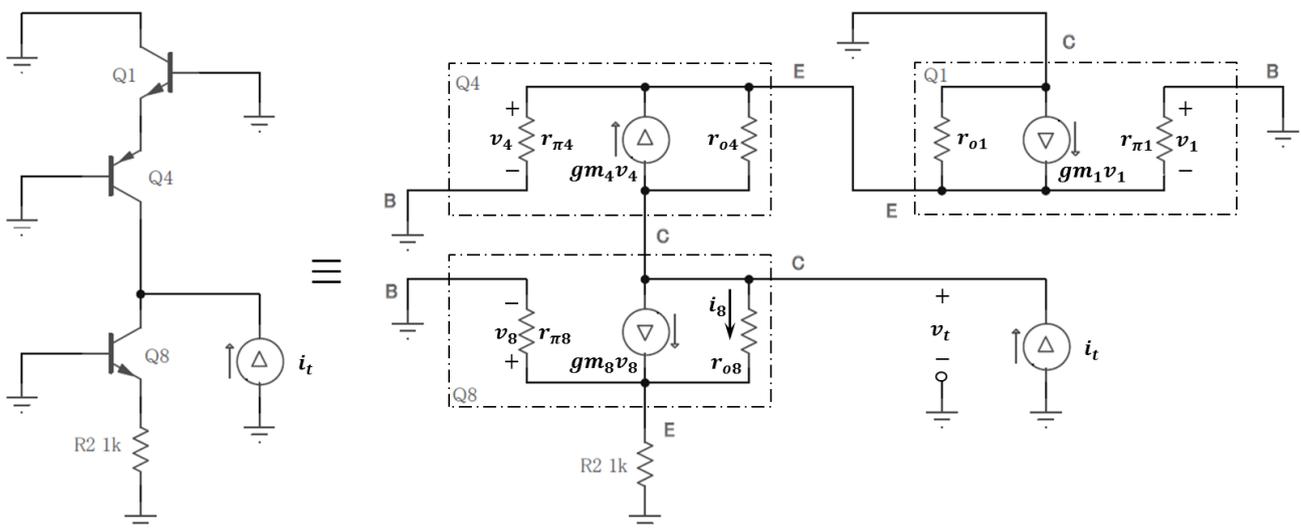


図 1.4.34 入力段の出力抵抗 R_{o1} を計算する等価回路

中間段の DC 小信号解析

中間段の入力抵抗 R_{i2} 、出力抵抗 R_{o2} 、伝達コンダクタンス G_{m2} を計算する等価回路を図 1.4.35 に示します。 Q_{18} のベース電圧 v_{b18} は下式で表されます。

$$v_{b18} = i_{b18}r_{\pi18} + (i_{b18} + g_{m18}v_{18})R_{10} \quad \dots \text{式 1.4.73}$$

上式から Q_{18} の入力抵抗 R_{i18} は下式で表されます。

$$R_{i18} = \frac{v_{b18}}{i_{b18}} = r_{\pi18} + (1 + g_{m18}r_{\pi18})R_{10} = \frac{BF_{18}}{g_{m18}} + (1 + BF_{18})R_{10} \cong 15.7k\Omega \quad \dots \text{式 1.4.74}$$

中間段の入力抵抗 R_{i2} は式 1.4.74 と同様に下式で表されます。

$$R_{i2} = \frac{BF_{19}}{g_{m19}} + (1 + BF_{19}) \frac{R_{11} \times R_{i18}}{R_{11} + R_{i18}} = \frac{260}{29\mu A / 25.865mV} + (1 + 260) \frac{50k\Omega \times 15.7k\Omega}{50k\Omega + 15.7k\Omega} \cong 3.35M\Omega \quad \dots \text{式 1.4.75}$$

式 1.4.73 を変形して

$$v_{b18} = i_{b18}r_{\pi18} + (i_{b18} + i_{c18})R_{10} = \frac{i_{c18}}{BF_{18}}r_{\pi18} + i_{c18} \left(1 + \frac{1}{BF_{18}}\right)R_{10} = i_{c18} \left[\frac{1}{g_{m18}} + R_{10} \left(1 + \frac{1}{BF_{18}}\right) \right] \quad \dots \text{式 1.4.76}$$

エミッタフォロア Q_{19} の電圧利得を 1 とすれば $BF_{18} \gg 1$ より中間段の伝達コンダクタンス G_{m2} は下式で表されます。

$$G_{m2} = \frac{i_{c18}}{v_{b18}} = \frac{g_{m18}}{1 + g_{m18}R_{10}} = \frac{i_{c18}/V_T}{1 + (i_{c18}/V_T)R_{10}} = \frac{2.5mA / 25.865mV}{1 + (2.5mA / 25.865mV) \times 50\Omega} \cong \frac{1}{60.3} \quad \dots \text{式 1.4.77}$$

中間段の出力抵抗 R_{o2} は式 1.4.72 と同様に下式で表されます。

$$\begin{aligned} R_{o2} &= R_{o,Q17} \parallel R_{o,Q18} = r_{o17} \parallel r_{o18}(1 + g_{m18}R_{10}) = \frac{VAF_{Q17}}{|I_{C17}|} \parallel \frac{VAF_{Q18}}{|I_{C18}|} \left(1 + \frac{|I_{C18}|}{V_T} \times R_{10}\right) \\ &= \frac{260V}{2.5mA} \parallel \frac{260V}{2.5mA} \left(1 + \frac{2.5mA}{25.865mV} \times 50\Omega\right) = 104k\Omega \parallel 607k\Omega = \frac{104k\Omega \times 607k\Omega}{104k\Omega + 607k\Omega} \cong 88.8k\Omega \quad \dots \text{式 1.4.78} \end{aligned}$$

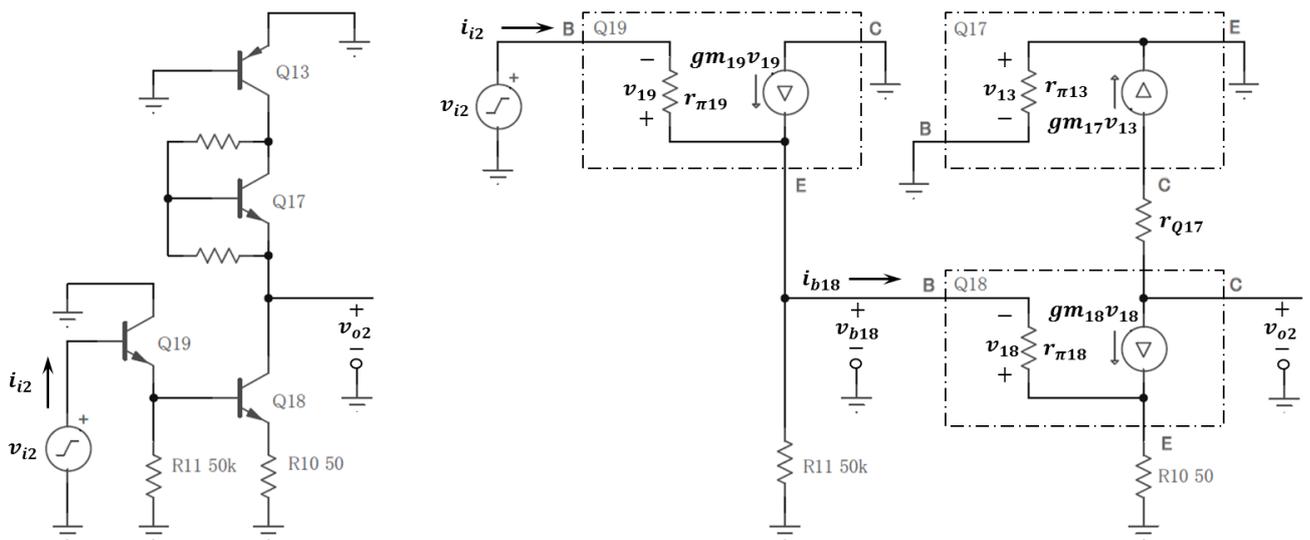


図 1.4.35 中間段の入力抵抗 R_{i2} 、出力抵抗 R_{o2} 、伝達コンダクタンス G_{m2} を計算する等価回路

出力段の DC 小信号解析

出力段の入力抵抗 R_{i3} 、出力抵抗 R_{o3} を計算する等価回路を図 1.4.36 に示します。出力電流 I_{out} は出力電圧と負荷に依存するため、図(a)に示す方向の $I_{out} = 2mA$ 、 $R_L = 2k\Omega$ とします。Q₁₅ はオン Q₁₂ はオフとなるため、出力トランジスタは図(b)に示すように Q₁₅ と R_L によるエミッタフォロアとなり、出力段の電圧ゲインは $A_{V3} \cong 1$ となります。Q₁₅ の入力抵抗 R_{i15} は式 1.4.74 と同様に下式で表されます。

$$R_{i15} = r_{\pi15} + (1 + g_{m15}r_{\pi15})R_L = \frac{BF_{15}}{g_{m15}} + (1 + BF_{15})R_L = \frac{260}{2mA/25.865mV} + (1 + 260) \times 2k\Omega \cong 525k\Omega \quad \dots \text{式 1.4.79}$$

出力段の入力抵抗 R_{i3} は下式で表されます。

$$R_{i3} = r_{Q17} + r_{Q13} \parallel R_{i15} = \frac{260V}{2.5mA} + \frac{150V}{2.5mA} \parallel 525k\Omega = 104k\Omega + 53.8k\Omega = 158k\Omega \quad \dots \text{式 1.4.80}$$

中間段の出力抵抗 R_{eq2} は図(c)から下式で表されます。

$$R_{eq2} = r_{Q13} \parallel (r_{Q17} + R_{o2}) = 4.15k\Omega \parallel (499\Omega + 54.3k\Omega) = 4.15k\Omega \parallel 54.8k\Omega = 3.86k\Omega \quad \dots \text{式 1.4.81}$$

外部負荷から見た 741 型オペアンプモデルの出力抵抗 R_{o3} は下式で表されます。

$$R_{out} = \frac{R_{eq2} + r_{\pi15}}{BF_{15} + 1} + R_8 = \frac{3.86k\Omega + 3.36k\Omega}{260 + 1} + 25\Omega = 52\Omega \quad \dots \text{式 1.4.82}$$

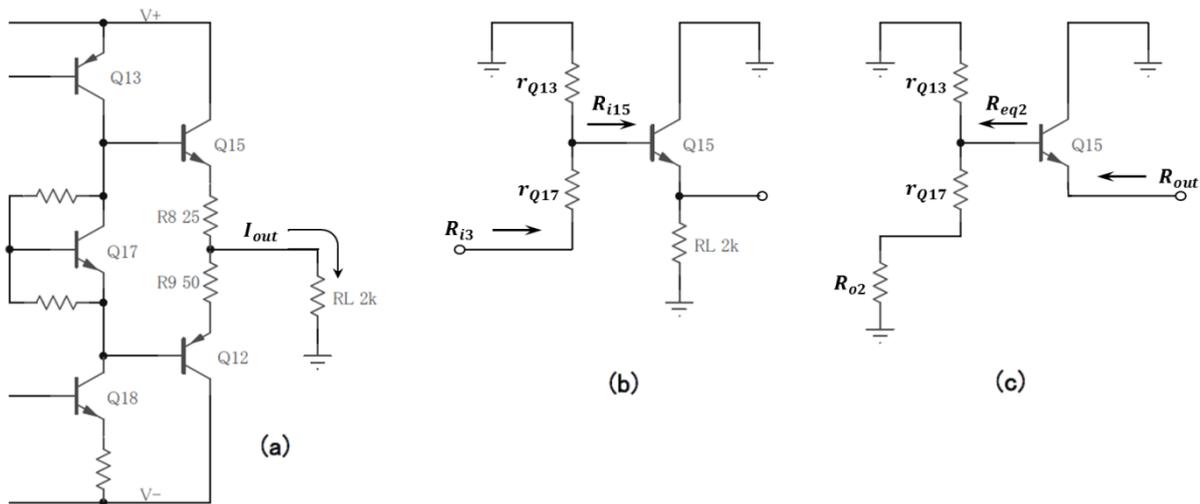


図 1.4.36 出力段の入力抵抗 R_{i3} 、出力抵抗 R_{out} を計算する等価回路

741 型オペアンプの DC 小信号等価回路

741 型オペアンプの DC 小信号等価回路を図 1.4.37 に示します。DC 電圧ゲイン $A_{V,DC}$ は下式で示されます。

$$A_{V,DC} = (G_{m1})(R_{o1} \parallel R_{i2})(G_{m2})(R_{o2} \parallel R_{i3}) = \frac{1}{5.4k\Omega} \times 2.8M\Omega \times \frac{1}{60.3\Omega} \times 56.8k\Omega = 488,000 = 114dB \quad \dots \text{式 1.4.83}$$

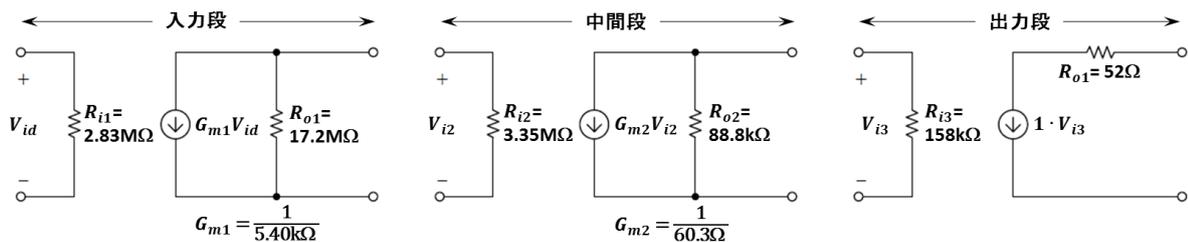


図 1.4.37 741 型オペアンプの DC 小信号等価回路

741X は発振防止のため開ループゲインをユニティゲイン周波数 f_T 付近まで $-6\text{dB}/\text{OCT}$ でロールオフさせています。開ループゲインを測定するためには負帰還ループを開放する必要がありますが、741X の DC 電圧ゲインは 114dB 倍もあるため僅かな雑音でも出力電圧が電源レールに飽和してしまいます。SPICE ではカリフォルニア工科大学のミドルブルック教授が 1975 年に提案したミドルブルック法が広く使用されています [6],[7]。741X を使用したミドルブルック法の実行例を下図に示します。

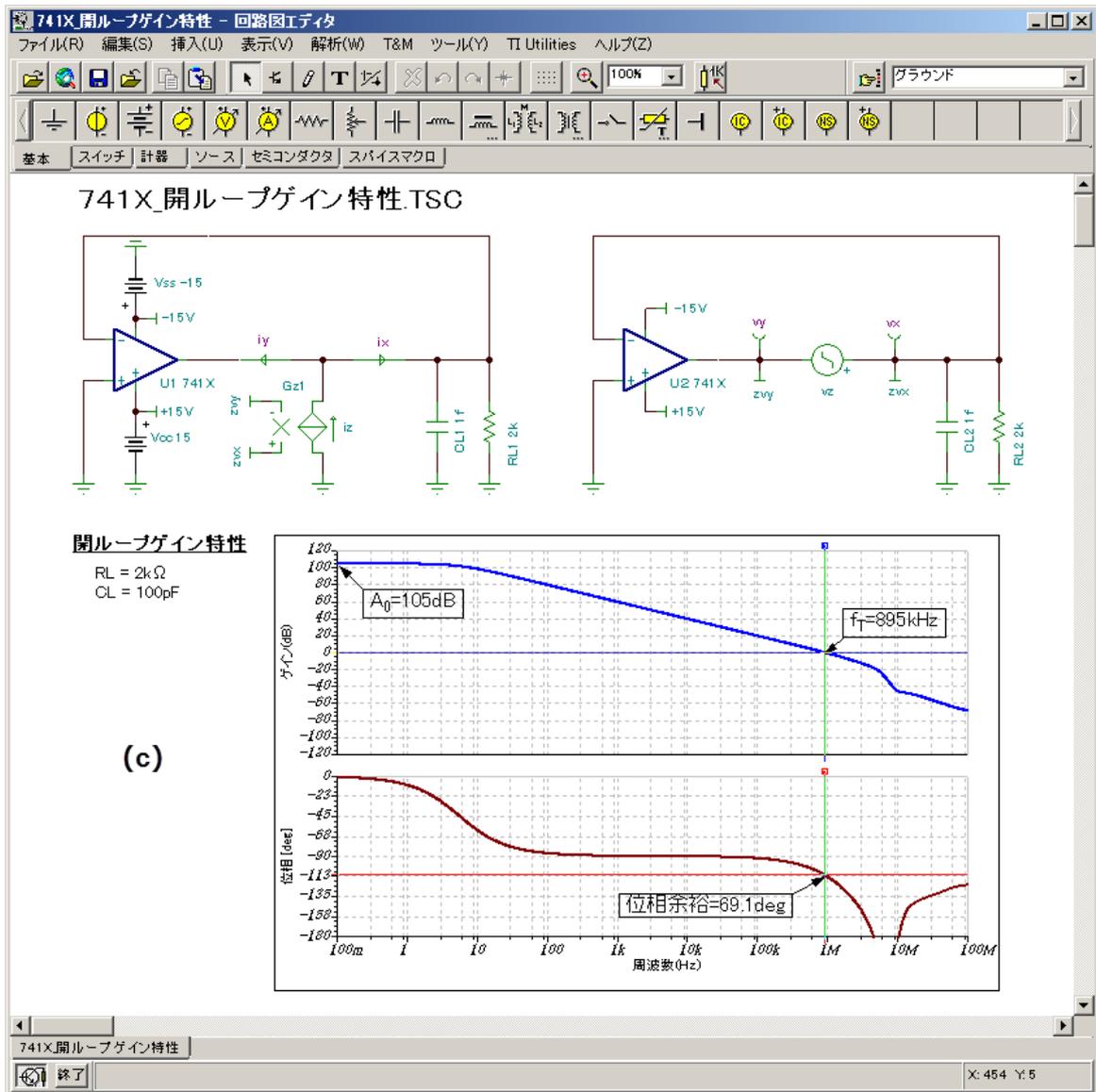
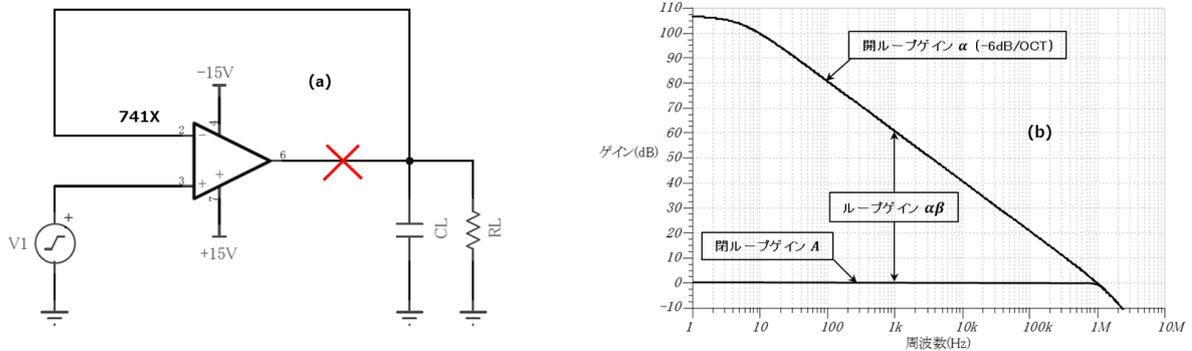


図 1.4.38 741 型オペアンプ (741X.MOD) の開ループゲイン特性

入力インピーダンス

下図に 741X を使用した反転増幅回路と非反転増幅回路の入力インピーダンス特性を示します。

反転増幅回路の反転入力ピンに生じる DC 誤差電圧 V_{err} は出力電圧が最大の時でも $13.6V/488,000 \approx 4\mu V$ と僅かであり、反転入力ピンは仮想的な接地点と見なせます。したがって、図 1.4.38 に示したループゲイン $\alpha\beta$ が高い周波数の入力インピーダンスは入力抵抗 R_S に近い値になります。周波数が高くなり $\alpha\beta$ が低くなると入力インピーダンスは下図のように変化します。

非反転増幅回路では入力信号が非反転入力ピンに印加されるため、閉ループゲインが高くループゲイン $\alpha\beta$ が低いときの入力インピーダンスは式 1.4.64 に示した入力段の入力抵抗 $R_{id} \approx 3M\Omega$ に近い値になります。閉ループゲイン低くなり $\alpha\beta$ が高くなると入力インピーダンスは下図のように変化します。

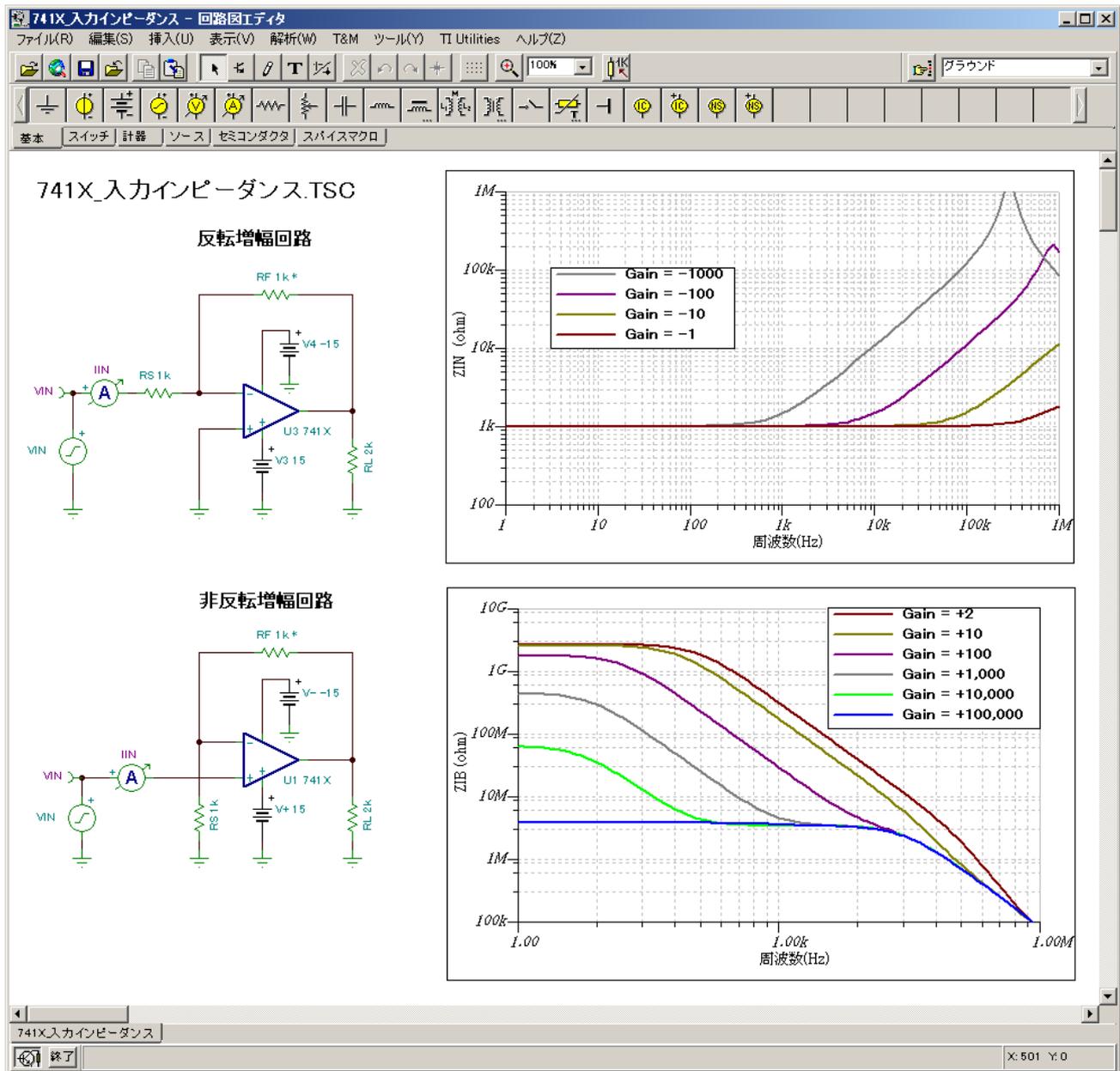


図 1.4.39 741 型オペアンプ (741X.MOD) の入力インピーダンス特性

出カインピーダンス

下図に 741X を使用した反転増幅回路と非反転増幅回路 (ボルテージフォロア回路) の出カインピーダンス特性を示します。

閉ループゲインが高くなるとループゲイン $\alpha\beta$ が低くなるため負帰還による出カインピーダンスの減少幅は小さくなります。Gain = 90dBの反転増幅回路の出カインピーダンスは、式 1.4.82 の出力抵抗 ($R_o = 52$) に近い値になりますが、閉ループゲインが低くなり $\alpha\beta$ が増加すると出カインピーダンスは下図のように減少します。ボルテージフォロア回路 (Gain = +1) では $\alpha\beta$ が一番高くなり、出カインピーダンスは下図のように最も低くなります。

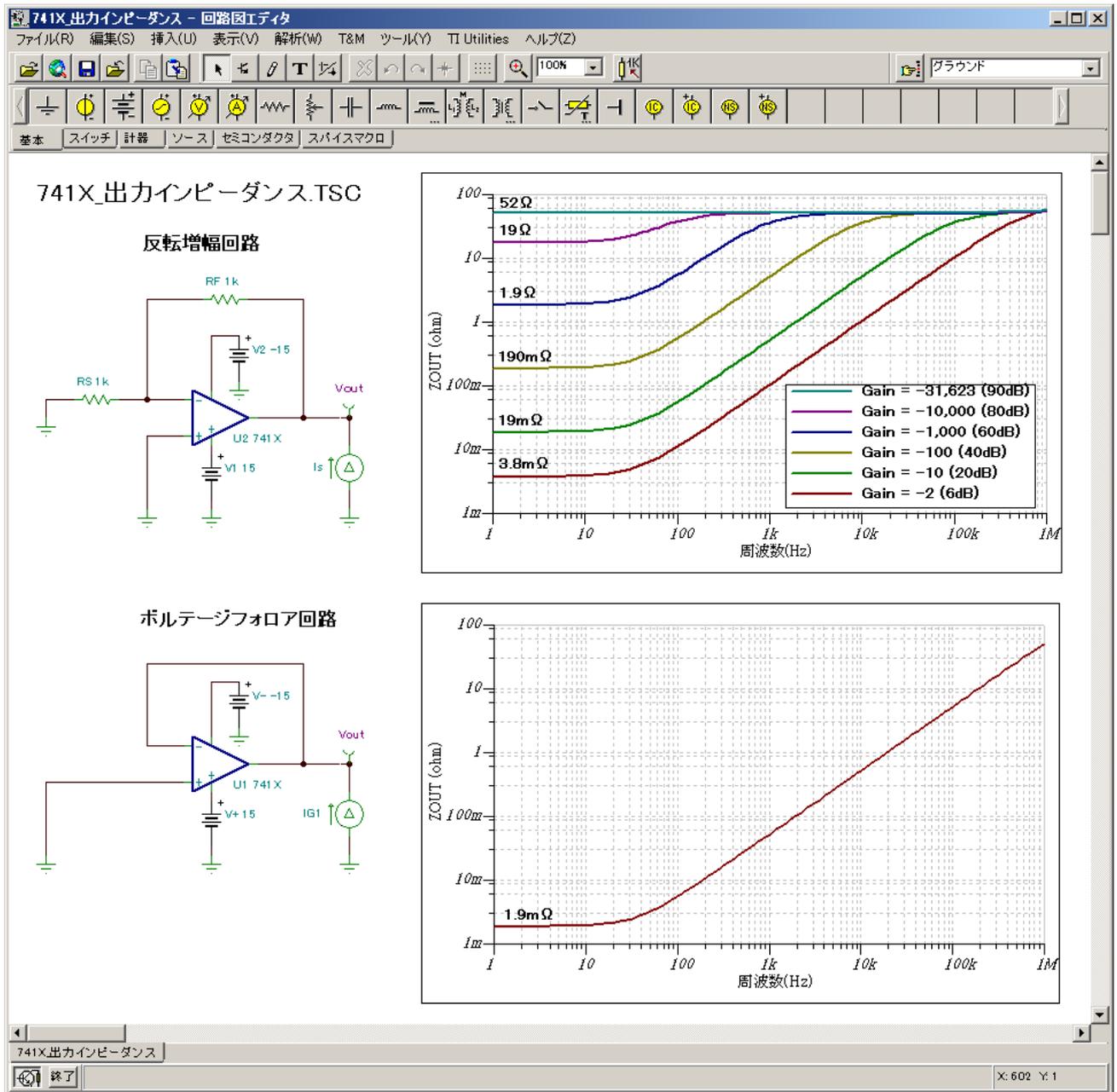


図 1.4.40 741型オペアンプ (741X.MOD) の出カインピーダンス特性

参考文献

- [1] Chung-Wen Ho ; Ruehli, Albert E., "The modified nodal approach to network analysis"
Circuits and Systems, IEEE Transactions on Volume: 22, Issue: 6, Publication Year: 1975 , Page(s): 504 - 509
- [2] Farid N. Najm, "Circuit Simulation", IEEE Press © 2010, ISBN: 9780470538715
- [3] Andrei Vladimirescu, "THE SPICE BOOK", John Wiley & Sons © 1994, ISBN: 0-471-60926
- [4] REDUCE, <http://reduce-algebra.com/>
- [5] Paolo Antognetti, Giuseppe Massabrio, "Semiconductor Device Modeling with SPICE. SECOND EDITION"
McGraw-Hill Professional, 1998/12/1, ISBN-10: 0071349553
- [6] R.D.Middlebrook, "Measurement of loop gain in feedback systems",
International Journal of Electronics, pp.485~512, vol.38, no.4, Apr.1975.
- [7] 宇田達広, "TINA-TIによるオペアンプ回路設計入門(第6回) 1.3.1 オペアンプの基礎",
日本テキサス・インスツルメンツ株式会社, アプリケーションノート, JAJA483, December, 9, 2014
- [8] ALAN B. GREBENE, "Bipolar and MOS Integrated Circuit Design",
Wiley Classics Library Edition 2003, Wiley & Sons, Inc., Hoboken. New Jersey.
- [9] Gray, Paul R., Paul J. Hurst, Stephen H. Lewis, and Robert G. Meyer, "Analysis and Design of Analog,
Integrated Circuits", 5th ed., 2009, Wiley, New York.