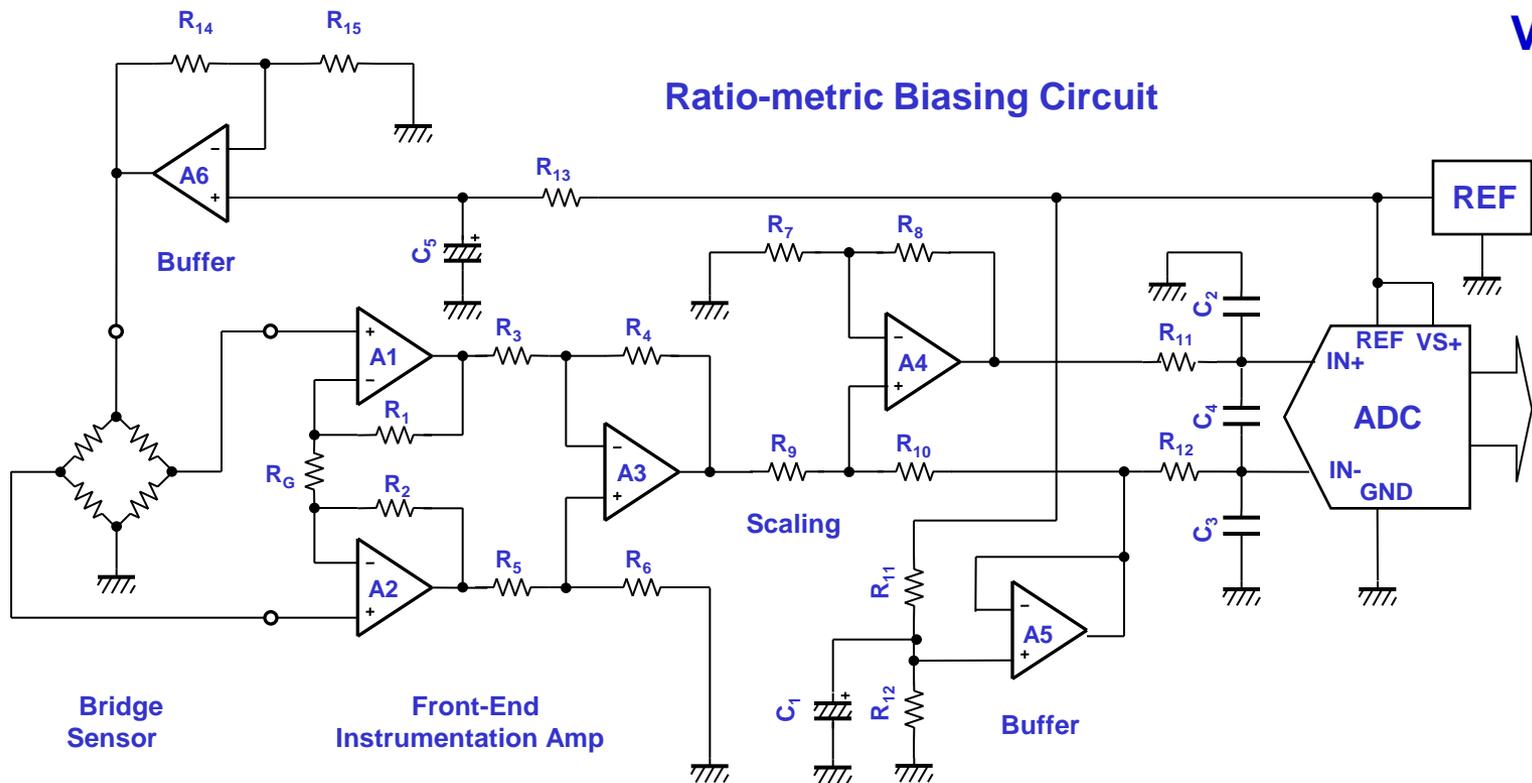


Signal Chain Training Text

データ伝送

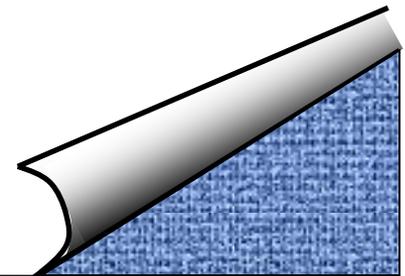
Ver.-2.0



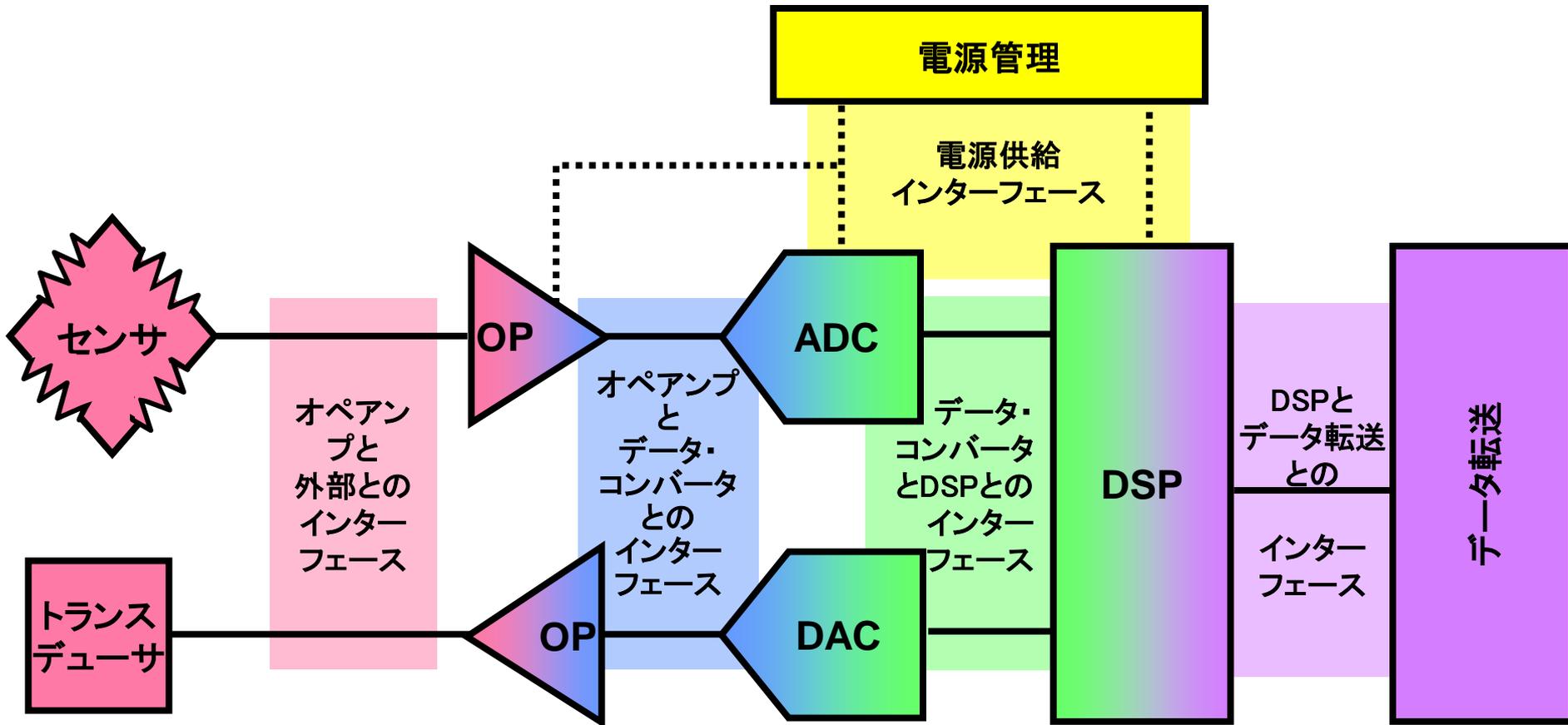
セッション・インデックス

✚ データ伝送

- DSPからデータ伝送
- インターフェース標準規格
- データ伝送の基本
- バス・トポロジー
- EIA/TIA-232インターフェース
- 平衡バスデータ・トランスミッション



アナログとのインターフェース



アナログとのインターフェース

電源管理

電源供給
インターフェース

DSPからデータ伝送

インターフェース標準規格

データ伝送の基本

バス・トポロジー

EIA/TIA-232インターフェース

平衡バスデータ・トランスミッション

DSP

DSPから
データ伝送
への

インター
フェイス

データ伝送

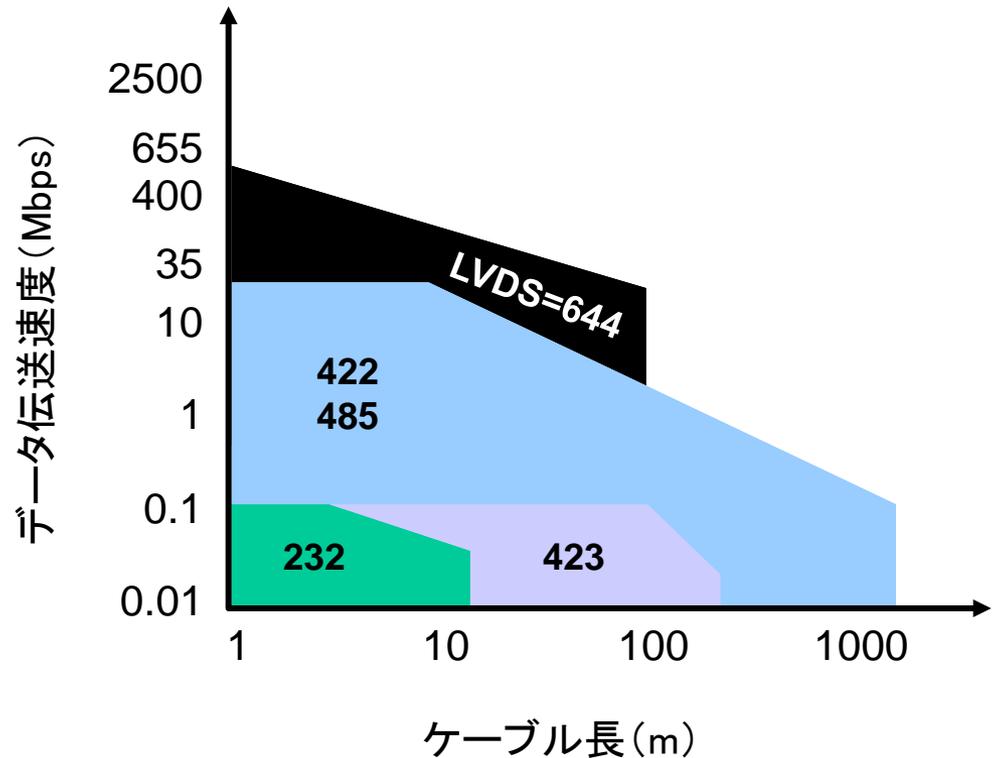
EIAインターフェース規格

シングル・エンド

- 伝送速度が低い
- 伝送距離が短い

差動

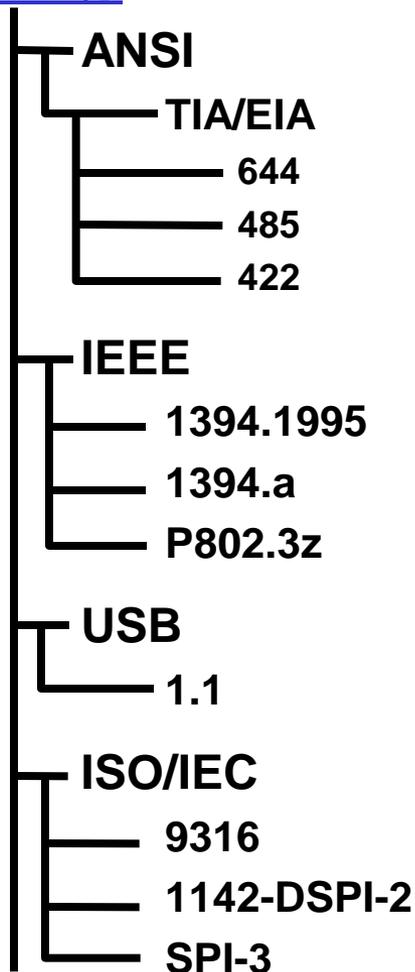
- 伝送距離が長い
- 同相ノイズの相殺
- 伝送速度が高い
- EMIが低い



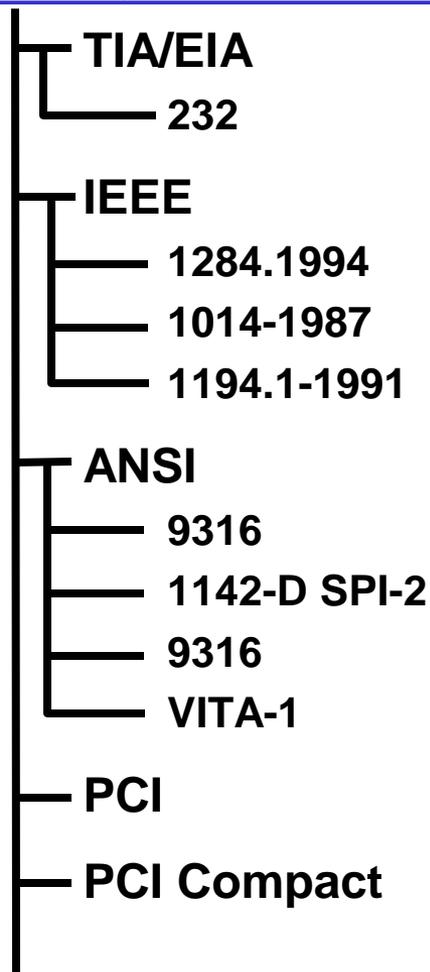


データ伝送の規格

差動



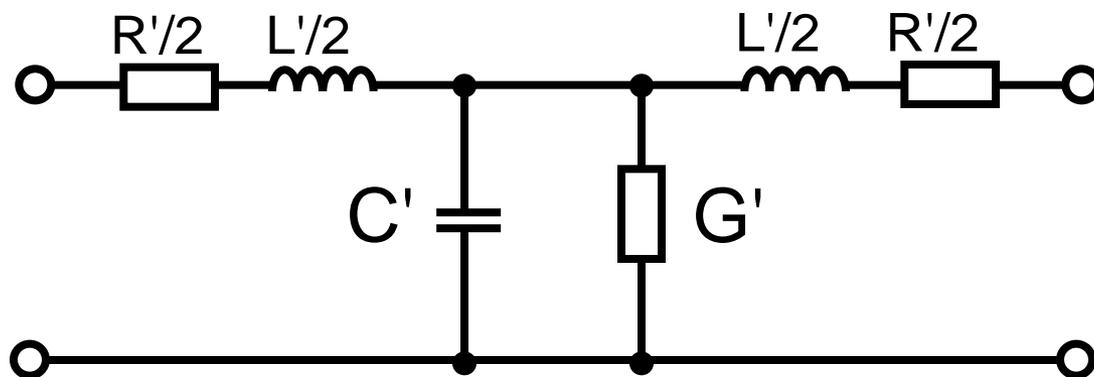
シングル・エンド



EIA/TIA標準規格の比較

パラメータ	232	422	423	485	644
ドライバ出力モード	シングル・エンド	差動	シングル・エンド	差動	差動
ドライバと レシーバの数	ドライバ1 レシーバ1	ドライバ1 レシーバ10	ドライバ1 レシーバ10	ドライバ1 レシーバ32	ドライバ1 レシーバ32
最大ケーブル長(m)	20	1200	1200	1200	30
最大信号レート(bps)	20k	10M	100k	50M	655M
レシーバ同相入力電圧(V)	± 3	± 7	± 7	-7 to +12	0.050 to 2.350
ドライバ最大出力レベル(V)	± 5	± 2	± 3.6	± 1.5	± 0.247
ドライバ負荷(終端抵抗)(Ω)	3k to 7k	100	450	60	100
レシーバ入力抵抗(kΩ)	3 to 7	4	4	12	120
レシーバ感度	± 3V	± 200 mV	± 200 mV	± 200 mV	± 100 mV

ライン・ドライバとライン・レシーバはなぜ必要か



伝送ラインの回路モデル

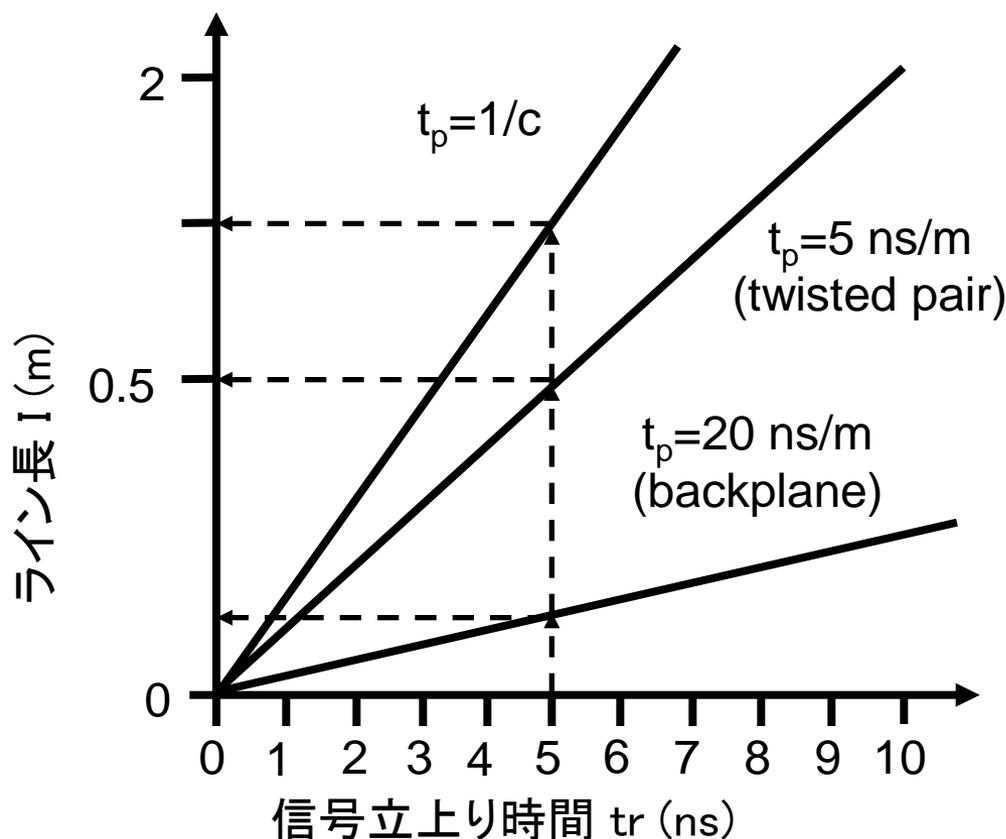
- L' 単位長あたりの特性インダクタンス nH/cm
- C' 単位長あたりの特性キャパシタンス pF/cm
- R' 単位長あたりの特性抵抗 Ω/cm
- G' 単位長あたりの特性コンダクタンス μ/cm

ライン・インピーダンス:

$$Z_0 = \sqrt{\frac{j\omega L' + R'}{j\omega C' + G'}}$$

伝送ライン理論

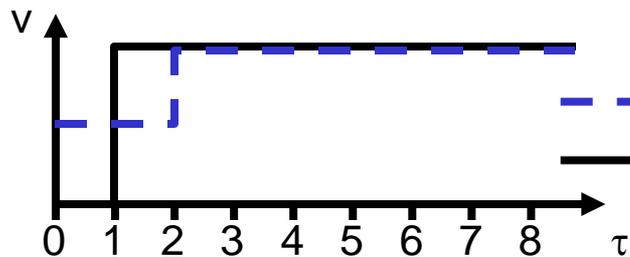
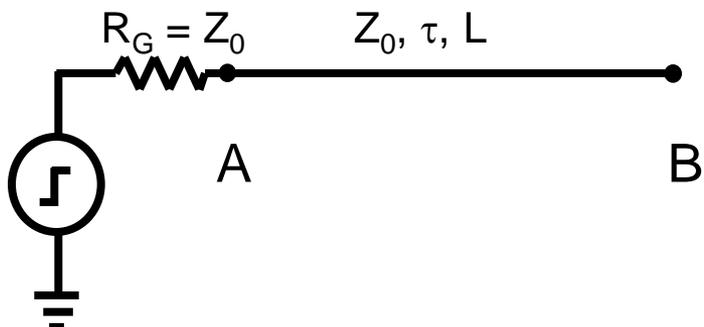
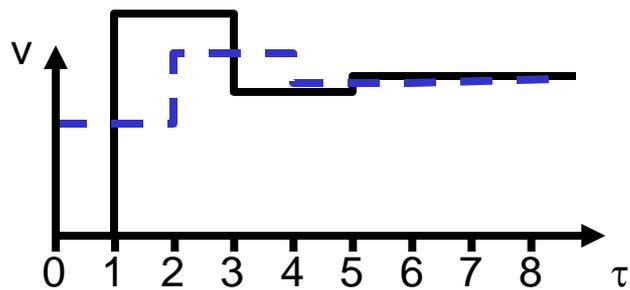
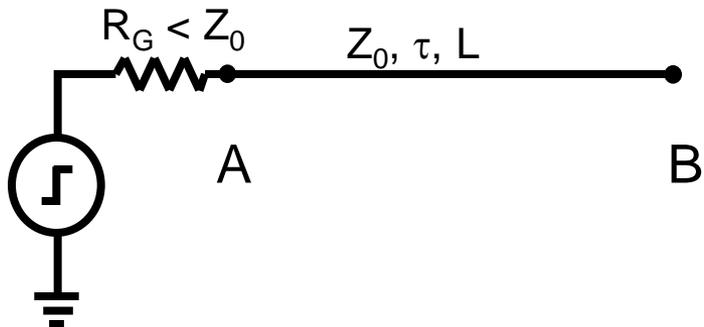
伝送ライン理論は、信号の立上り時間がライン伝搬時間を2倍した時間よりも短い場合にだけ考えればよい



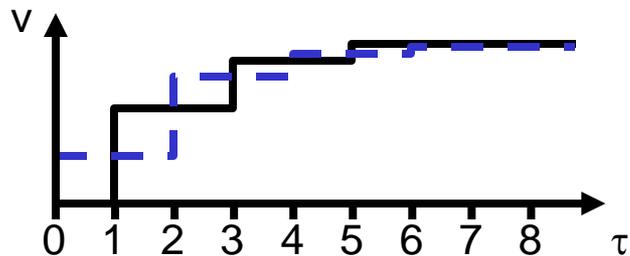
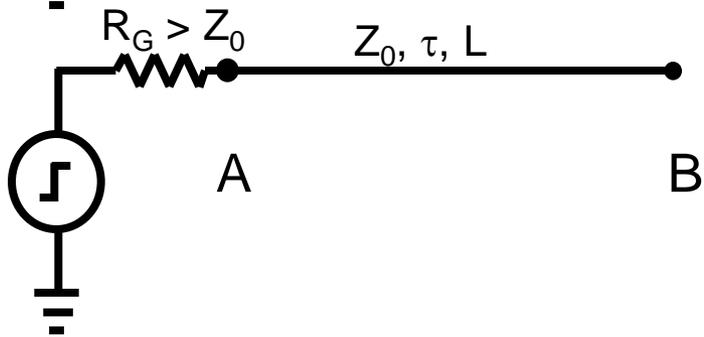
問題となるライン長:

$$I_{\max} = \frac{t_r}{2t_p}$$

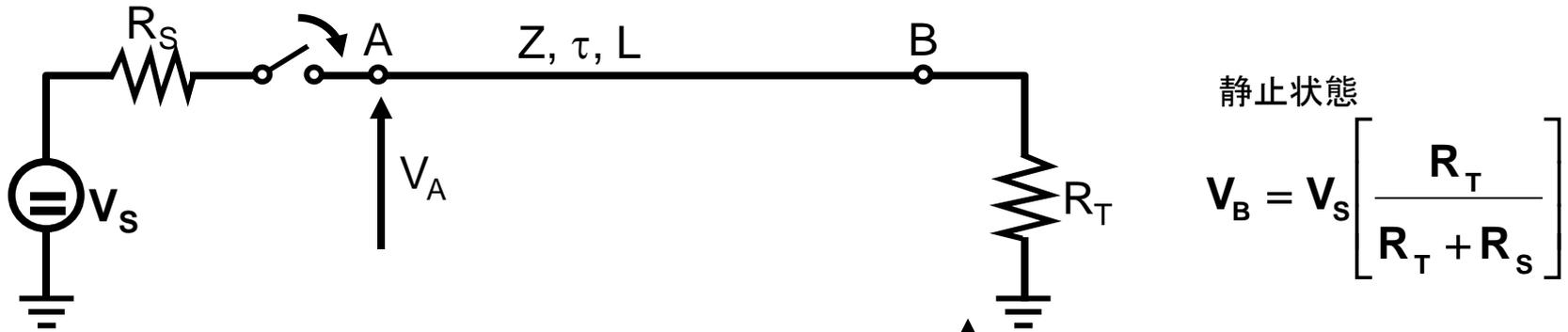
未終端ラインでの標準的な波形



--- ライン始点(A)
— ライン終端(B)



ライン反射によって発生する波形



ジェネレータ出力での入射波

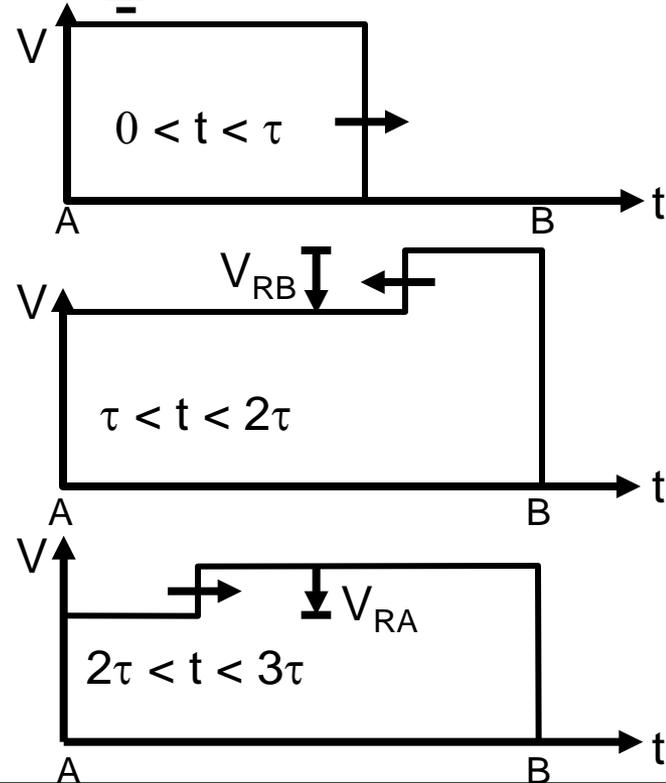
$$V_A = V_S \frac{Z_0}{Z + R_S}$$

ライン終端での反射波

$$V_{RB} = V_A \times \rho_B \quad \rho_B = \frac{R_T - Z_0}{R_T + Z_0}$$

ジェネレータ出力での反射波

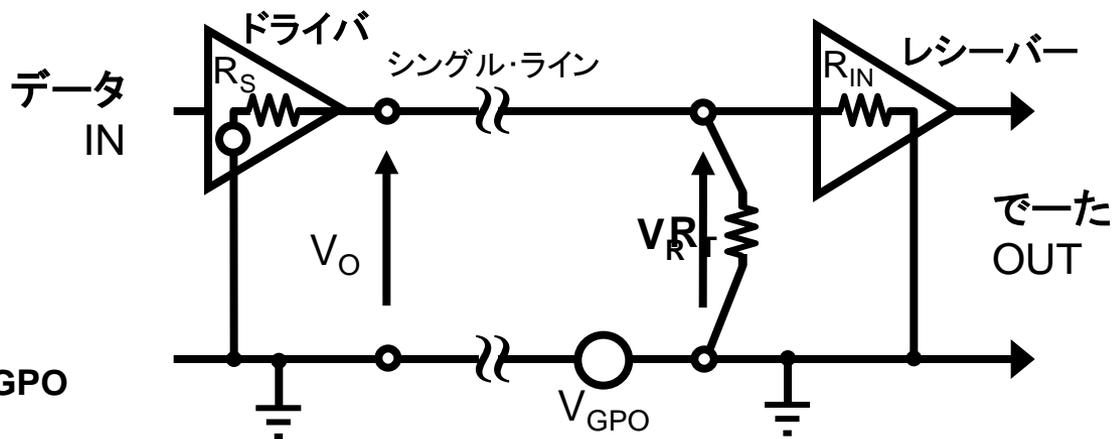
$$V_{RA} = V_{RB} \times \rho_A \quad \rho_A = \frac{R_S - Z_0}{R_S + Z_0}$$



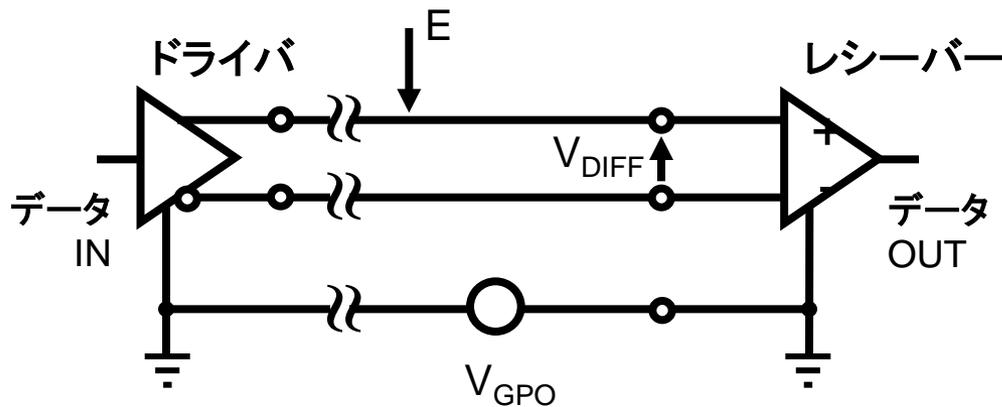
シングル・エンドと差動の比較

シングル・エンド

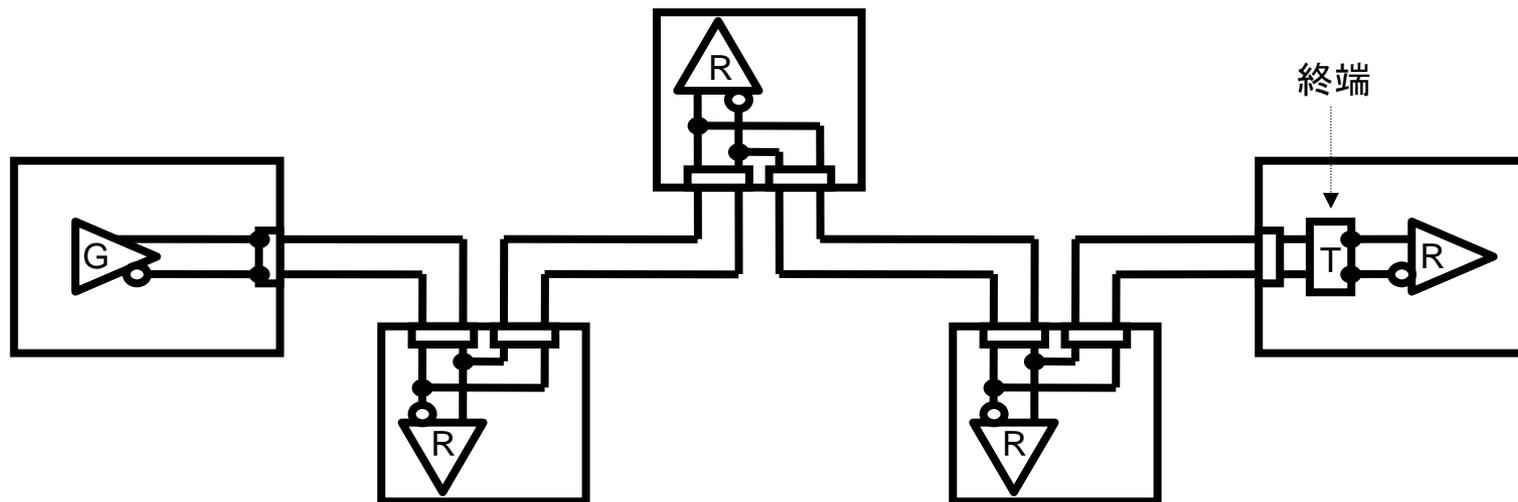
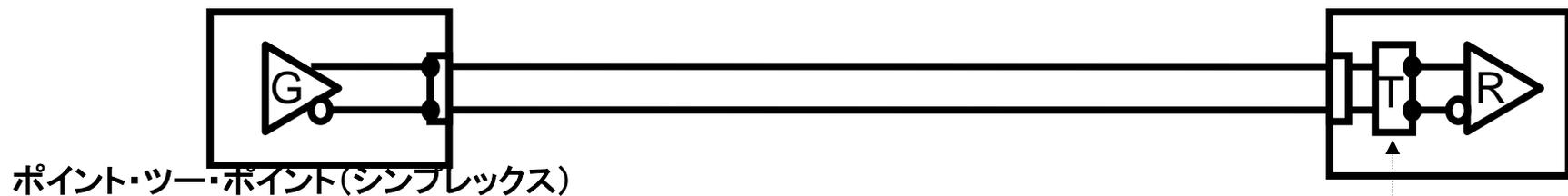
$$V_R = V_O \pm V_N \pm V_{GPO}$$



差動



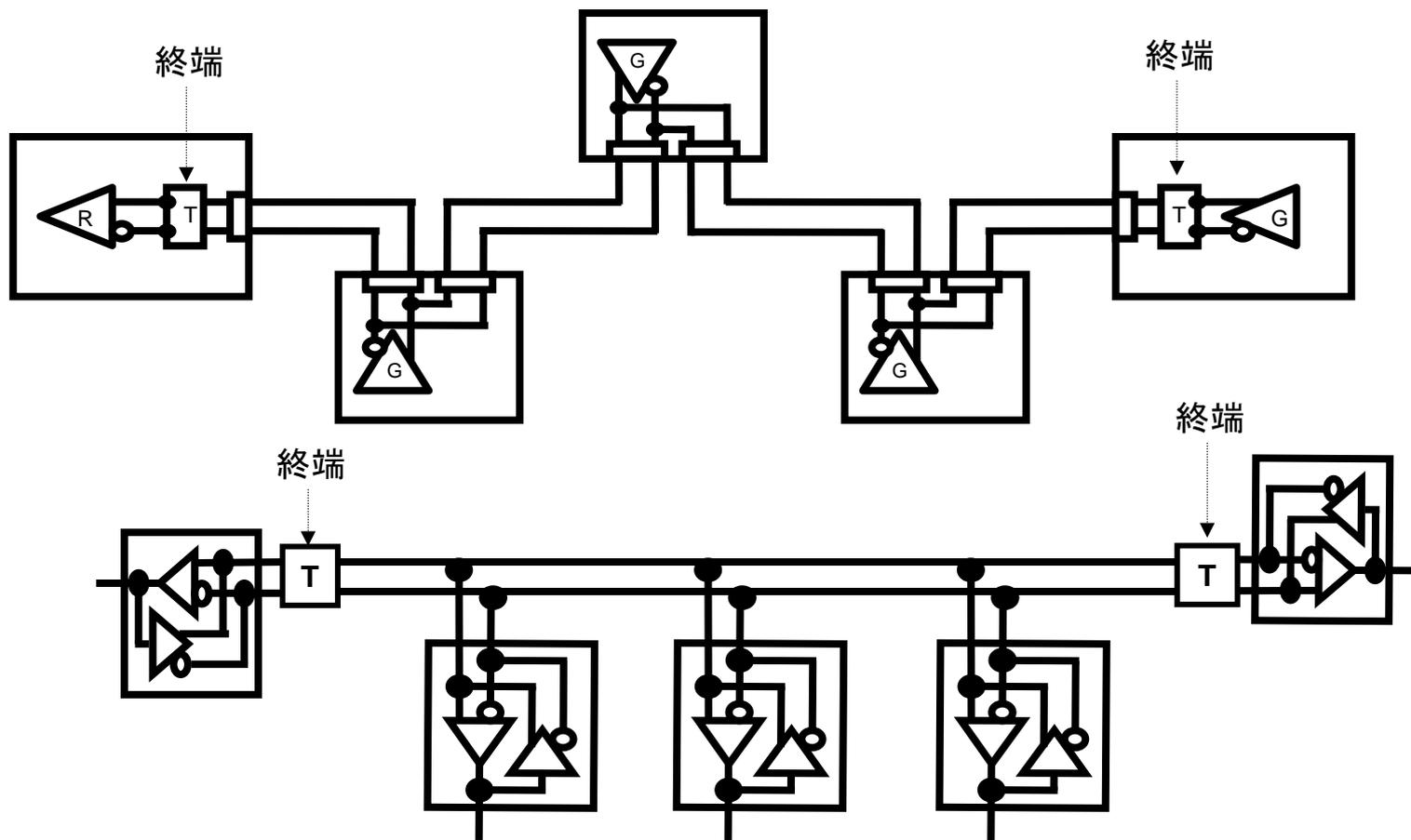
バス・トポロジー:ポイント・ツー・ポイントとマルチドロップ



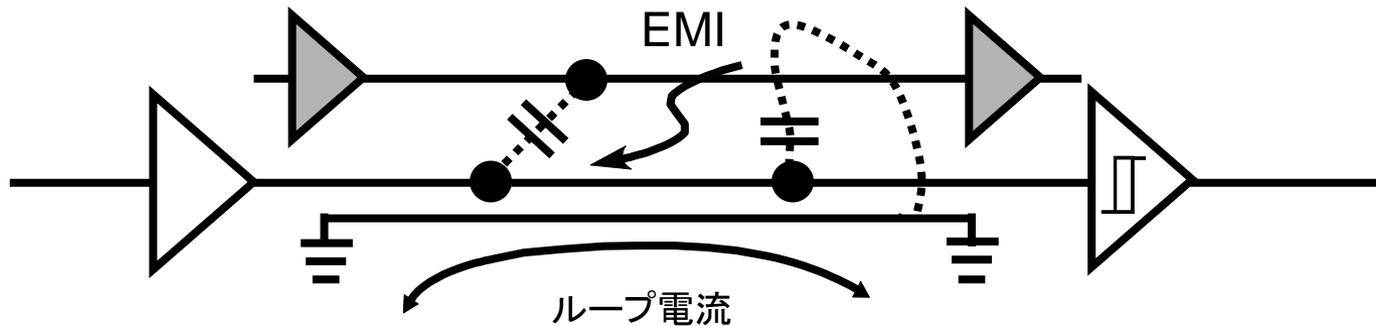
マルチドロップ(分配型シンプレックス)

バス・トポロジ: マルチポイント

マルチポイント(マルチプレックス)



シングル・エンド伝送



例：インターフェースITU-T V.28(232) (ITU-T V.10(423))

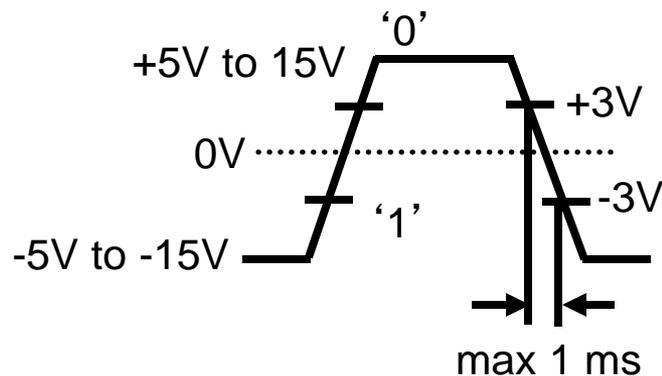
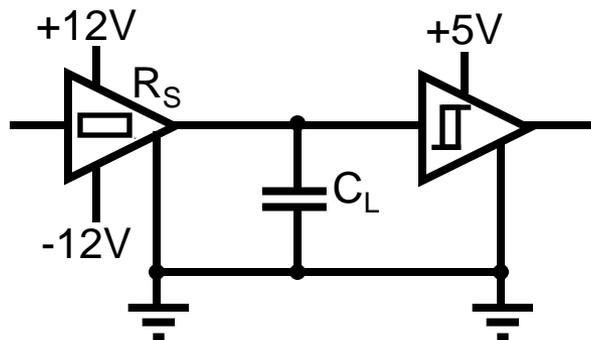
利点

- システム費用が低い
- 実用が容易

欠点

- ノイズとクロストーク
- データ速度が低い
- ライン長が短い

EIA/TIA-232インターフェース



✦ 不平衡回路

✦ 出力駆動電圧:

False = 5~15V

True = -5~ -15V

✦ レシーバ・レベル:

False > 3V

True < -3V

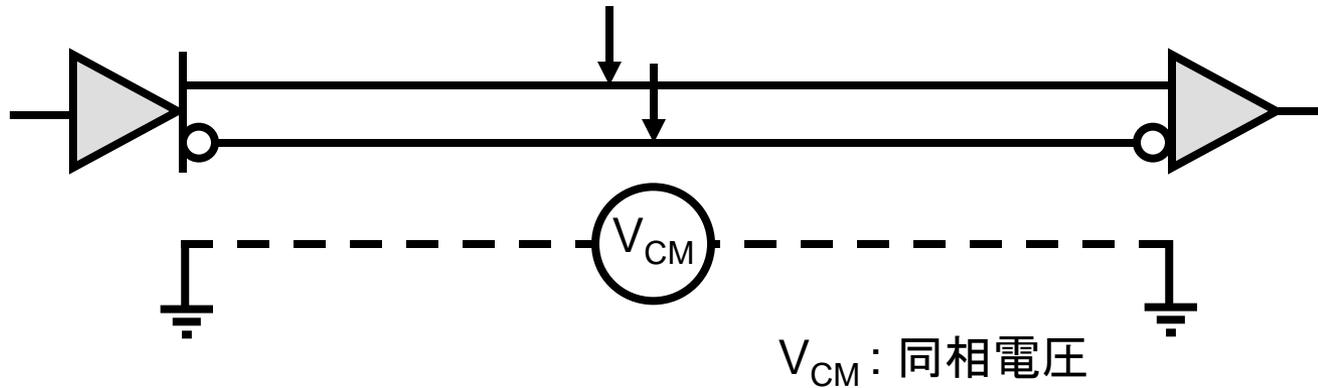
✦ 出力スルーレート最大値: $30\text{V}/\mu\text{S}$

✦ 最大伝送速度: 20 kbps

✦ 負荷容量: < 2500pF

レシーバ入力とケーブル長約20mを含む

平衡データ伝送

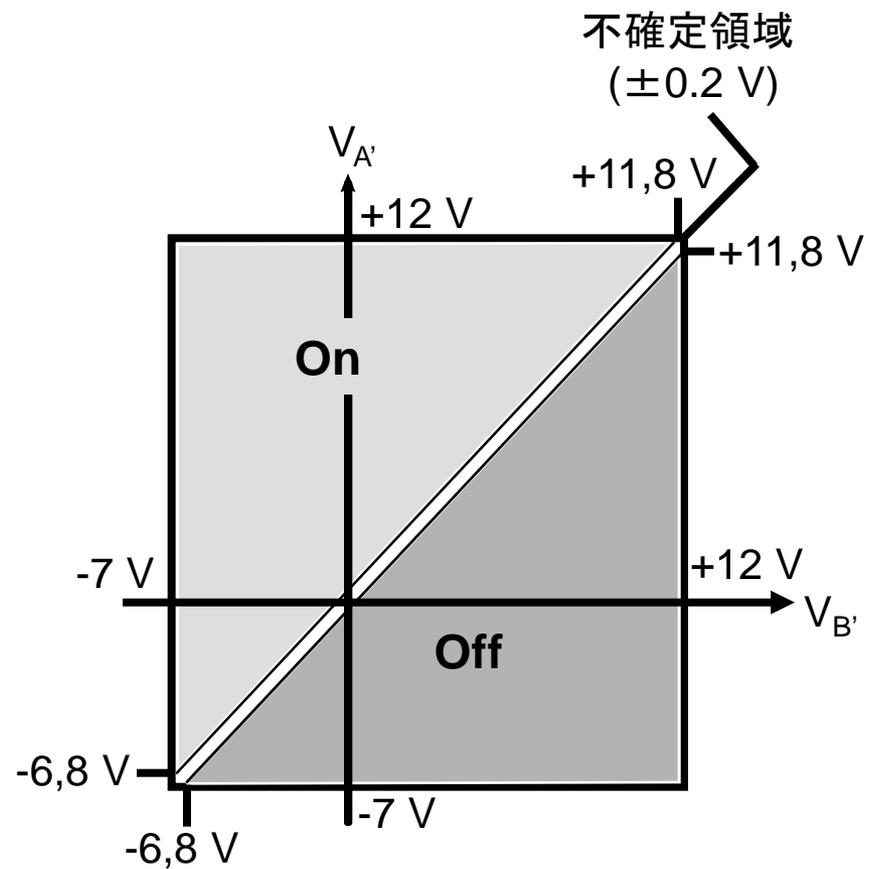
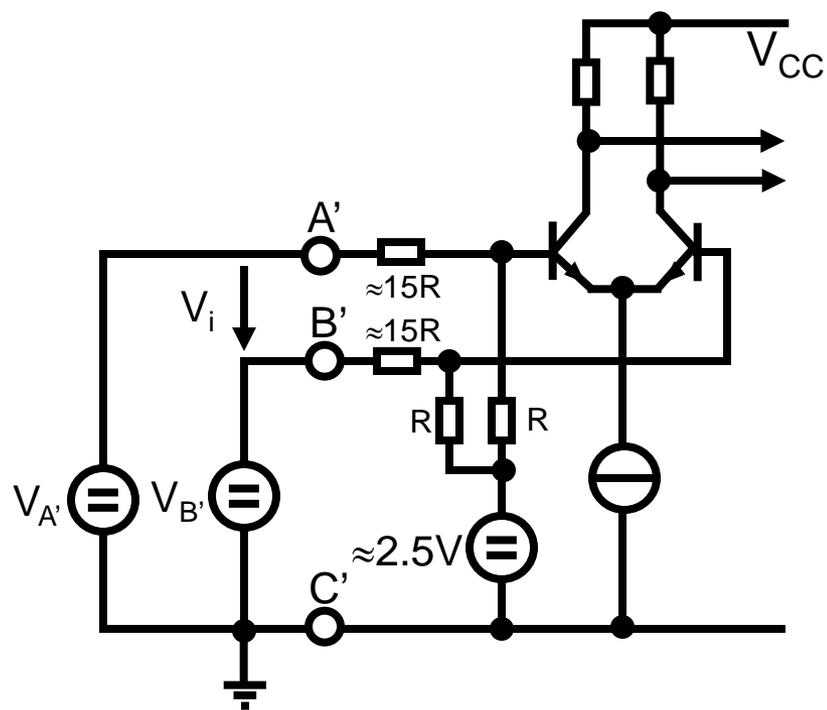


例: ITU-T V.11 (422)、ISO/IEC 8482 (485)、EIA/TIA-644 (LVDS)、IEEE 802.3 (Ethernet)、IEEE1394

利点: 放射ノイズが非常に低い
データ信号速度が非常に高速
ライン長が長い

欠点: ライン回路が複雑
コストが高い
信号線が2本必要

485レシーバの入力電圧範囲

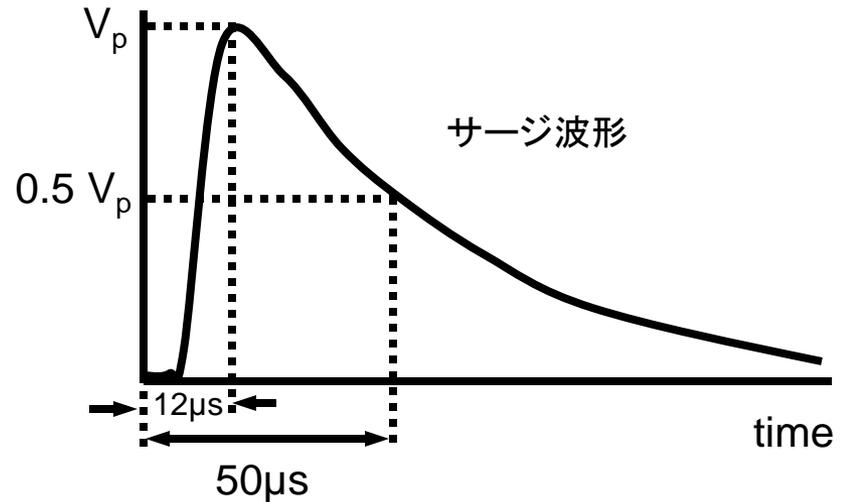
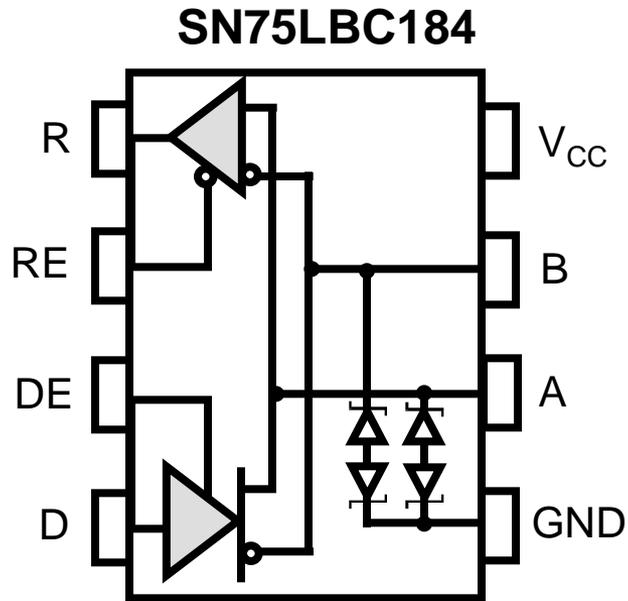


RS-485のためのTIテクノロジー

	172	173	174	175	176	179	180	184
バイポーラ	X	X	X	X	X	X		
ALS	X	X	X		X		X	
LinBiCMOS	X	X	X	X	X	X	X	X

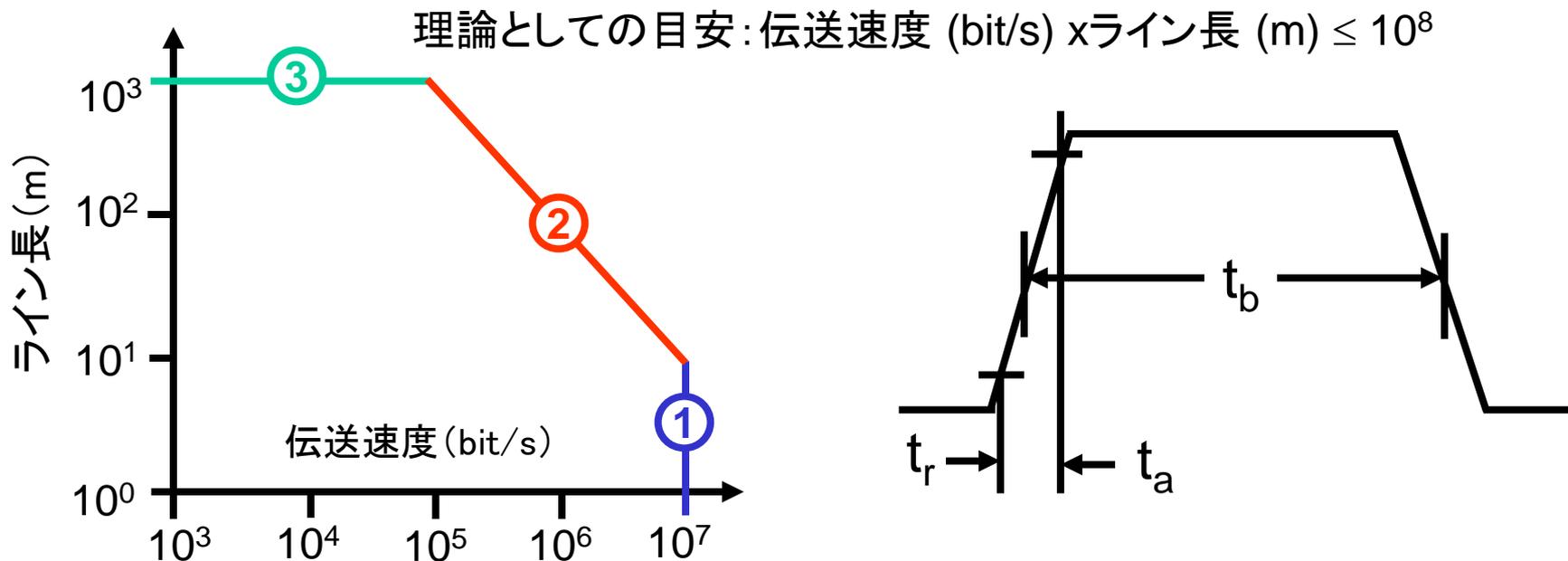
	バイポーラ	ALS	LBC
消費電力	多い	普通	少ない
最大速度	10 Mbps	30 Mbps	12 Mbps
コスト	低	普通	高

ノイズが多い環境でのデータ伝送



- ピーク時400Wまでの過渡電圧抑止機能を内蔵
- ESD 耐圧: HBM (Human Body Model): 15kV、Machine Model: 600V
- ドライバー出カスルーレートの制御により未終端ライン長を延長可能
- ユニット・ロードが1/2のためバスにトランシーバを64まで接続可能

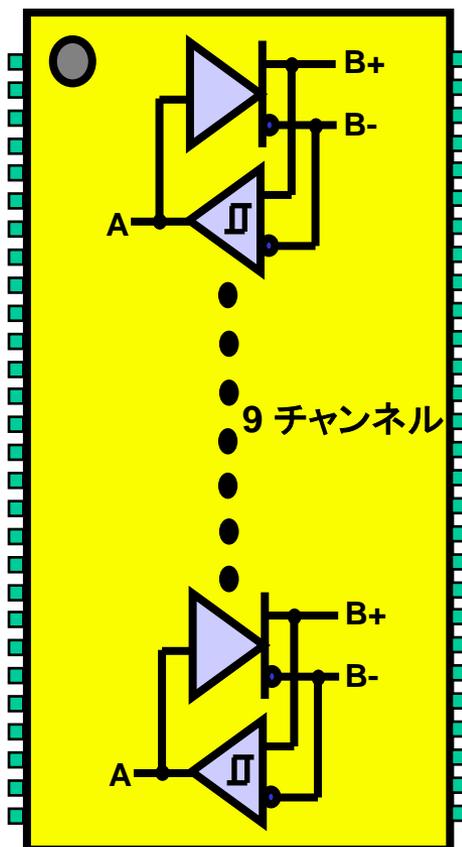
伝送速度と距離



- ① ジェネレータの出力信号の立上り時間によって、伝送速度が制限される。
- ② ライン上の損失に起因する符号ひずみによって、伝送速度が制限される。
- ③ ケーブルの抵抗に起因する減衰によって、伝送速度が制限される。

9-チャンネル485トランシーバ

SN75976A

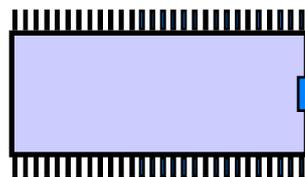


- 9差動チャンネル: SCSI (Small Computer Systems Interface) および IPI (Intelligent Peripheral Interface) のデータ・パス・制御パス用

- スキュー・リミットは2種から選択可能

デバイス	スキュー・リミット (ns)		アプリケーション
	ドライバ	レシーバ	
SN75976A1	8	9	Fast-SCSI
SN75976A2	4	5	Fast-20 SCSI

- 1チャンネルのパッケージを27個使用する従来方式に対し、3つのパッケージで、16ビット差動SCSIに対応
- バス端子ESD耐圧: 12kV以上
- フロー・スルー・アーキテクチャによる信号ルーティングの最適化
- 2種のパッケージを用意

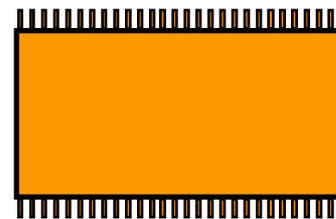


56-Pin TSSOP (DGG)

面積 = 120 mm²

高さ = 1.1 mm

ピン = 0.5 mm pitch



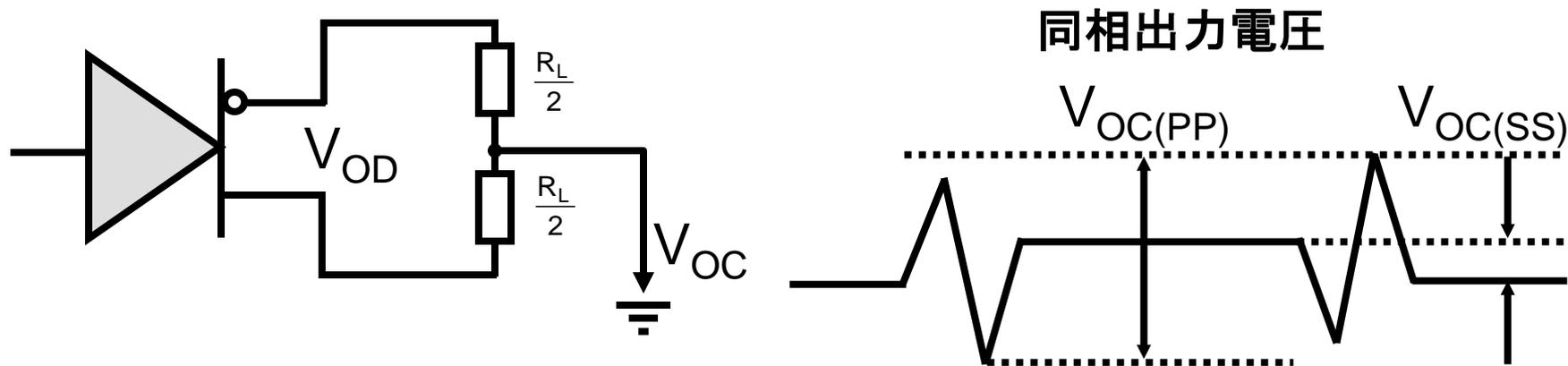
56-Pin SSOP (DL)

面積 = 198 mm²

高さ = 2.74 mm

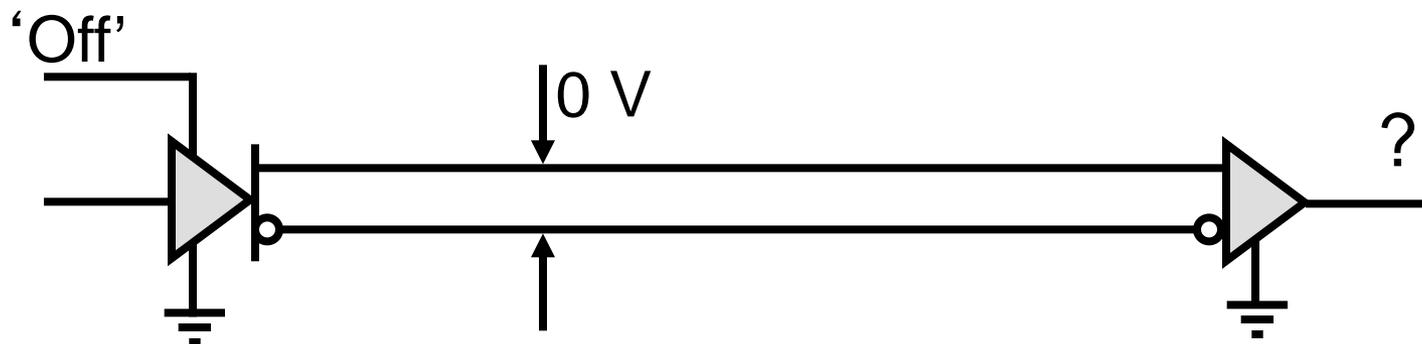
ピン = 0.635 mm pitch

ペア・ケーブルから放射されるノイズ



- + $V_{OC(PP)}$ は、規格で規定されていない
- + ISO/IEC 8482および485の規格では、 $V_{OC(SS)}$ を200mV以下
- + V.11および422の規格では、 $V_{OC(SS)}$ を400mV以下

不定論理状態

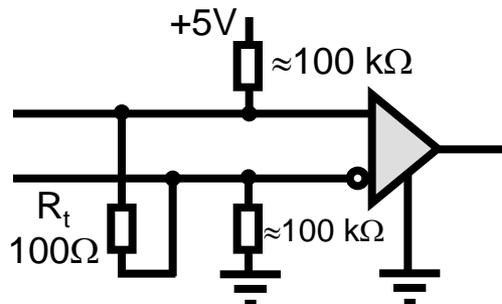


トランスミッタ(スリー・ステート)がディスエーブルのとき、伝送ラインの電圧差はゼロ

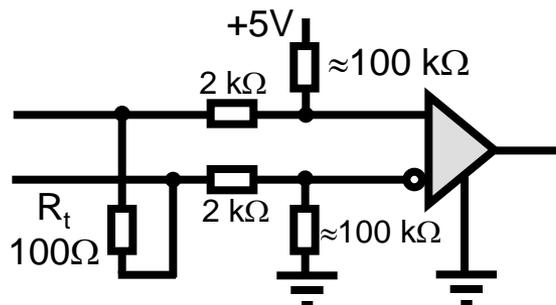
⇒ レシーバ出力は不定の状態

フェイルセーフとは

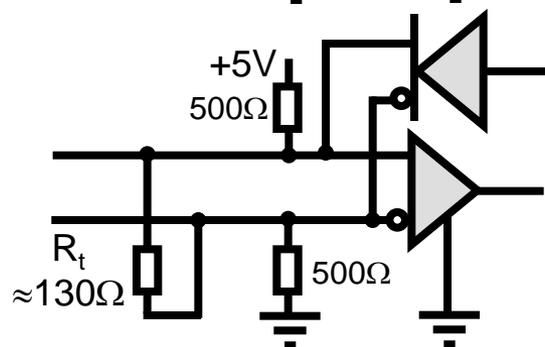
トランスミッタがオフ時、有効論理レベルを維持



- ✦ 内蔵の高インピーダンスの抵抗によって所定の論理値レベルを発生。
- ✦ 低インピーダンスの終端抵抗では利用不可。

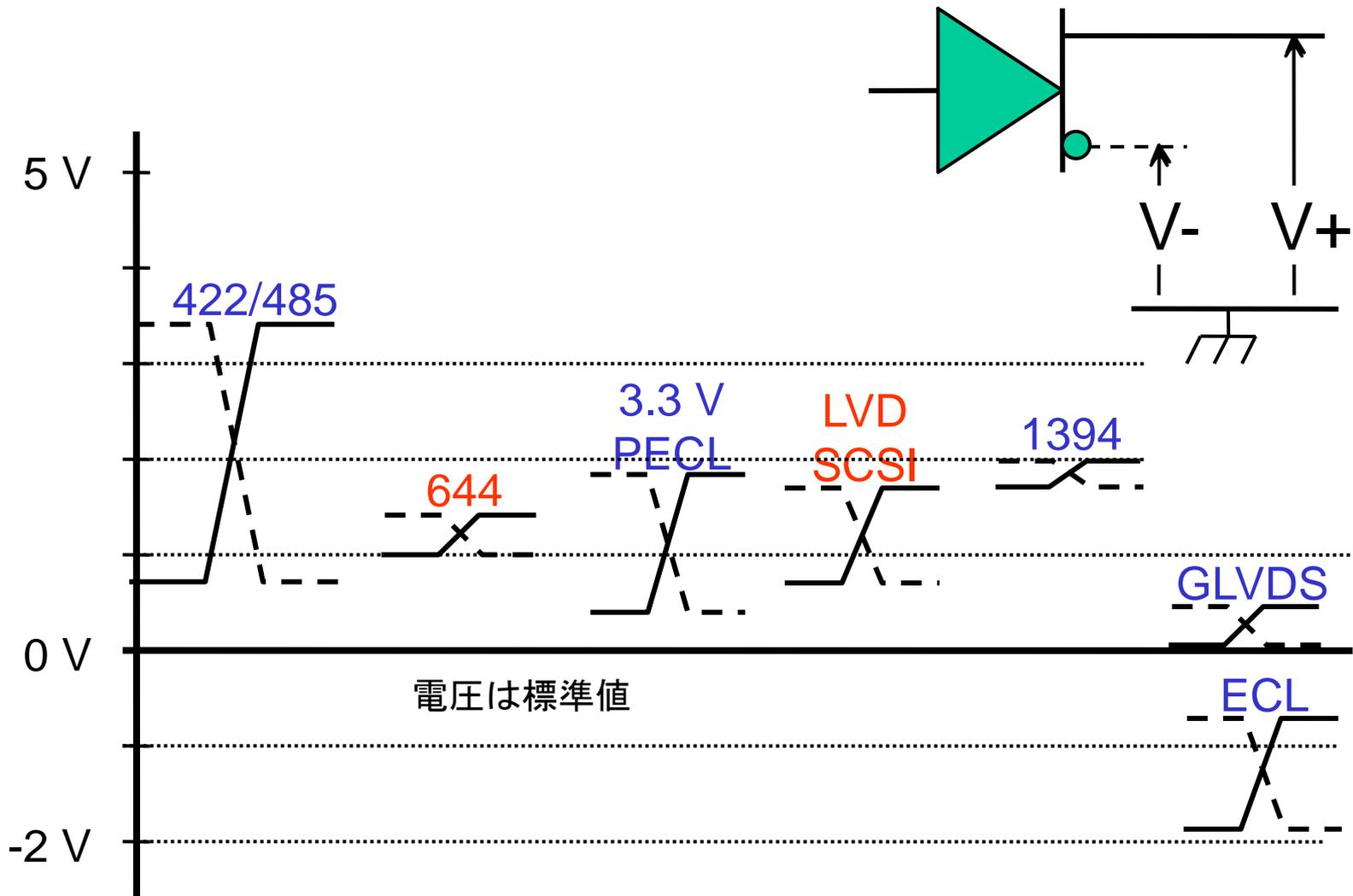


- ✦ 直列抵抗(2kΩ)を使うと、終端抵抗が低インピーダンスでも所定の論理値レベルを確保できる。
- ✦ ただし、トランシーバでは利用不可

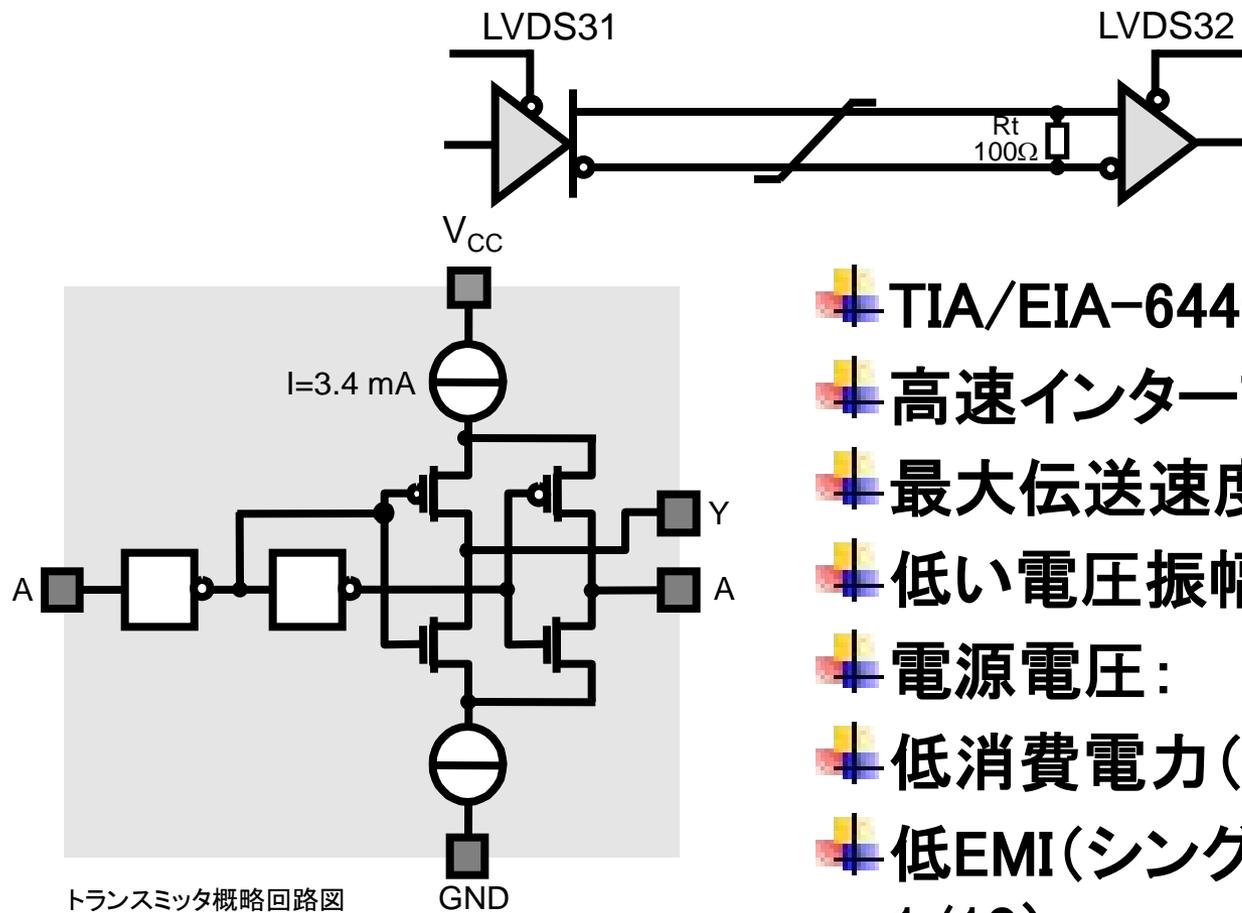


- ✦ 外付けの低インピーダンス抵抗を使うと、ドライバがオフ状態でも所定の論理値レベルを発生可能。
- ✦ 485規格には適合しない。
- ✦ 高負荷で同相電圧範囲が狭まる。

LVDS出力の電圧レベル

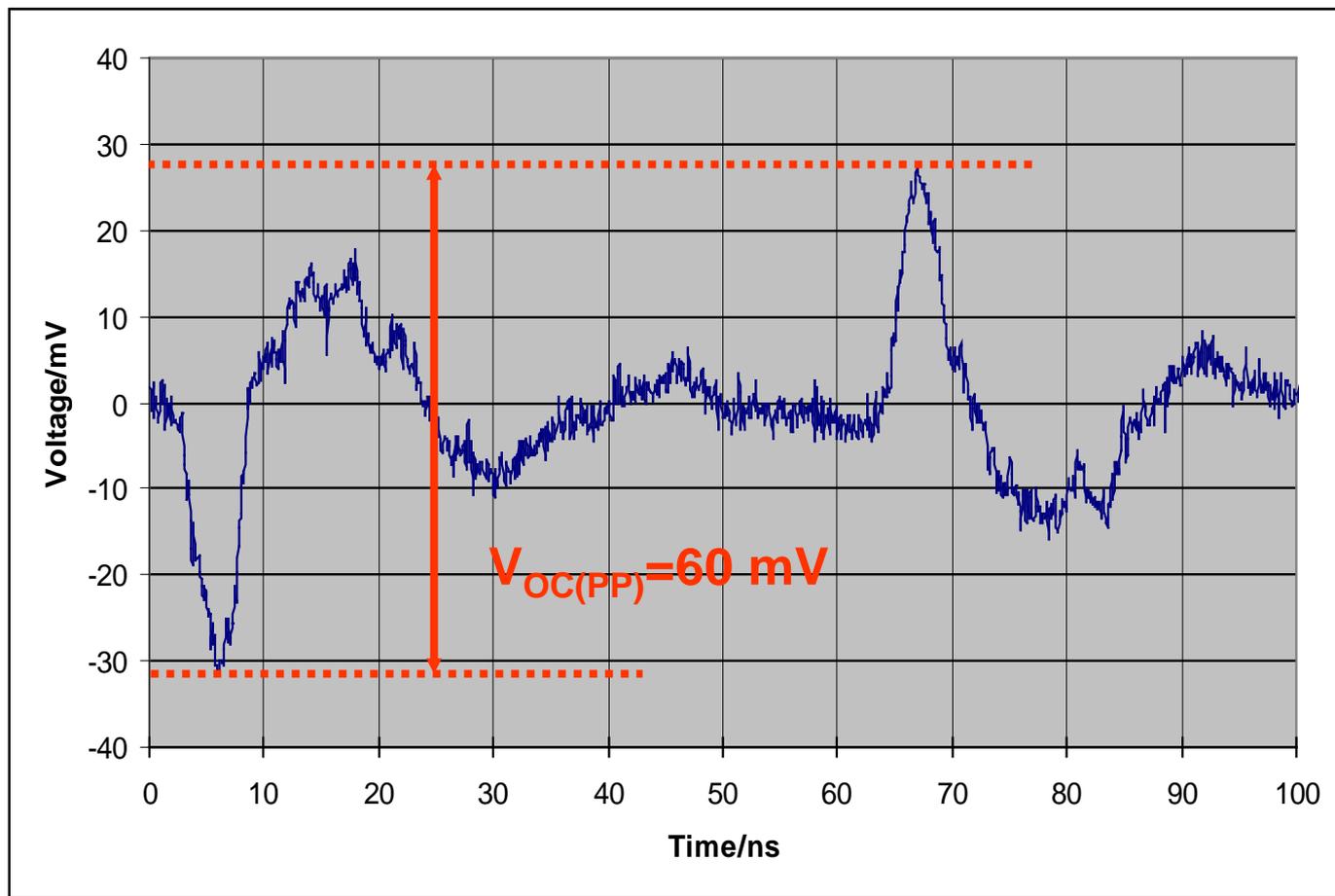


低電圧差動信号伝送(LVDS)



- + TIA/EIA-644規格に準拠
- + 高速インターフェース
- + 最大伝送速度: >400 Mbps
- + 低い電圧振幅: 340mV (typ)
- + 電源電圧: 単一3.3V
- + 低消費電力(422の1/5)
- + 低EMI(シングル・エンドの1/10)
- + TTL(LVTTL)互換

V_{OC} を抑えることでEMIを抑える



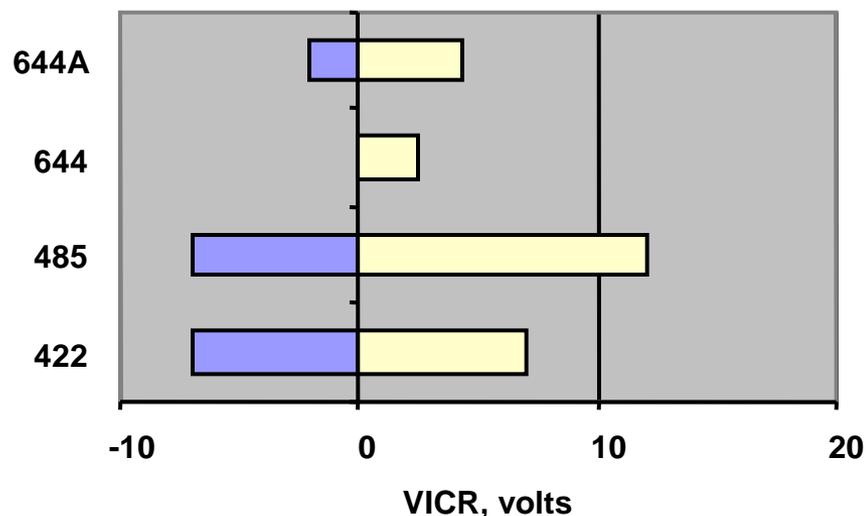
LVDSの V_{OC} (同相出力電圧)

TIA/EIA-644規格: $V_{OC(SS)} = \pm 50 \text{ mV}$

『A』シリーズのレシーバ

SN65LVDS32A 4チャンネル LVDSレシーバ
SN65LVDT32A 4チャンネル 終端抵抗付き
SN65LVDS3486 4チャンネル LVDSレシーバ
SN65LVDT3486 4チャンネル 終端抵抗付き
SN65LVDS9637A 2チャンネル LVDSレシーバ
SN65LVDT9637A 2チャンネル 終端抵抗付き

同相入力電圧範囲の比較



電気的ノイズが多い環境に最適

同相入力電圧範囲(V_{ICR})は標準
LVDSの3倍

バス・ピンのESD耐圧: 15 kV

差動入カスレッシホールドに、25mV
のヒステリシス

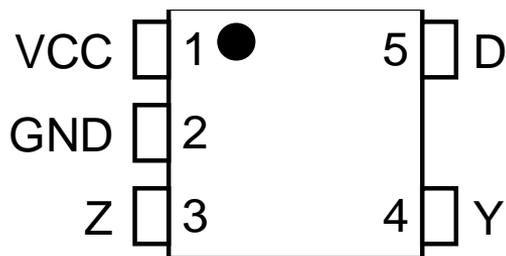
レシーバ1チャンネルあたり100mWの 消費電力(200MHz動作時)

110Ωのライン終端抵抗を内蔵 (LVDTシリーズ)

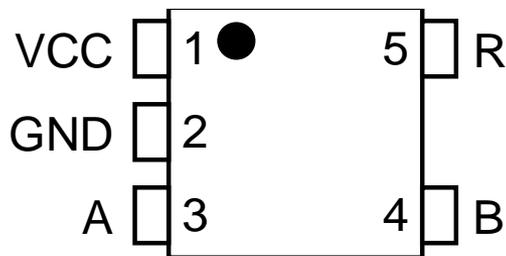
オープン回路や同相入力電圧範囲 での差動入力ゼロに対応する、新しい 終端処理ファイル・セーフ機構

1チャンネルLVDSドライバ・レシーバ

SN65LVDS1・SN65LVDT2



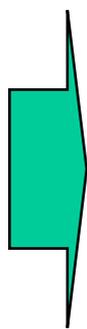
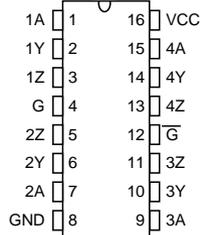
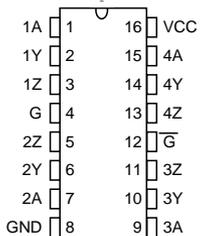
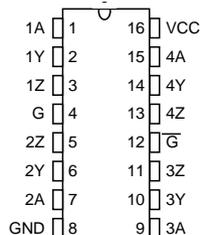
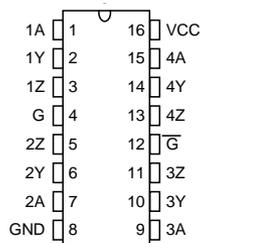
SN65LVDS1DBV



SN65LVDT2DBV

- TIA/EIA-644規格準拠
- 最大伝送速度: 400 Mbps
- 超小型パッケージ(SOT23)
- SN65LVDT2には最終抵抗を内蔵
- VCC < 1.5 Vではハイインピーダンス
- バス・ピンのESD耐圧: 15 kV以上
- SN65LVDT2はオープン回路ファイル・セーフ機構内蔵
- 単一3.3 V電源動作(2.4V~3.6V電源対応)

ワイド・バス対応ドライバ・レシーバ



GND	1	64	A1Y
VCC	2	63	A1Z
VCC	3	62	A2Y
GND	4	61	A2Z
ENA	5	60	A3Y
A1A	6	59	A3Z
A2A	7	58	A4Y
A3A	8	57	A4Z
A4A	9	56	B1Y
ENB	10	55	B1Z
B1A	11	54	B2Y
B2A	12	53	B2Z
B3A	13	52	B3Y
B4A	14	51	B3Z
GND	15	50	B4Y
VCC	16	49	B4Z
VCC	17	48	C1Y
GND	18	47	C1Z
C1A	19	46	C2Y
C2A	20	45	C2Z
C3A	21	44	C3Y
C4A	22	43	C3Z
ENC	23	42	C4Y
D1A	24	41	C4Z
D2A	25	40	D1Y
D3A	26	39	D1Z
D4A	27	38	D2Y
END	28	37	D2Z
GND	29	36	D3Y
VCC	30	35	D3Z
VCC	31	34	D4Y
GND	32	33	D4Z

-  8チャンネルまたは16チャンネルのLVDSライン・ドライバ・レシーバ
-  チャンネル間スキュー: 300ps未満
-  最大伝送速度: 630Mbps
-  非常に低いEMI
-  38ピンおよび64ピンTSSOP(Thin Shrink Small-Outline Package)、ピン・ピッチは20mil
-  レシーバで終端抵抗を内蔵したLVDTバージョンも用意

ドライバ

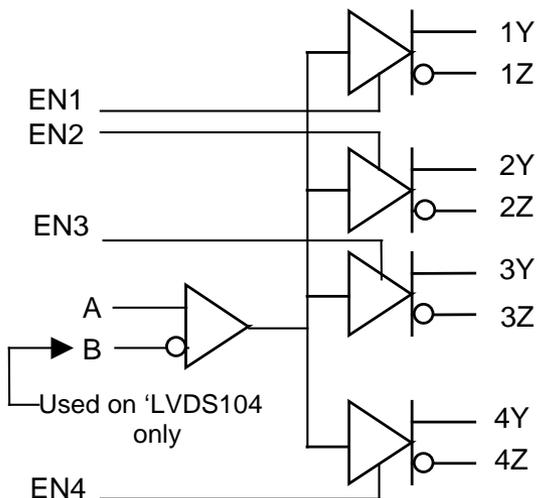
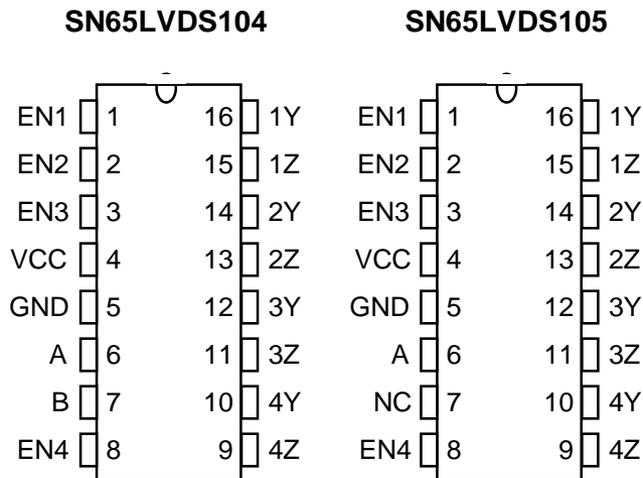
SN65LVDS387
SN75LVDS387
SN65LVDS389
SN75LVDS389

レシーバ

SN65/SN75LVDS386
SN65/SN75LVDS388
SN65/SN75LVDT386
SN65/SN75LVDT388

SN65LVDS104 & SN65LVDS105

4ポートLVDSおよび4ポートTTL-to-LVDSリピータ



- 最大315MHzまでのクロック分配用
- レシーバ、ドライバはTIA/EIA-644以上の特性を確保
- SN65LVDS105入力レベル: LVTTTL
- SN65LVDS104差動入力レベル: $\pm 100\text{mV}$
- クロック分配クロック・レート: 315MHzまで
- チャンネル間スキューおよびパルス・スキュー: 150 ps未満
- 伝搬遅延時間
SN65LVDS105: 2.0 ns (typ)
SN65LVDS104: 2.7 ns (typ)
- バス・ピンのESD耐圧: 15 kV以上
- 単一3.3 V電源

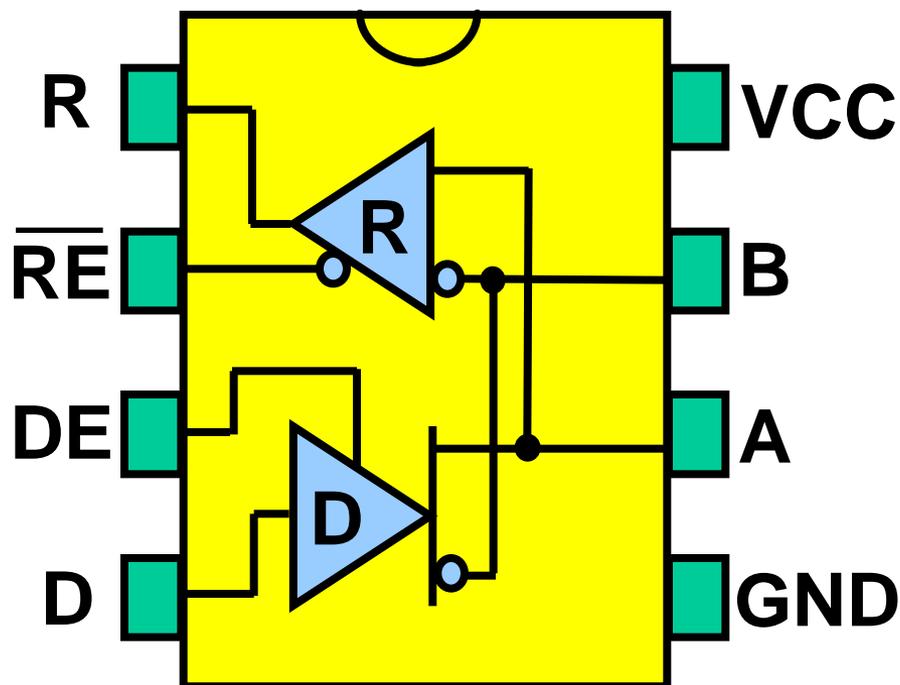
- ✦ マルチポイント構成のLVDS
- ✦ 高速化、低消費電力化のためのRS-485の置き換え

ただし、信号の減衰や、同相入力電圧範囲の縮小により、短距離伝送向き。

- ✦ 伝送速度：最大400Mbps

SN65LVDM176

LVDSマルチポイント・トランシーバ



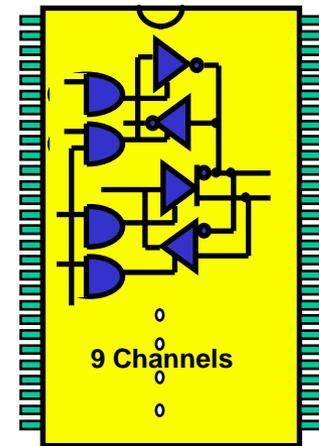
SN65LVDM176

- 半2重通信用の低電圧差動ドライバ/レシーバ
- 400Mbpsの伝送速度に対応
- バス・ピンのESD耐圧:
12kV以上
- 単一3.3V電源動作
- 350mV (typ) の出力電圧
(50Ω 負荷)

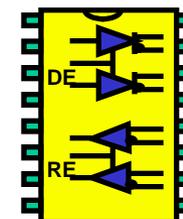
LVDM 製品のラインナップ

汎用LVDM製品、LVD-SCSI製品のラインナップ

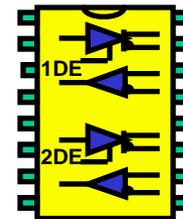
デバイス	概要
SN65LVDM976	9チャンネルLVD-SCSIトランシーバ
SN65LVDM176	1チャンネルLVDMトランシーバ
SN65LVDM050	2チャンネルドライバ/レシーバ、イネーブル機能付き
SN65LVDM051	2チャンネルドライバ/レシーバ、ドライバのみイネーブル機能付き
SN65LVDM179	1チャンネル・ドライバ/レシーバ
SN65LVDM180	1チャンネル・ドライバ/レシーバ、イネーブル機能付き



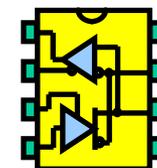
SN75LVDM976



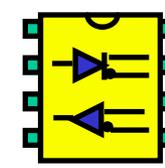
SN65LVDS050



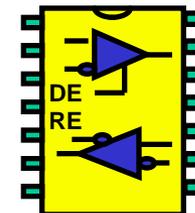
SN65LVDS051



SN65LVDM176



SN65LVDS179



SN65LVDS180