

数据手册

(预发布版本)

GM8773C

1: 2 DSI 桥接芯片

2023.02

成都振芯科技股份有限公司

1: 2 DSI 桥接芯片

GM8773C

| GM8773C | | |
|------------|-------------|---------------------|
| 当前版本号: 0.1 | | 当前版本时间: 2023 年 02 月 |
| 版本更新记录 | | |
| 版本号 | 更新时间 | 版本更新说明 |
| 0.1 | 2023. 2. 28 | 初始版本 |
| | | |

1: 2 DSI 桥接芯片

GM8773C

目 录

| | | |
|---|-------------------|---|
| 1 | 产品概述..... | 1 |
| 2 | 产品特征..... | 1 |
| 3 | 产品功能框图..... | 2 |
| 4 | 封装及引脚功能说明..... | 2 |
| | 模拟输入..... | 6 |
| 5 | 芯片详细功能描述..... | 7 |
| | 5.1 DSI 接收功能..... | 7 |
| | 5.2 DSI 发送功能..... | 7 |
| 6 | 参数指标..... | 7 |
| | 6.1 最大额定值..... | 7 |
| | 6.2 推荐工作条件..... | 7 |
| | 6.3 电特性..... | 7 |
| 7 | 产品应用信息..... | 8 |
| | 7.1 参考原理图..... | 8 |
| | 7.2 应用说明..... | 9 |

1: 2 DSI 桥接芯片

GM8773C

1 产品概述

GM8773C 是一款 1: 2 DSI 桥接芯片, 可实现 4 路进 8 路出转换器功能、视频分离器功能。芯片内集成了一个 4 路单一链路的 MIPI DSI 接收器和 8 路双链路 MIPI DSI 发送器。

接收器每路可以支持到 2.0Gbps/lane, 可以最高支持到 2560X1600@70Hz、2176X1600@85Hz 分辨率的视频信号, 发送器每条 lane 可以支持到 1.5Gbps/lane, 产品兼容 MIPI DSI v1.1 协议和 MIPI D-PHY v1.1 协议标准, 支持 18 位、24 位的 RGB 数据包数据格式。

芯片支持 I²C 总线配置, 包括参数设置和低功耗模式下命令的读写控制, 最高可支持 400kbps。

该芯片主要应用于双 MIPI 接口, 输出支持 1080P 分辨率以上。该芯片典型应用于教育平板市场。

2 产品特征

- a) 电源电压 (V_{IVDD12} 、 V_{PVCC12} 、 V_{TVCC12} 、 V_{NVDD12}): 1.2V;
- b) 电源电压 (V_{OVDD18} 、 V_{PVDD18} 、 V_{AVDD18}): 1.8V;
- c) 转换器在 L/R 模式或者 Even/Odd 模式支持 4 路到 8 路转换器速率降半;
- d) 可实现 4 到 4 路直通功能、4 路到 2 个 4 路旁路分离器功能;
- e) 在分离器模式时, 发送器的两条链路的任意一条链路可以独立开启或关闭;
- f) DSI 桥接器可被配置成分离器数据速率的一半以满足不同的应用需求;
- g) 当数据速率为转换器一半的速率时, 8lane 发送器可以根据平板的能力配置输出左/右像素或者奇偶像素, 可以采用第一链路的 4 路或者第二链路的 4 路;
- h) 发送器 D-PHY 可以支持速率 1.5Gbps/lane;
- i) 支持 MIPI DSI v 1.1 和 D-PHY v 1.1;
- j) 支持 MIPI RX D-PHY 高速 (超过 1.5Gbps 支持 DESKEW 去抖功能);
- k) 支持 MIPI DSI 数据包格式: RGB 18/24bit 格式;
- l) 发送两路 TX0 和 TX1 路输出都支持 MIPI DSI 低功耗命令, TX0 和 TX1 输出数据;
- m) 用外部 MCLK 时钟, 支持 MIPI DSI 测试模式产生, TX0 和 TX1 输出数据; 命令通过 I²C 接口配置;
- n) 通过外部时钟 MCLK 信号可以产生内部测试信号并通过 TX0 和 TX1 路输出;
- o) 支持同步事件/脉冲模式;
- p) 在所有场消隐期间的所有行上支持进入低功耗模式;
- q) 支持 RX/TX 链路每条 lane 的极性修改;
- r) 只支持连续时钟模式;
- s) RX 支持每个链路 4 个 lane, TX 支持 1/2/4lane;
- t) 输出支持双屏异显功能, 行点数支持 1366×2;
- u) 支持 MIPI command 读写;
- v) I²C 接口速率最大支持 400Kbps。
- w) ESD: ≥2000V (HBM)

1: 2 DSI 桥接芯片

GM8773C

3 产品功能框图

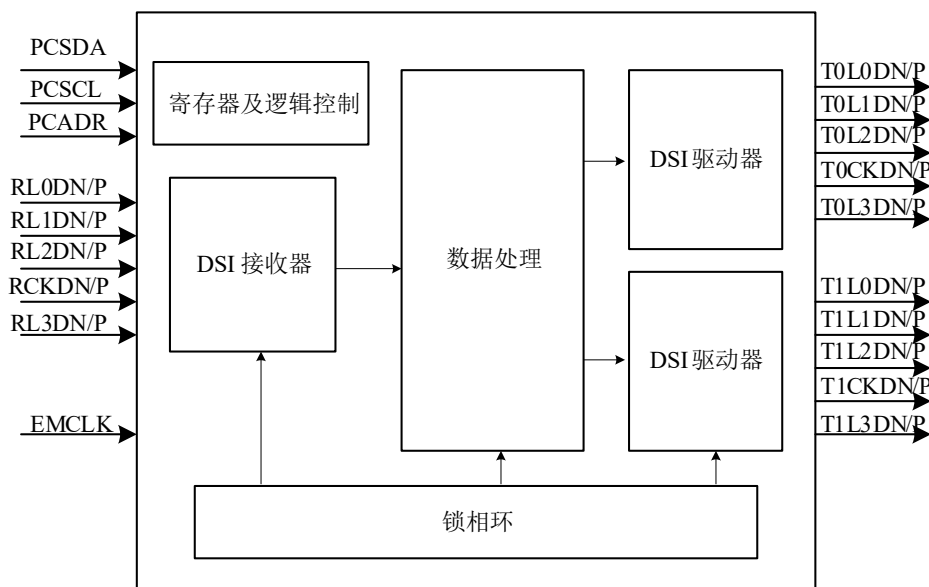
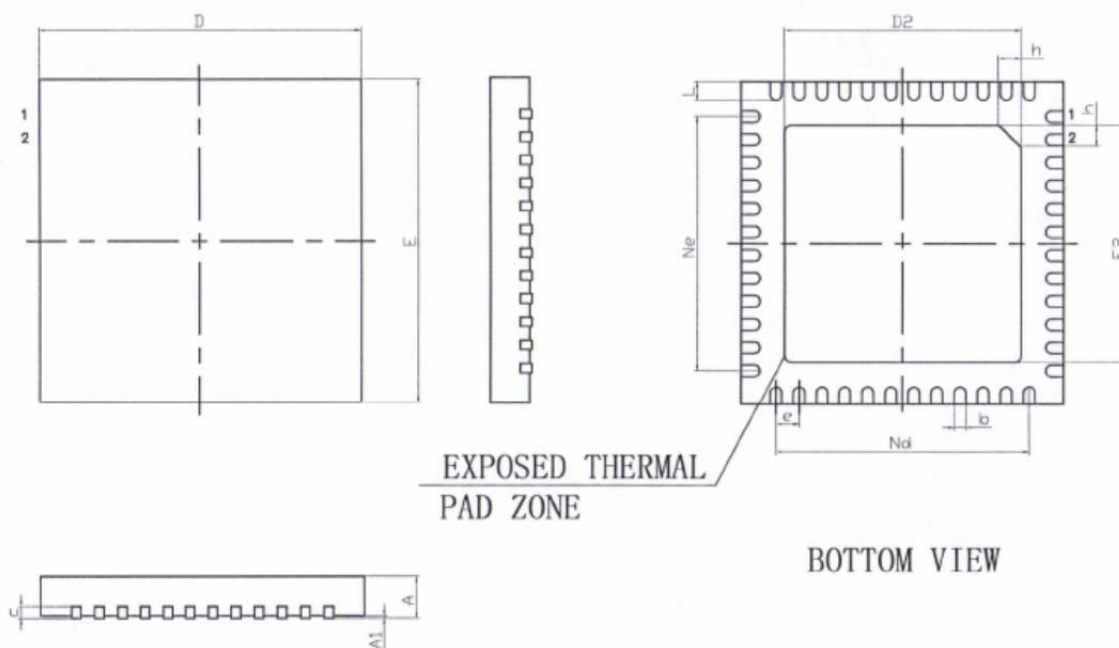


图 1 功能结构图

GM8773C 的功能框图如上图所示，主要由 DSI 接收器、数字处理、DSI 驱动器、锁相环和寄存器及逻辑控制模块组成。DSI 接收器实现 2Gbps MIPI DSI 信号接收。DSI 驱动器实现 1.5Gbps MIPI DSI 信号发送。锁相环为系统提供高速编解码时钟。数字处理模块实现通道数据解码编码功能。寄存器及逻辑控制实现系统寄存器配置和时序控制。

4 封装及引脚功能说明

本器件采用 QFN48 封装，外形如下图所示：



1: 2 DSI 桥接芯片

GM8773C

注 1: 1) 为引出端识别标志。

单位为毫米

| 尺寸符号 | 数值 | | |
|----------------|------|-------|------|
| | 最小 | 公称 | 最大 |
| A | 0.80 | 0.85 | 0.90 |
| A ₁ | 0.00 | — | 0.05 |
| c | — | 0.203 | — |
| b | 0.13 | 0.18 | 0.23 |
| D | 5.90 | 6.00 | 6.10 |
| E | 5.90 | 6.00 | 6.10 |
| D ₂ | 3.70 | 3.80 | 3.90 |
| E ₂ | 3.70 | 3.80 | 3.90 |
| e | — | 0.40 | — |
| L | 0.30 | 0.40 | 0.50 |

图 2 外壳外形

引出端排列如下所示:

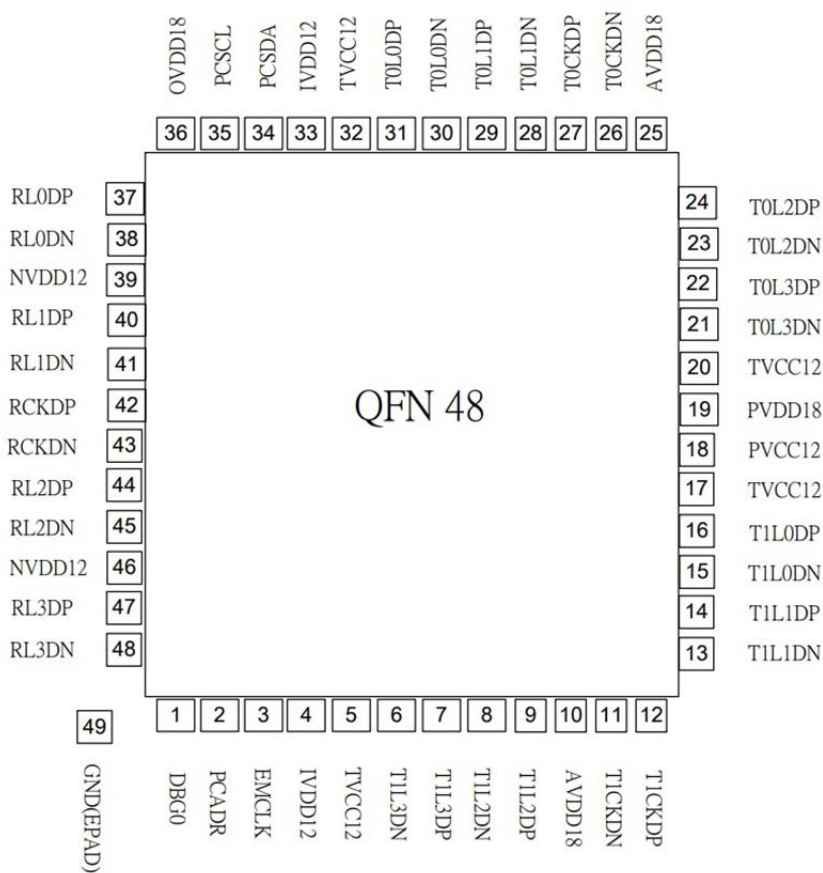


图 3 引出端排列

芯片的引脚功能详细说明:

1: 2 DSI 桥接芯片

GM8773C

表 1 引脚功能说明

| 引出端序号 | 符号 | 类型 | 功能说明 |
|-------|--------|------|---|
| 1 | DBG0 | 数字输出 | 数字调试引脚, LVTTTL 电平, 用于芯片调试。 |
| 2 | PCADR | 数字输入 | 芯片 I ² C 地址输入端, LVTTTL 电平。0: 0xAC; 1: 0xAE |
| 3 | EMCLK | 数字输入 | TX 的外部时钟源输入端, LVTTTL 电平。 |
| 4 | IVDD12 | 数字电源 | 数字电源端, 电源输入要求 1.2V±10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01uF 和 0.1uF 退耦电容。 |
| 5 | TVCC12 | 模拟电源 | MIPI TX 模拟电源端, 电源输入要求 1.2V±10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01uF 和 0.1uF 退耦电容。 |
| 6 | T1L3DN | 模拟输出 | 第 1 组 MIPI 通路 3 通道差分数据信号输出负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 7 | T1L3DP | 模拟输出 | 第 1 组 MIPI 通路 3 通道差分数据信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 8 | T1L2DN | 模拟输出 | 第 1 组 MIPI 通路 2 通道差分数据信号输出负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 9 | T1L2DP | 模拟输出 | 第 1 组 MIPI 通路 2 通道差分数据信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 10 | AVDD18 | 模拟电源 | MIPI TX 模拟电源端, 电源输入要求 1.8V±10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01uF 和 0.1uF 退耦电容。 |
| 11 | T1CKDN | 模拟输出 | 第 1 组 MIPI 通路时钟通道差分时钟信号输出负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 12 | T1CKDP | 模拟输出 | 第 1 组 MIPI 通路时钟通道差分时钟信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 13 | T1L1DN | 模拟输出 | 第 1 组 MIPI 通路 1 通道差分数据信号输出负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 14 | T1L1DP | 模拟输出 | 第 1 组 MIPI 通路 1 通道差分数据信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 15 | T1L0DN | 模拟输出 | 第 1 组 MIPI 通路 0 通道差分数据信号输出负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 16 | T1L0DP | 模拟输出 | 第 1 组 MIPI 通路 0 通道差分数据信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100Ω 差分 |

1: 2 DSI 桥接芯片

GM8773C

| 引出端序号 | 符号 | 类型 | 功能说明 |
|-------|--------|------|---|
| | | | 匹配设计。 |
| 17 | TVCC12 | 模拟电源 | MIPI 模拟 TX 电源端，电源输入要求 $1.2V \pm 10\%$ ，电源纹波要求小于 $100mV$ 。应用时，需设计电源到 GND 的 $0.01\mu F$ 和 $0.1\mu F$ 退耦电容。 |
| 18 | PVCC12 | 模拟电源 | MIPI TX PLL 模拟电源端，电源输入要求 $1.2V \pm 10\%$ ，电源纹波要求小于 $100mV$ 。应用时，需设计电源到 GND 的 $0.01\mu F$ 和 $0.1\mu F$ 退耦电容。 |
| 19 | PVDD18 | 模拟电源 | IPI TX PLL 模拟电源端，电源输入要求 $1.8V \pm 10\%$ ，电源纹波要求小于 $100mV$ 。应用时，需设计电源到 GND 的 $0.01\mu F$ 和 $0.1\mu F$ 退耦电容。 |
| 20 | TVCC12 | 模拟电源 | MIPI TX 模拟电源端，电源输入要求 $1.2V \pm 10\%$ ，电源纹波要求小于 $100mV$ 。应用时，需设计电源到 GND 的 $0.01\mu F$ 和 $0.1\mu F$ 退耦电容。 |
| 21 | T0L3DN | 模拟输出 | 第 0 组 MIPI 通路 3 通道差分数据信号输出负端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 22 | T0L3DP | 模拟输出 | 第 0 组 MIPI 通路 3 通道差分数据信号输出正端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 23 | T0L2DN | 模拟输出 | 第 0 组 MIPI 通路 2 通道差分数据信号输出负端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 24 | T0L2DP | 模拟输出 | 第 0 组 MIPI 通路 2 通道差分数据信号输出正端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 25 | AVDD18 | 模拟电源 | MIPI TX 模拟电源端，电源输入要求 $1.8V \pm 10\%$ ，电源纹波要求小于 $100mV$ 。应用时，需设计电源到 GND 的 $0.01\mu F$ 和 $0.1\mu F$ 退耦电容。 |
| 26 | T0CKDN | 模拟输出 | 第 0 组 MIPI 通路时钟通道差分时钟信号输出负端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 27 | T0CKDP | 模拟输出 | 第 0 组 MIPI 通路时钟通道差分时钟信号输出正端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 28 | T0L1DN | 模拟输出 | 第 0 组 MIPI 通路 1 通道差分数据信号输出负端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 29 | T0L1DP | 模拟输出 | 第 0 组 MIPI 通路 1 通道差分数据信号输出正端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |
| 30 | T0L0DN | 模拟输出 | 第 0 组 MIPI 通路 0 通道差分数据信号输出负端，MIPI 电平。直流耦合应用，PCB 板级差分走线应按 100Ω 差分匹配设计。 |

1: 2 DSI 桥接芯片

GM8773C

| 引出端序号 | 符号 | 类型 | 功能说明 |
|-------|--------|---------|---|
| 31 | T0L0DP | 模拟输出 | 第 0 组 MIPI 通路 0 通道差分数据信号输出正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 32 | TVCC12 | 模拟电源 | MIPI TX 模拟电源端, 电源输入要求 1.2V \pm 10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01 μ F 和 0.1 μ F 退耦电容。 |
| 33 | IVDD12 | 数字电源 | 数字电源端, 电源输入要求 1.2V \pm 10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01 μ F 和 0.1 μ F 退耦电容。 |
| 34 | PCSDA | 模拟输入/输出 | I2C 数据输入/输出端, 需要接 2~10k Ω 上拉电阻到 OVDD18。 |
| 35 | PCSCL | 数字输入 | I2C 时钟, 需要接 2~10k Ω 上拉电阻到 OVDD18。 |
| 36 | OVDD18 | 数字电源 | I/O 数字电源端, 电源输入要求 1.8V \pm 10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01 μ F 和 0.1 μ F 退耦电容。 |
| 37 | RL0DP | 模拟输入 | MIPI 通路 0 通道差分数据信号输入正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 38 | RL0DN | 模拟输入 | MIPI 通路 0 通道差分数据信号输入负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 39 | NVDD12 | 模拟电源 | MIPI RX 模拟电源端, 电源输入要求 1.2V \pm 10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01 μ F 和 0.1 μ F 退耦电容。 |
| 40 | RL1DP | 模拟输入 | MIPI 通路 1 通道差分数据信号输入正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 41 | RL1DN | 模拟输入 | MIPI 通路 1 通道差分数据信号输入负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 42 | RCKDP | 模拟输入 | MIPI 通路差分时钟信号输入正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 43 | RCKDN | 模拟输入 | MIPI 通路差分时钟信号输入负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 44 | RL2DP | 模拟输入 | MIPI 通路 2 通道差分数据信号输入正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 45 | RL2DN | 模拟输入 | MIPI 通路 2 通道差分数据信号输入负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 46 | NVDD12 | 模拟电源 | MIPI RX 模拟电源端, 电源输入要求 1.2V \pm 10%, 电源纹波要求小于 100mV。应用时, 需设计电源到 GND 的 0.01 μ F 和 0.1 μ F 退耦电容。 |
| 47 | RL3DP | 模拟输入 | MIPI 通路 3 通道差分数据信号输入正端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 48 | RL3DN | 模拟输入 | MIPI 通路 3 通道差分数据信号输入负端, MIPI 电平。直流耦合应用, PCB 板级差分走线应按 100 Ω 差分匹配设计。 |
| 49 | EPAD | 模拟地 | 芯片模拟地, 底部热沉设计, 地输入要求 0V, 地纹波要求小于 100mV。 |

1: 2 DSI 桥接芯片

GM8773C

5 芯片详细功能描述

5.1 DSI 接收功能

GM8773C 接收器每路可以支持到 2.0Gbps/lane，可以最高支持到 2560X1600@70Hz、2176X1600@85Hz 分辨率的视频信号，发送器每条 lane 可以支持到 1.5Gbps/lane，产品兼容 MIPI DSI v1.1 协议和 MIPI D-PHY v1.1 协议标准，支持 18 位、24 位的 RGB 数据包数据格式。

接收器支持 MIPI RX D-PHY 高速（超过 1.5Gbps 支持 DESKEW 去抖功能），支持每条 lane 的极性修改。RX 支持每个链路 4 个 lane。

5.2 DSI 发送功能

GM8773C 发送器每条 lane 可以支持到 1.5Gbps/lane，产品兼容 MIPI DSI v1.1 协议和 MIPI D-PHY v1.1 协议标准，支持 18 位、24 位的 RGB 数据包数据格式。

转换器在 L/R 模式或者 Even/Odd 模式支持 4 路到 8 路转换器速率降半。可实现 4 到 4 路直通功能、4 路到 2 个 4 路旁路分离器功能。在分离器模式时，发送器的两条链路的任意一条链路可以独立开启或关闭。当数据速率为转换器一半的速率时，8lane 发送器可以根据平板的能力配置输出左/右像素或者奇偶像素，可以采用第一链路的 4 路或者第二链路的 4 路。

发送两路 TX0 和 TX1 路输出都支持 MIPI DSI 低功耗命令，TX0 和 TX1 输出数据。用外部 MCLK 时钟，支持 MIPI DSI 测试模式产生，TX0 和 TX1 输出数据；命令通过 I2C 接口配置。通过外部时钟 MCLK 信号可以产生内部测试信号并通过 TX0 和 TX1 路输出。

发送器支持链路每条 lane 的极性修改，只支持连续时钟模式。输出支持双屏异显功能，行点数支持 1366×2。

6 参数指标

6.1 最大额定值

- 1、电源电压 (V_{IVDD12} 、 V_{PVCC12} 、 V_{TVCC12} 、 V_{NVDD12}): -0.3V~1.44V;
- 2、电源电压 (V_{OVDD18} 、 V_{PVDD18} 、 V_{AVDD18}): -0.5V~2.5V;
- 3、输入电压 (V_I): -0.3V~ $V_{OVDD18}+0.3V$;
- 4、输出电压 (V_O): -0.3V~ $V_{OVDD18}+0.3V$;
- 5、结温 (T_J): $\leq 125^{\circ}\text{C}$;
- 6、引线耐焊接温度 (T_h) (10s): 260°C ;
- 7、贮存温度 (T_{STG}): $-65^{\circ}\text{C} \sim 150^{\circ}\text{C}$;
- 8、人体模式静电放电防护电压 (V_{ESD_HBM}): 2000V;
- 9、机器放电模式静电放电防护电压 (V_{ESD_MM}): 200V。

6.2 推荐工作条件

- 1、电源电压 (V_{IVDD12} 、 V_{PVCC12} 、 V_{TVCC12} 、 V_{NVDD12}): $1.2 \times (1+10\%) \text{ V}$;
- 2、电源电压 (V_{OVDD18} 、 V_{PVDD18} 、 V_{AVDD18}): $1.8 \times (1+10\%) \text{ V}$;
- 3、电源噪声电压 ($V_{CCNOISE}$): $\leq 100\text{mVpp}$;
- 4、工作温度 (T_A): $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 。

6.3 电特性

1: 2 DSI 桥接芯片

GM8773C

表 2 电特性

| 特性 | 符号 | 条件: 除另有规定, $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$, $V_{IVDD12}=V_{PVCC12}=V_{TVCC12}=V_{NVDD12}=1.08\text{V} \sim 1.32\text{V}$ 、 $V_{OVDD18}=V_{PVDD18}=V_{AVDD18}=1.62\text{V} \sim 1.98\text{V}$ | 极限值 | | 单位 |
|-------------------|--------------|---|-----|-----|---------------|
| | | | 最小 | 最大 | |
| 输入漏电流 | I_{IN} | 输入端接 0V 或对应电源电压 | -10 | 10 | μA |
| LP 模式逻辑输入高电平电压 | V_{IHLP} | — | 880 | — | mV |
| LP 模式逻辑输入低电平电压 | V_{ILLP} | — | — | 550 | mV |
| HS 模式共模电压 | V_{CMRX} | — | 70 | 330 | mV |
| HS 模式差分输入高电平阈值 | V_{IDTH} | — | — | 70 | mV |
| HS 模式差分输入低电平阈值 | V_{IDTL} | — | -70 | — | mV |
| MIPI 差分输入摆幅 (峰峰值) | V_{RIDIFF} | — | 70 | 270 | mV |
| HS 模式 MIPI 差分发送摆幅 | V_{TIDIFF} | — | 140 | 270 | mV |
| LP 模式输出高电平电压 | V_{OH} | $V_{IVDD12}=V_{PVCC12}=V_{TVCC12}=V_{NVDD12}=1.2\text{V}$ | 1.1 | 1.3 | V |
| LP 模式输出低电平电压 | V_{OL} | — | -50 | 50 | mV |
| LP 模式输出阻抗 | Z_{OLP} | — | 110 | — | Ω |
| 单端输出阻抗 | Z_{OS} | — | 40 | 60 | Ω |
| 总功耗 | P | — | — | 180 | mW |
| 最大串行 MIPI 接收速率 | D_{RRbit} | — | 2 | — | Gbps |
| 最大串行 MIPI 发送速率 | D_{RTbit} | — | 1.5 | — | Gbps |

7 产品应用信息

7.1 参考原理图

GM8773C 主要应用于平板显示系统, 实现单路 MIPI 信号转换成双 MIPI 信号的功能。

下图为其系统应用方式, 主控芯片提供单路最高 2Gbps MIPI DSI 信号, 经过 GM8773C 转换成两路 1Gbps MIPI DSI 信号用于驱动后级高清屏。GM8773C 的 TX MIPI 单通道最高可支持 1.5Gbps。

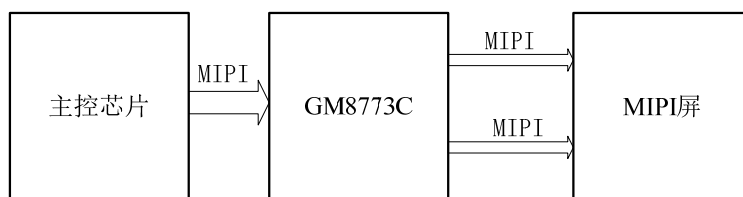


图 4 GM8773C 系统应用图

1: 2 DSI 桥接芯片

GM8773C

7.2 应用说明

芯片应用中应注意以下几点:

- a) 电源必须加滤波电容, 推荐采用 0.1 μ F 和 0.01 μ F 的电容进行组合滤波, 也可根据实际情况考虑;
 - b) 差分输入/输出信号保证差分匹配走线, 同时保证通道间走线长度尽量等长, 避免引入额外的通道时滞;
 - c) 应用过程中, 芯片的电源电压、输入电压范围、测试温度以及测试条件等都需要严格遵守数据手册规定;
 - d) 用于测试和焊接的工作台面, 测试仪器以及高低温箱等都必须具有防静电设施;
 - e) 测试和使用过程中, 操作人员也必须带防静电腕带, 在防静电台面上进行操作, 禁止直接手持芯片;
 - f) 测试和使用过程中出现异常现象时, 应该注意保护芯片。
-