

XJ549

Multi-PHY OBD Transceiver

Revision v2.0



目 录

1. 主要特性	6
2. 内部模块	7
3. 工作条件	8
3.1. 极限工作条件	8
3.2. 推荐工作条件	8
4. 引脚和封装.....	9
4.1. 引脚定义	9
4.2. 封装信息	12
5. 订购信息	14
6. 典型应用	15
7. 电源管理（PMU）	16
8. PHY 管理控制.....	17
8.1. 通用 OBD	17
8.2. CAN PHY 控制	18
8.3. KLINE PHY 控制	18
8.4. J1850 PHY 控制	18
8.5. J1708 PHY 控制	19
8.6. GPIO 模式（推挽控制）	19
9. 高级 PHY 控制.....	20
9.1. RX 矩阵网络	20
9.2. TX 矩阵网络.....	21
9.3. CAN 显性超时计数及 SILENT 模式.....	22
10. AUX 辅助检测	23
11. SPI 和寄存器	24
11.1. SPI 时序	24
11.2. FIFO.....	25
11.3. 寄存器集.....	25
11.4. 寄存器域访问类型定义	27
11.5. 寄存器描述.....	28
11.5.1. TR_RL_OBD1.....	28
11.5.2. TR_RL_OBD2.....	28
11.5.3. TR_RL_OBD3.....	28
11.5.4. TR_RL_OBD6.....	29
11.5.5. TR_RL_OBD7.....	29
11.5.6. TR_RL_OBD8.....	29
11.5.7. TR_RL_OBD9.....	29

11.5.8.	TR_RL_OBD10.....	30
11.5.9.	TR_RL_OBD11.....	30
11.5.10.	TR_RL_OBD12.....	30
11.5.11.	TR_RL_OBD13.....	31
11.5.12.	TR_RL_OBD14.....	31
11.5.13.	TR_RL_OBD15.....	31
11.5.14.	OBD_INV_TX_L.....	32
11.5.15.	OBD_INV_TX_H.....	32
11.5.16.	OBD_ENH_TXP_L.....	33
11.5.17.	OBD_ENH_TXP_H.....	33
11.5.18.	OBD_ENH_TXN_L.....	34
11.5.19.	OBD_ENH_TXN_H.....	34
11.5.20.	OBD_ENHP_HFVCC_L.....	35
11.5.21.	OBD_ENHP_HFVCC_H.....	35
11.5.22.	OBD_ENHN_HFVCC_L.....	36
11.5.23.	OBD_ENHN_HFVCC_H.....	36
11.5.24.	ENH_OBDRX_L.....	37
11.5.25.	ENH_OBDRX_H.....	38
11.5.26.	CAN_VREF_EN_L.....	38
11.5.27.	CAN_VREF_EN_H.....	39
11.5.28.	CAN_HALFVCC_SET_L.....	39
11.5.29.	CAN_HALFVCC_SET_H.....	40
11.5.30.	OBD_VDD_SEL_0.....	41
11.5.31.	OBD_VDD_SEL_1.....	41
11.5.32.	OBD_VDD_SEL_2.....	42
11.5.33.	OBD_VDD_SEL_3.....	42
11.5.34.	OBD_RX_INV_L.....	42
11.5.35.	OBD_RX_INV_H.....	43
11.5.36.	DAC1_CON.....	43
11.5.37.	DAC2_CON.....	44
11.5.38.	CANTX_CON0.....	44
11.5.39.	CANTX_CON1.....	45
11.5.40.	CANTX_CON2.....	45
11.5.41.	CANRX_CON.....	46
11.5.42.	OBD_RXSEL.....	47
11.5.43.	SCAN_CON.....	47
11.5.44.	KLINE_CON1.....	47
11.5.45.	KLINE_CON2.....	48
11.5.46.	J1850_CON.....	48
11.5.47.	RX_MATRIX_CFG.....	49
11.5.48.	TX_MATRIX_CFG.....	49
11.5.49.	FIFO_LEVEL.....	50
11.5.50.	GEN_CON.....	50
11.5.51.	PUSHPULL_CON1.....	50

11.5.52.	<i>PUSHPULL_CON2</i>	51
11.5.53.	<i>AUX_TEST</i>	52
11.5.54.	<i>STATUS</i>	52
11.5.55.	<i>VERSION</i>	53
12.	电气参数	54
13.	附录	57
13.1.	寄存器总表	57

修订记录

版本	修订内容	修订人	时间
V1.7	初版		2021.10.20
V1.8	增加封装信息和对应封装的极限参数		2022.04.27
V1.9	修正 TR_RL_OBD 寄存器描述 修正上拉电阻配置参数		2023.04.27
V2.0	新增 XJ549CID 器件 修正 CAN/RS485 等差分接收器配置项		2023.07.07

1. 主要特性

XJ549 是一颗高度集成的多通道、多物理层总线收发器，广泛适用于汽车 OBD 诊断、车联网通信等汽车通信类应用。支持 8~36V 供电输入，无需额外的电源管理芯片。片内集成降压型 5V buck DC-DC 和片内 LDO-3.3V，支持对最大 250mA 外供电能力，集成多路片上物理收发器和模拟线路。XJ549 片内集成的矩阵式开关阵列可将片内总线信号（DWCAN/SCAN/Lin bus/K-line 等）切换至任意 OBD 诊断引脚，以满足不同车型接口的需求。XJ549 自带片内总线冲突自检功能、过温保护功能、过流检测等保护电路，能有效降低因不当的总线设置或外部引脚短路所引发的电路损坏风险。XJ549 采用高速 SPI 接口与处理器相连，能快速完成总线收发器设置、矩阵路径切换和片内状态监测。

主要特性

- 5 路双线 CAN（同时最多 4 通道）
支持 100K 低速 CAN（CANH 上拉 1K 至 5V,CANL 下拉 1K 电阻）
支持 1Mbps 高速 CAN，CANH/CANL 可配 2.5V 60ohm 端接电阻
支持 8Mbps 的 CANFD 驱动
支持可选的显性超时模式（数字可配置）
支持唤醒
- 最大 13 通道任意 K 线
支持 pull-push 的总线驱动模式，波特率 5bps~1Mbps
上拉电阻 500~2Kohm 可选(5V/8V/12V/24V)
可配置接收阈值电压
- 最大 13 通道单线 CAN
支持正常工作模式(5V)和唤醒工作模式（12V）
最高速率支持 1Mbps
可配置的外部下拉端接 RT 电阻 500~2Kohm
- 2 通道 SCI/RS485 差分总线
最高速率 1Mbps
- 1 通道 J1850
最高速率 10.4Kbps(VPW)
41.6Kbps(PWM)
- 最大 13 通道的 GPIO 驱动模式
可选的 GPIO 输出模式（上拉/下拉 /OD/Pull-push）
可选的输出驱动电压 5V/8V/VCC
最大驱动电流>100mA
- 1 通道 J1708
支持 5Hz~1Mbps 的通信速率
- 4 通道辅助监测输出
可配置任意 OBD 引脚监测电压

模拟监测带宽大于 10MHz
监测输出最大驱动电流大于 5mA

典型应用

- 汽车匹配诊断维修
- 通信网关

2. 内部模块

XJ549 片上集成 PMU、多种常用物理层收发器、过流过温保护、SPI 控制器以及数字控制和保护逻辑。其灵活可配的物理链路管脚映射电路是 OBD 等车载相关应用的理想解决方案。PMU 集成的 BUCK 电源具有高达 18V 以上电源输入特性，可作为第一级降压电源为后级其他控制电路提供高效率的供电方案。

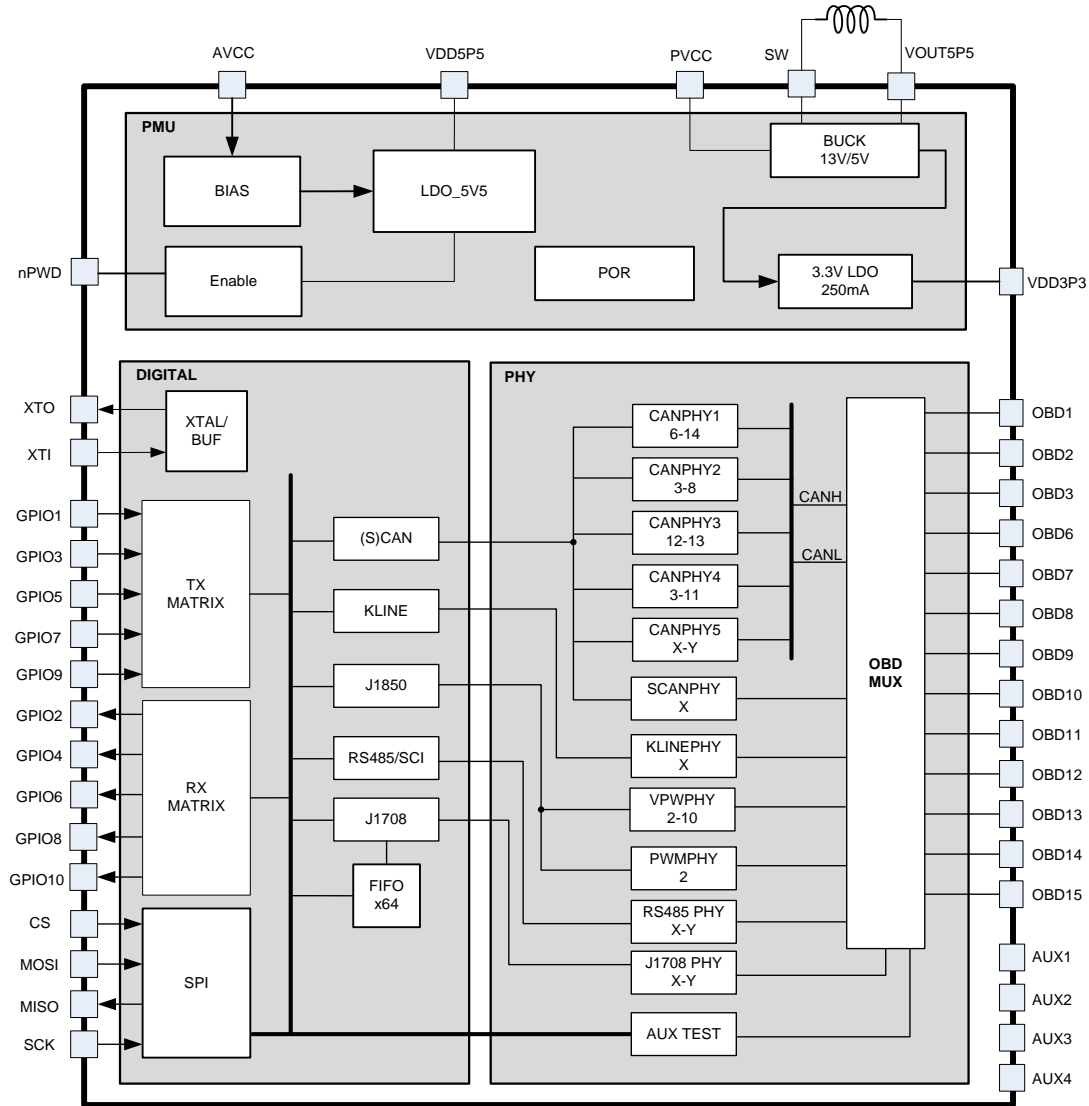


图 1 XJ549 内部模块框图

3. 工作条件

3.1. 极限工作条件

表 1 极限工作条件参数表

Symbol	Description	Condition	Min	Typ	Max	Unit
V _{DVCC}	OBD 电源供应电压	XJ549CID	-0.7		36	V
		XJ549BIG XJ549BID	-0.7		18	
V _{AVCC}	模拟电源最高工作电压	XJ549CID	-0.7		36	V
		J549BIG XJ549BID	-0.7		18	
V _{PVCC}	PMU 电源最高工作电压	XJ549CID	-0.7		36	V
		XJ549BIG XJ549BID	-0.7		18	
V _{VCCIO}	数字 IO 允许工作电压		-0.7		5.5	V
V _{OBD}	OBD 引脚允许的电压		-20		36	V
I _c	芯片整体最大工作电流				450	mA
T _{max}	允许的最高工作温度				85	°C

3.2. 推荐工作条件

表 2 推荐工作条件参数表

Symbol	Description	Condition	Min	Typ	Max	Unit
V _{DVCC}	OBD 电源供应电压		8	12	26	V
V _{AVCC}	模拟电源最高工作电压		8	12	18	V
V _{PVCC}	PMU 电源最高工作电压		8	12	18	V
V _{VCCIO}	数字 IO 允许工作电压		1.8	3.3	5.5	V
I _{OBD}	OBD 引脚允许最大输入输出 电流		-150		150	mA
I _{buck}	片上 BUCK 输出电流	V _{AVCC} =18V			300	mA
I _{LDO}	片上 LDO 输出电流	V _{AVCC} =18V			150	mA
F _{xtal}	晶振频率			25		MHz

4. 引脚和封装

4.1. 引脚定义

XJ549 提供 QFN48L 和 LAE064-64 两种封装，对应的引脚分布及定义如下所示：

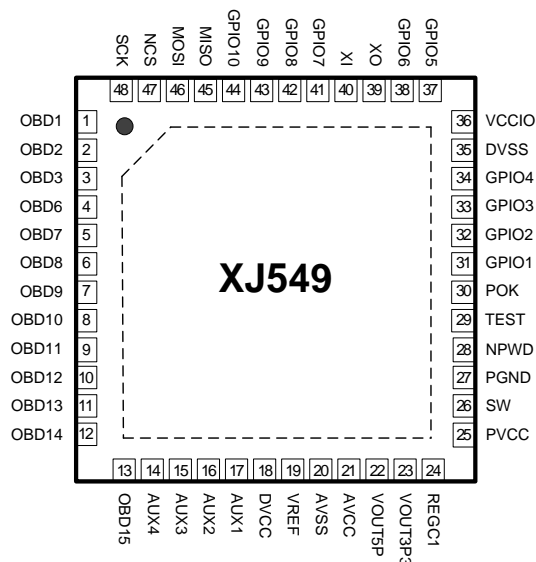


图 2 QFN48L 封装引脚分布图

	1	2	3	4	5	6	7	8
A	NC	OBD1	NC	SCK	GPIO10	GPIO5	XI	XO
B	OBD3	OBD2	MOSI	GPIO9	GPIO8	GPIO6	GPIO4	GPIO3
C	OBD6	NCS	MISO	GPIO7	VCCIO	POK	GPIO1	GPIO2
D	DVSS	DVSS	DVSS	DVSS	SW	SW	TEST	NPWD
E	OBD8	OBD7	AVCC	AUX4	DVCC	DVCC	PGND	PGND
F	OBD9	AVCC	AVCC	AUX2	AUX1	VREF	VOUT5P	REGC1
G	OBD10	AVCC	AUX3	AVSS	AVSS	AVSS	PVCC	VOUT3P3
H	OBD11	OBD13	OBD12	OBD14	OBD15	AVSS	AVSS	PVCC

图 3 LAE064-64 封装引脚分布图

表3 引脚定义

Pin (QFN48)	Pin (FBGA64)	Symbol	Direction	Description	Note
1	A2	OBD1	IO	多功能 OBD 脚 1	
2	B2	OBD2	IO	多功能 OBD 脚 2	
3	B1	OBD3	IO	多功能 OBD 脚 3	
4	C1	OBD6	IO	多功能 OBD 脚 6	
5	E2	OBD7	IO	多功能 OBD 脚 7	
6	E1	OBD8	IO	多功能 OBD 脚 8	
7	F1	OBD9	IO	多功能 OBD 脚 9	
8	G1	OBD10	IO	多功能 OBD 脚 10	
9	H1	OBD11	IO	多功能 OBD 脚 11	
10	H3	OBD12	IO	多功能 OBD 脚 12	
11	H2	OBD13	IO	多功能 OBD 脚 13	
12	H4	OBD14	IO	多功能 OBD 脚 14	
13	H5	OBD15	IO	多功能 OBD 脚 15	
14	E4	AUX4	O	AUX 辅助检测脚 4	
15	G3	AUX3	O	AUX 辅助检测脚 3	
16	F4	AUX2	O	AUX 辅助检测脚 2	
17	F5	AUX1	O	AUX 辅助检测脚 1	
18	E5 E6	DVCC	PWR	OBD 脚 8~28V 电源供应	
19	F6	VREF	O	内部参考电压, 典型值为 2.6V。外接 4.7uF 电容到地	
20	G4 G5 G6 H6 H7	AVSS	GND	模拟地	
21	E3 F2 F3 G2	AVCC	PWR	模拟电源输入, 电压范围 8~18V	
22	F7	VOU5	O	BUCK 电源固定 5V 输出, 外接 10uF 以上电容到地。最大输出电流 200mA	
23	G8	VDD3P3	PWR	LDO 固定 3.3V 电压输出, 外接 10uF 退耦电容到地。最大输出电流 100mA	
24	F8	REGC1	PWR	内部电源退耦, 外挂 4.7uF 电容到地	
25	G7 H8	PVCC	PWR	电源模块功率电源输入, 电压范围 8~18V	
26	D5 D6	SW	IO	BUCK 电源开关引脚	
27	E7 E8	PGND	GND	电源模块功率地	
28	D8	NPWD	I	芯片 power down 使能, 低电平有效。引脚电压高于 1.2V 时电源管理工作, 最大支持 18V 输入	
29	D7	TEST	O	模拟测试, 应用中悬空	
30	C6	POK	O	芯片上位复位信号, 高电平表示芯片工作正常	
31	C7	GPIO1	I	通用 GPIO 输入脚 1	
32	C8	GPIO2	O	通用 GPIO 输出脚 2	

33	B8	GPIO3	I	通用 GPIO 输入脚 3	
34	B7	GPIO4	O	通用 GPIO 输出脚 4	
35	D1 D2 D3 D4	DVSS	GND	数字地	
36	C5	VCCIO	PWR	通用 IO 和数字 IO 供电电源, 1.8V~5.5V	
37	A6	GPIO5	I	通用 GPIO 输入脚 5	
38	B6	GPIO6	O	通用 GPIO 输出脚 6	
39	A8	XO	O	晶体振荡器输出	
40	A7	XI	I	晶体振荡器输入	
41	C4	GPIO7	I	通用 GPIO 输入脚 7	
42	B5	GPIO8	O	通用 GPIO 输出脚 8	
43	B4	GPIO9	I	通用 GPIO 输入脚 9	
44	A5	GPIO10	O	通用 GPIO 输出脚 10	
45	C3	MISO	O	SPI 接口串行数据输出	
46	B3	MOSI	I	SPI 接口串行数据输入	
47	C2	NCS	I	SPI 接口片选使能, 低电平有效	
48	A4	SCK	I	SPI 接口时钟输入	

注: PWR——电源, GND——地, I——输入, O——输出, IO——输入输出

相较于 QFN48L, LAE064-64 封装的产品在 OBD 引脚的 ESD 和浪涌特性上有大幅提升, 如使用 QFN48L 封装产品, 用户需增加线路以加强 ESD 和浪涌的保护。

4.2. 封装信息

QFN48L 封装外形尺寸信息

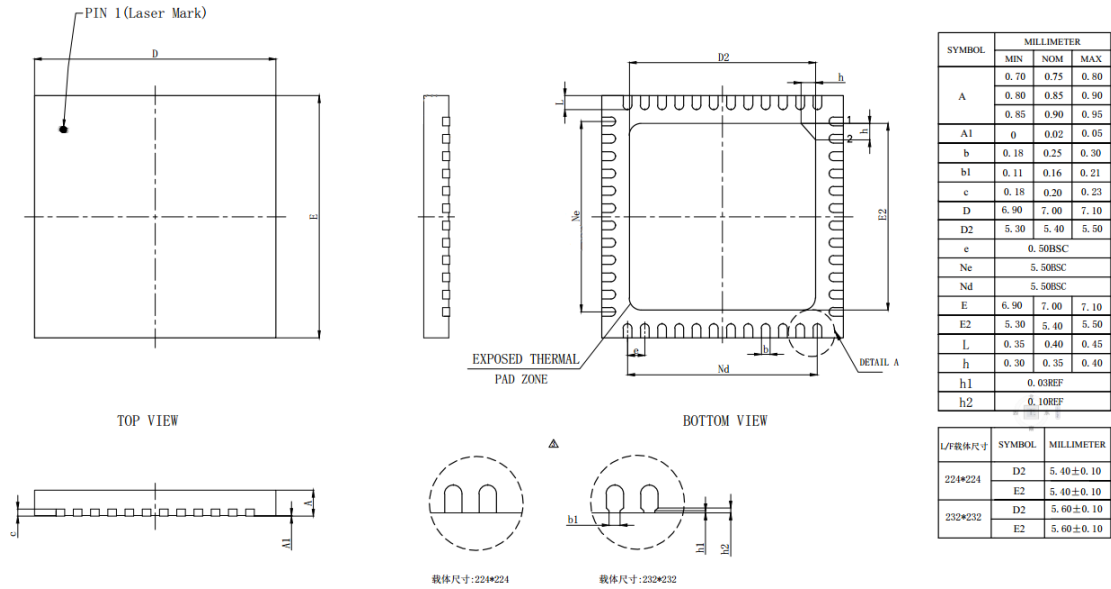
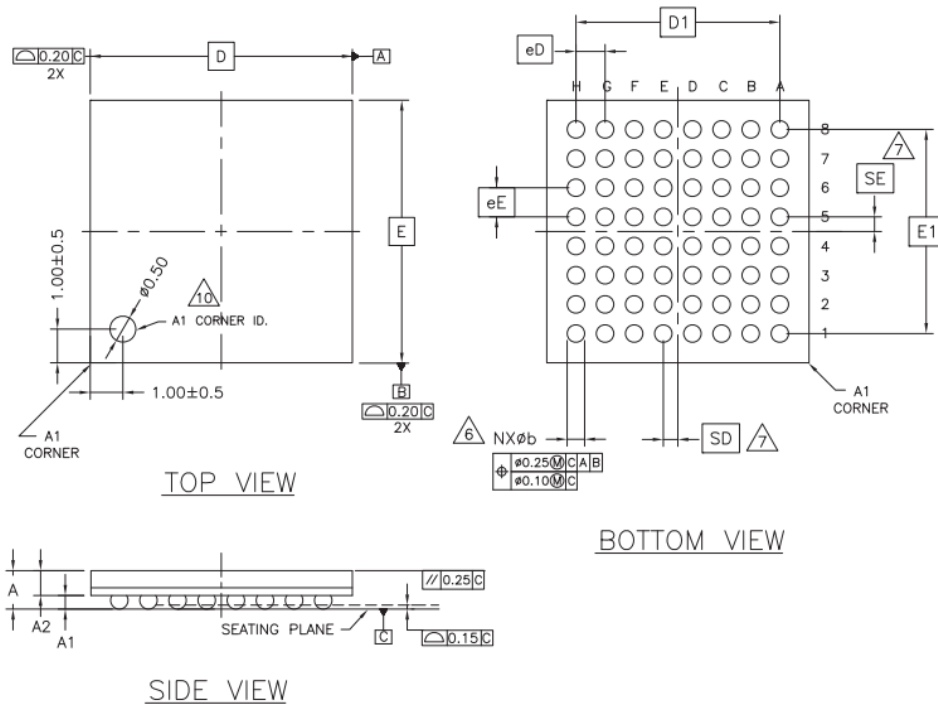


图4 QFN48L 封装尺寸参考图

LAE064-64-Ball 封装外形尺寸信息(9 x 9 x 1.4mm pitch-1.0mm 64ball)



PACKAGE	LAE 064			NOTE
JEDEC	N/A			
9.00 mm x 9.00 mm PACKAGE				
SYMBOL	MIN	NOM	MAX	
A	---	---	1.40	PROFILE HEIGHT
A1	0.40	---	---	STANDOFF
A2	0.60	---	---	BODY THICKNESS
D	9.00 BSC.			BODY SIZE
E	9.00 BSC.			BODY SIZE
D1	7.00 BSC.			MATRIX FOOTPRINT
E1	7.00 BSC.			MATRIX FOOTPRINT
MD	8			MATRIX SIZE D DIRECTION
ME	8			MATRIX SIZE E DIRECTION
N	64			BALL COUNT
ϕb	0.50	0.60	0.70	BALL DIAMETER
eD	1.00 BSC.			BALL PITCH - D DIRECTION
eE	1.00 BSC.			BALL PITCH - E DIRECTION
SD / SE	0.50 BSC.			SOLDER BALL PLACEMENT
	NONE			DEPOPULATED SOLDER BALLS

NOTES:

- DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS.
- BALL POSITION DESIGNATION PER JESD 95-1, SPP-010 EXCEPT AS NOTED).
- [e] REPRESENTS THE SOLDER BALL GRID PITCH.
- SYMBOL "MD" IS THE BALL ROW MATRIX SIZE IN THE "D" DIRECTION.
SYMBOL "ME" IS THE BALL COLUMN MATRIX SIZE IN THE "E" DIRECTION.
N IS THE TOTAL NUMBER OF SOLDER BALLS.
- DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.
- SD AND SE ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW.
WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW PARALLEL TO THE D OR E DIMENSION, RESPECTIVELY, SD OR SE = 0.000.
WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, SD OR SE = $\frac{e}{2}$
- NOT USED.
- "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED BALLS.

图 5 LAE064-64 封装尺寸参考图

5. 订购信息

型号	工作温度	工作电压	封装信息	包装数量
XJ549BIG	-40~85℃	0.7~18V	LAE064-64	2600
XJ549BID	-40~85℃	0.7~18V	QFN48L	2600
XJ549CID	-40~85℃	0.7~36V	QFN48L	2600

6. 典型应用

根据具体应用不同 XJ549 可以配置为多种不同的电源工作模式，既可以通过外部的电源管理方案为 AVCC/DVCC 直接供电，也可以通过其片内 PMU 为系统中的其他控制系统提供电源供应。下图为 XJ549 典型的诊断类应用示意图，更详细应用参考典型应用线路。

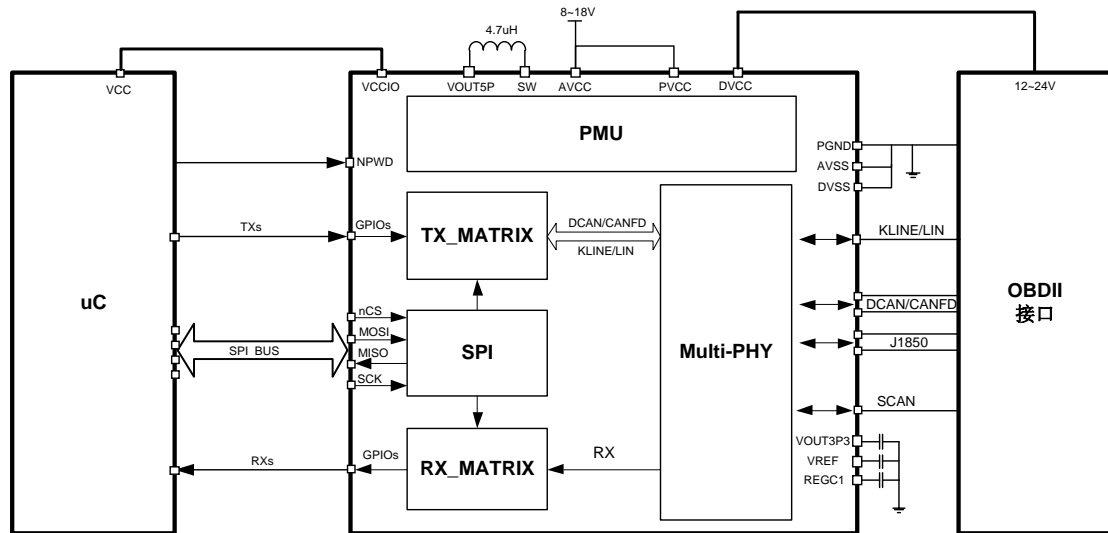


图 6 XJ549 典型应用示例图

7. 电源管理（PMU）

内部集成高压基准电路，固定输出电压的 BUCK 控制器和 LDO3.3V 片上稳压器，分别产生 5V、3.3V 电压供片或外部系统使用。片内 PMU 模块工作状态受 NPWD 信号控制，当 NPWD 信号为高电平（大于 1.2V）时，PMU 线路开始工作，同时片上线路进入工作状态；否则电源管理单元和片内其他电路处于关闭状态。芯片 shut down 状态下，AVCC 电源漏电流小于 600uA。PMU 线路需要配合外部电感和若干退耦电容方可工作，芯片使用时引脚 REGC1，VOUT5P5 以及 VOUT3P3 应外接不小于 10uF 的片外退耦电容，buck 线路需要至少 4.7uH 以上电感量的功率电感。具体参考典型应用线路。

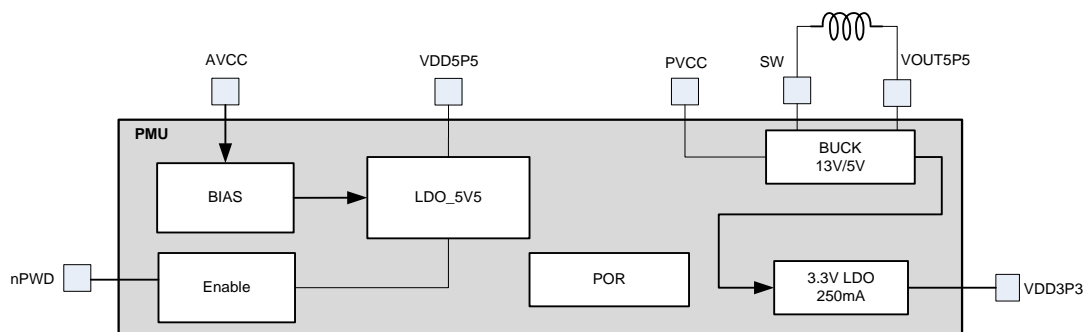


图 7 PMU 电路框图

电路设计过温保护电路，防止各收发器工作时电流过大烧坏芯片，过温保护点在 110℃，迟滞温度为 10℃。当电路中基准建立正常，LDO 产生的各个电源建立且达到相应的复位点，同时芯片没有出现过温保护现象时，POK 信号输出高电平，此时，电路的其他模块才能开始工作，否则所有模块均处于关闭状态。

温度保护监控可配，默认开启温度监控。当检测到驱动器温度异常，可关闭所有片上驱动器，同时置位过温保护状态寄存器。

有下表所示三种工作状态。

表 8 PMU 工作状态

工作状态	描述
Power off	nPWD 引脚为低电平，PMU 完全关闭，VDD 静态电流小于 5uA
Standby	电源管理工作，不对外提供电流，VDD 静态电流小于 1mA，片上振荡器关闭，可通过 SPI 唤醒
Normal	片内资源正常工作状态，可通过 SPI 切换为 standby 模式

8. PHY 管理控制

8.1. 通用 OBD

为支持多协议可编程的物理层控制，XJ549 片内集成了 13 个完全相同的 IO 收发器，这些收发器具有相同的电特性和传播延时参数，并且支持多级电压配置以适应不同物理层协议对 IO 电平的要求。通用 IO 收发器还集成有可编程的上下拉电阻以应对不同 OC 或 OE 输出特性的引脚上下拉功能要求。除此以外，通用 IO 还针对 CAN 总线做了特殊的对称优化以及可调的终端电阻适配方案。

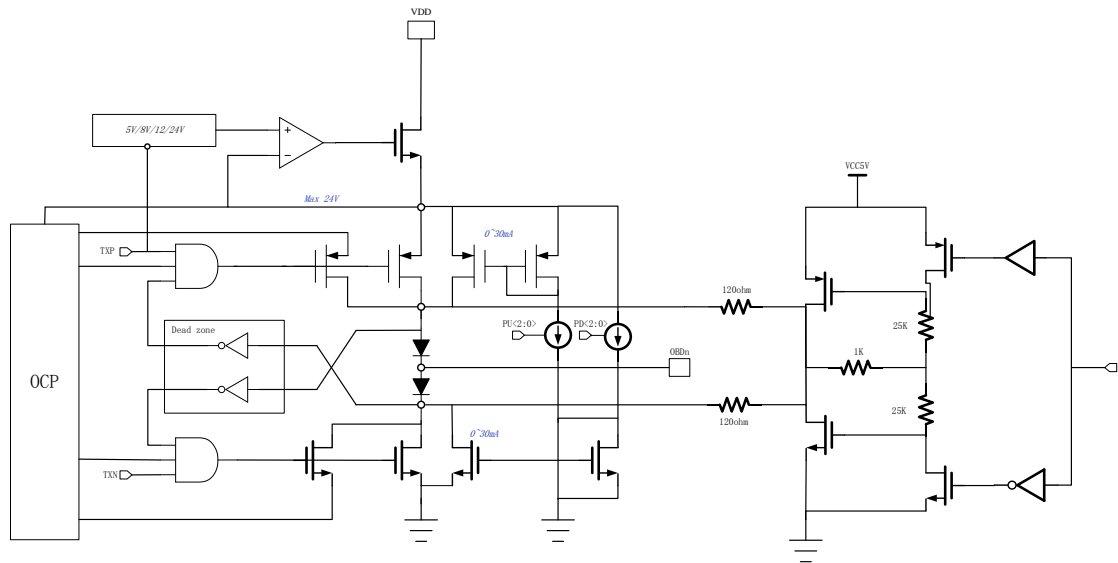


图9 通用 OBD 接口内部结构图

当 XJ549 工作于 GPIO 驱动方式时，片内 IO 可以直接通过外部 GPIO 引脚直接驱动，驱动方式可以配置为 OD 或者推挽输出，同时每个 IO 引脚上下拉电阻可由寄存器 TR_RL_OBD1~13 单独配置。具体配置见下表。

表 10 OBD 上下拉电阻配置

TR_RLP[3:0] / TR_RLN[3:0]	上/下拉电阻值
0000	无/无
0001	5K/5K
0010	无/2K
0100	1K/1K
1000	500/500

当 OBD 引脚用于 CAN/RS485/J1850/J1708 协议时，TR_RLP[1]位必须设置为 1，否则会严重影响差分接收器性能。

8.2. CAN PHY 控制

片内集成了 5 个双线 CAN 物理层，均可独立使能。需要注意的是 CANPHY2 和 CANPHY4 不能同时使能。如下表所示。

表 11 双线 CAN

	CANH	CANL	使能信号
CANPHY1	OBD6	OBD14	CANRX_CON.ENH_CANRX1
CANPHY2	OBD3	OBD8	CANRX_CON.ENH_CANRX2
CANPHY3	OBD12	OBD13	CANRX_CON.ENH_CANRX3
CANPHY4	OBD3	OBD11	CANRX_CON.ENH_CANRX4
CANPHY5	OBDX	OBDY	SCAN_CON.ENH_CANRX5

CANPHY1~4 为固定 OBD 口，CANPHY5 为不固定 OBD 口，CANH/CANL 所对应的 OBD 可配置，由寄存器 OBD_RXSEL 决定。

CANPHY1~5 均支持低速 CAN 模式，有独立的低速模式使能配置，详见 CANTX_CON1、CANTX_CON2 寄存器描述。

13 个 OBD 口均可独立使能为单线 CAN 物理层，详见 SCAN_CON 寄存器描述。单线 CAN 模式可配置，由 SCAN_MODE0/SCAN_MODE1 决定，见下表。

表 12 单线 CAN 状态

SCAN_MODE0/SCAN_MODE1	单线 CAN 状态
00	sleep
01	WAKE UP
10	High Speed
11	Normal

8.3. KLINE PHY 控制

13 个 OBD 口均可独立使能为 KLINE PHY。详见 KLINE_CON1、KLINE_CON2 寄存器描述。

8.4. J1850 PHY 控制

片内支持 J1850VPW PHY 和 J1850PWM PHY 独立使能，但是需要注意的是这两个 PHY 不能同时使能。J1850PWM PHY 的使能信号为寄存器 J1850_CON 的 J1850_EN 位，置 1 后 J1850PWM PHY 固定连接 OBD2 和 OBD10。J1850VPW PHY 的使能信号为寄存器 J1850_CON 的 J1850VPW_EN 位，置 1 后 J1850VPW PHY 固定连接 OBD2。

8.5. J1708 PHY 控制

片内 J1708 PHY 的使能信号为寄存器 J1708_CON3 的 J1708_EN。J1708 PHY 的差分线 OBD 脚由寄存器 OBD_RXSEL 决定。RS485 PHY 与 J1708 类似。

8.6. GPIO 模式（推挽控制）

通用 OBD 口可独立配置为普通 GPIO 口推挽输入输出，由寄存器 PUSH_PULL_CON0/1 配置决定。当 OBD 引脚工作于此模式时，用户可通过 DVCC 引脚调整 GPIO 工作电平，同时通过 TX 矩阵控制 OBD IO 与低压数字的 GPIO 发送端口的连接关系；通过 RX 矩阵控制 OBD IO 与低压数字的 GPIO 接收端口的连接关系；IO 引脚接收器的比较阈值可通过片内 DAC 模块调节，同时可以通过配置两个参考点不同的电压阈值来实现对接收的迟滞。

9. 高级 PHY 控制

高级 PHY 控制用于将芯片工作于 GPIO 扩展模式，可将 GPIO 扩展至 OBD 引脚。控制器可以通过 GPIO TX 矩阵网络将输入 GPIO 选通至任意 driver 驱动端口；同时可以通过 GPIO RX 矩阵网络将输出 GPIO 选通至任意单端接收器引脚。同时每路 OBD 驱动信号接收信号都可以独立配置取反。

9.1. RX 矩阵网络

如下矩阵网络，支持左边 RX 信号和右边 GPIO 输出端口无冲突任意互联。由 rx_matrix_cfg[39:0]来动态切换。rx_matrix_cfg 是对寄存器 RX_MATRIX 配置的锁存，每配置一次 RX_MATRIX，rx_matrix_cfg[39:0]会左移 8 位同时将新值存入低 8 位。锁存值在最终配置完毕时生效。

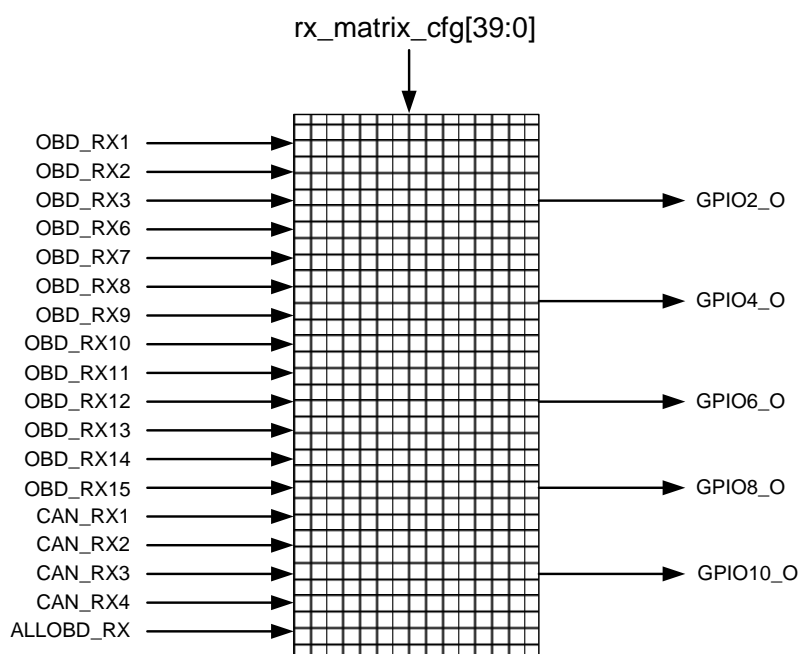


图 13 RX 矩阵网络

rx_matrix_cfg[39:0]为 5 个字节配置锁存，每个字节对应一个 GPIO 与 RX 的连接对应关系，如下表所示。支持一个 RX 对应多个 GPIO，不支持一个 GPIO 对应多个 RX。当非表内的值时，表示没有连接关系。例如，当 rx_matrix_cfg[39:0]=40'h01_01_01_01_01 时，代表 OBD_RX1 信号会同时送给 GPIO2/4/6/8/10 端口输出。

表 4 RX_MATRIX 互联关系

rx_matrix_cfg	GPIO	连接关系
[39:32]	GPIO2	1: OBD_RX1 2: OBD_RX2 3: OBD_RX3: 6: OBD_RX6 7: OBD_RX7 8: OBD_RX8 9: OBD_RX9 10: OBD_RX10

		11: OBD_RX11 12: OBD_RX12 13: OBD_RX13 14: OBD_RX14 15: OBD_RX15 16: ALLOBD_RX 17: CAN_RX1 18: CAN_RX2 19: CAN_RX3 20: CAN_RX4 其他: 无连接
[31:24]	GPIO4	同上
[23:16]	GPIO6	同上
[15:8]	GPIO8	同上
[7:0]	GPIO10	同上

9.2. TX 矩阵网络

如下矩阵网络，支持右边 TX 信号和左边 GPIO 输入端口无冲突任意互联。由 tx_matrix_cfg[55:0]来动态切换。tx_matrix_cfg 是对寄存器 TX_MATRIX 配置的锁存，每配置一次 TX_MATRIX，tx_matrix_cfg[55:0]会左移 8 位同时将新值存入低 8 位。锁存值在最终配置完毕时生效。

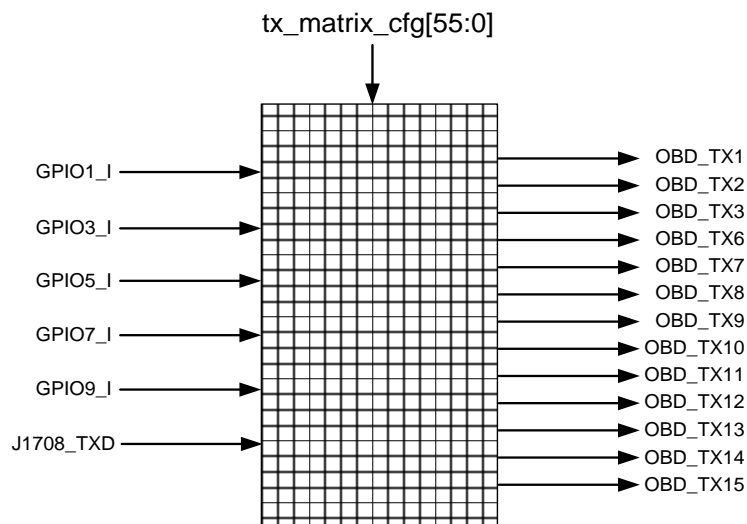


图 14 TX 矩阵网络

tx_matrix_cfg[55:0]为 7 个字节配置锁存，每 4bit 对应一个 GPIO 与 RX 的连接对应关系，如下表所示。支持一个 GPIO 输入对应多个 OBD_TX，不支持一个 OBD_TX 对应多个 GPIO 输入。当非表内的值时，表示没有连接关系。

表5 TX_MATRIX 互联关系

tx_matrix_cfg	OBD_TX	连接关系
[55:52]	保留	无连接
[51:48]	OBD_TX1	1: GPIO1_I 2: GPIO3_I 3: GPIO5_I 4: GPIO7_I 5: GPIO9_I 6: J1708_TXD 其他: 无连接
[47:44]	OBD_TX2	同上
[43:40]	OBD_TX3	同上
[39:36]	OBD_TX6	同上
[35:32]	OBD_TX7	同上
[31:28]	OBD_TX8	同上
[27:24]	OBD_TX9	同上
[23:20]	OBD_TX10	同上
[19:16]	OBD_TX11	同上
[15:12]	OBD_TX12	同上
[11:8]	OBD_TX13	同上
[7:4]	OBD_TX14	同上
[3:0]	OBD_TX15	同上

9.3. CAN 显性超时计数及 SILENT 模式

针对五个 GPIO 输入口有内建显性超时计数器，在 GPIO 输入口作为 CAN PHY 发送数据输入时，可开启对应端口的显性超时计数器，以防止因软硬件异常导致长时间占用总线。如下图所示，配置对应端口的 GPIOx_DOMEN 可以开启显性超时计数器，默认显性超时时长为 3ms（晶振时钟为 16MHz 时）。在由 GPIO 输入的信号显性时长超过 3ms 时，计数器会计数到 300us 后强制解除显性输出。显性超时时间可配置为 3ms 和 450us 两档，由 GPIOx_T_DOMEN 设置。需要注意的是，计数器的驱动时钟为晶体时钟，需先使能晶振。

若配置对应的 GPIOx_S 为 1，则送到 CAN DRIVER 的 OBD_TX 型号恒为高，此时 CANH 和 CANL 输出隐形电平，CANPHY 进入 SILENT 模式。

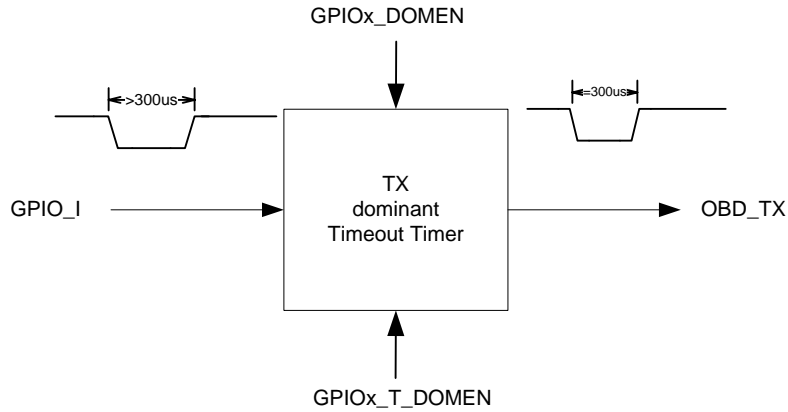


图 15 显性超时计数

10. AUX 辅助检测

XJ549BID/XJ549BIG 具备 AUX 辅助检测功能，XJ549CID 型号不具备此功能。

片内实现控制逻辑可以将 OBD 引脚的电压输出至 AUX PAD 进行检测。配置寄存器为 AUX_TEST。测试真值表如下表所示。

表 16 AUX 真值表

ENAUx[3:0]	AUX_SEL[1:0]	AUX1	AUX2	AUX3	AUX4
1111	00	OBD1	OBD2	OBD3	OBD6
1111	01	OBD7	OBD8	OBD9	OBD10
1111	10	OBD11	OBD12	OBD13	GND
1111	11	OBD14	OBD15	OTP_RES	OTP_VBE

11. SPI 和寄存器

11.1. SPI 时序

片内集成 4 线串行 SPI 接口控制配置内部寄存器和 FIFO 以实现了对片内功能模块的配置和访问。SPI 控制命令为 8 位，高 2 位[7:6]为命令控制字，低 6 位[5:0]为寄存器地址控制字，如下表所示。

表 17 SPI 命令

命令	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WRITE_REG	0	0	Addr5	Addr4	Addr3	Addr2	Addr1	Addr0
READ_REG	0	1	Addr5	Addr4	Addr3	Addr2	Addr1	Addr0
WRITE_FIFO	1	0	x	x	x	x	x	x
READ_FIFO	1	1	x	x	x	x	x	x

SPI 总线接口自适应支持单寄存器读写和寄存器连续读写两种模式，在进行串行数据传输时，MSB 先行传输。时序如下图所示，MOSI 和 MISO 数据的变化都在时钟 SCK 的下降沿发生，在上升沿采样。需要注意的是，MOSI 接口上命令的第一个比特 MSB 需要在 SCK 上升沿来之前就要发出来。

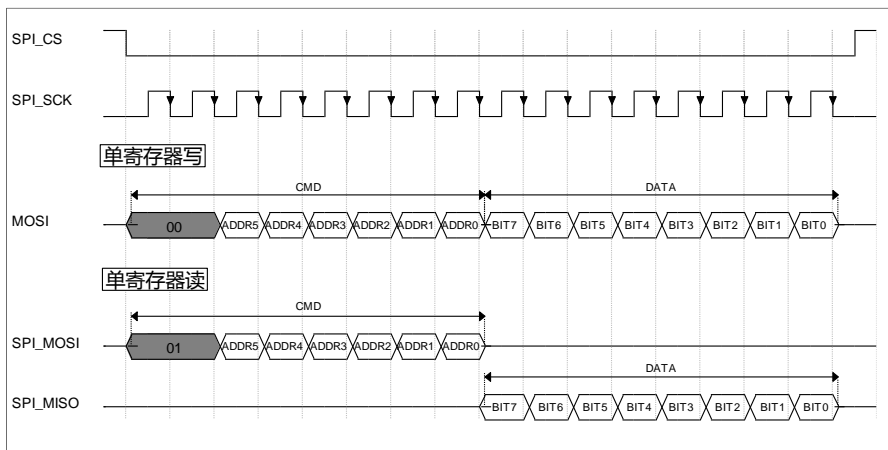


图 18 SPI 单寄存器读写时序

在寄存器连续读写模式下，只需给出寄存器起始地址，芯片内部支持地址自增，直到地址空间结束。

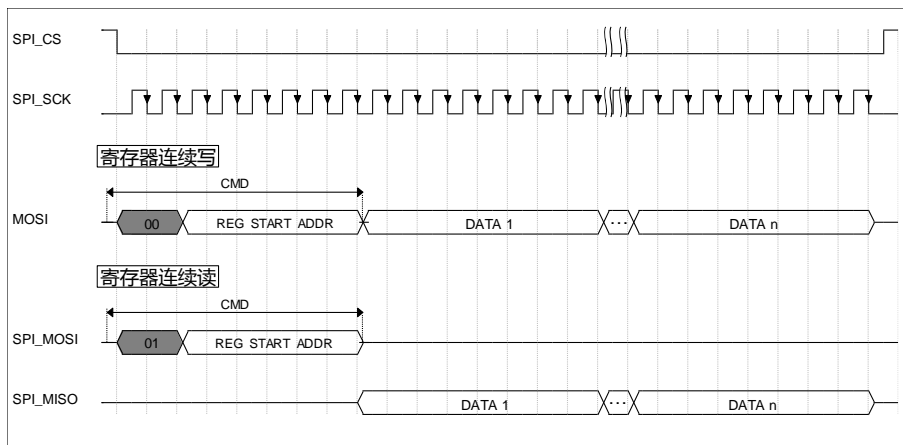


图 19 SPI 寄存器连续读写时序

对 FIFO 的读写和对寄存器的读写时序相同，只是命令字不一样。

11.2. FIFO

XJ549 包含一个 64x8 位的 FIFO 缓冲区，用来缓存主机微控制器和 XJ549 的内部 J1708 控制器之间的输入和输出数据流。通过 SPI 接口可以访问 FIFO，因此，FIFO 缓冲区可以处理长度最大为 64 字节的数据流，但又不用考虑时序的约束。

FIFO 缓冲区指针可通过置位寄存器 FIFO_LEVEL 的 FLUSH_BUFFER 位来复位。从而，FIFOlevel 位被清零，实际存储的字节不能再访问，FIFO 缓冲区可以用来存放下一批 64 字节的数据。微控制器可以获取以下 FIFO 缓冲区的状态信息：

- 1) 缓冲区已经存放的字节数：寄存器 FIFO_LEVEL 的 FIFOlevel 字段；
- 2) FIFO 缓冲区已满：寄存器 STATUS 的 FULL 位
- 3) FIFO 缓冲区已空：寄存器 STATUS 的 EMPTY 位

11.3. 寄存器集

地址	寄存器名	描述
0	TR_RL_OBD1	OBD1 引脚的上下拉电阻配置
1	TR_RL_OBD2	OBD2 引脚的上下拉电阻配置
2	TR_RL_OBD3	OBD3 引脚的上下拉电阻配置
3	TR_RL_OBD6	OBD6 引脚的上下拉电阻配置
4	TR_RL_OBD7	OBD7 引脚的上下拉电阻配置
5	TR_RL_OBD8	OBD8 引脚的上下拉电阻配置
6	TR_RL_OBD9	OBD9 引脚的上下拉电阻配置
7	TR_RL_OBD10	OBD10 引脚的上下拉电阻配置
8	TR_RL_OBD11	OBD11 引脚的上下拉电阻配置
9	TR_RL_OBD12	OBD12 引脚的上下拉电阻配置
10	TR_RL_OBD13	OBD13 引脚的上下拉电阻配置
11	TR_RL_OBD14	OBD14 引脚的上下拉电阻配置
12	TR_RL_OBD15	OBD15 引脚的上下拉电阻配置
13	OBD_INV_TX_L	OBD1/2/3/6/7 引脚的 TX 数据反向配置
14	OBD_INV_TX_H	OBD8~15 引脚的 TX 数据反向配置
15	OBD_ENH_TXP_L	OBD1/2/3/6/7 引脚的 PMOS 驱动使能配置
16	OBD_ENH_TXP_H	OBD8~15 引脚的 PMOS 驱动使能配置
17	OBD_ENH_TXN_L	OBD1/2/3/6/7 引脚的 NMOS 驱动使能配置
18	OBD_ENH_TXN_H	OBD8~15 引脚的 NMOS 驱动使能配置
19	OBD_ENHP_HFVCC_L	OBD1/2/3/6/7 引脚 P 端输出电压钳位配置
20	OBD_ENHP_HFVCC_H	OBD8~15 引脚 P 端输出电压钳位配置
21	OBD_ENHN_HFVCC_L	OBD1/2/3/6/7 引脚 N 端输出电压钳位配置
22	OBD_ENHN_HFVCC_H	OBD8~15 引脚 N 端输出电压钳位配置
23	ENH_OBDRX_L	OBD1/2/3/6/7 引脚接收使能配置

24	ENH_OBDRX_H	OBD8~15 引脚接收使能配置
25	CAN_VREF_EN_L	OBD1/2/3/6/7 引脚用做 CAN 时参考电压选择
26	CAN_VREF_EN_H	OBD8~15 引脚用做 CAN 时参考电压选择
27	CAN_HALFVCC_SET_L	OBD1/2/3/6/7 引脚用做 CAN 时参考电压设置
28	CAN_HALFVCC_SET_H	OBD8~15 引脚用做 CAN 时参考电压设置
29	OBD_VDD_SEL_0	OBD1/2/3 引脚驱动供电电源选择
30	OBD_VDD_SEL_1	OBD6/7 引脚驱动供电电源选择
31	OBD_VDD_SEL_2	OBD8~11 引脚驱动供电电源选择
32	OBD_VDD_SEL_3	OBD12~15 引脚驱动供电电源选择
33	OBD_RX_INV_L	OBD1/2/3/6/7 引脚接收信号取反配置
34	OBD_RX_INV_H	OBD8~15 引脚接收信号取反配置
35	DAC1_CON	DAC1 配置
36	DAC2_CON	DAC2 配置
37	CANTX_CON0	4 组 CAN 总线发送配置 0
38	CANTX_CON1	4 组 CAN 总线发送配置 1
39	CANTX_CON2	4 组 CAN 总线发送配置 2
40	CANRX_CON	4 组 CAN 接收比较使能配置
41	OBD_RXSEL	两两电平比较的 OBD 引脚选择
42	SCAN_CON	单线 CAN 配置
43	KLINE_CON1	OBD1/2/3/6/7 引脚做 K 线使能配置
44	KLINE_CON2	OBD8~15 引脚做 K 线使能配置
45	J1850_CON	J1850 配置
46	J1708_CON1	J1708 配置 0
47	J1708_CON2	J1708 配置 1
48	J1708_FILTER_MID	J1708 过滤 MID 配置
49	MID_MASK	J1708 过滤 MID 掩码
50	J1708_IRQ	J1708 中断配置
51	J1708_CON3	J1708 配置 3
52	J1708_RXDATA	J1708 自发自收回环时接收的数据
53	RX_MATRIX_CFG	RX 矩阵网络 GPIO 端口连接配置
54	TX_MATRIX_CFG	TX 矩阵网络 GPIO 端口连接配置
55	FIFO_LEVEL	FIFO 填充状态
56	GEN_CON	通用使能配置
57	PUSHPULL_CON0	OBD 口推挽设置 0
58	PUSHPULL_CON1	OBD 口推挽设置 1
59	AUX_TEST	模拟测试
60	STATUS	状态寄存器
61	VERSION	芯片版本号

11.4. 寄存器域访问类型定义

如下表所示:

符号	ACCESS 描述	
	读	写
RO	可读	不可写
RW	可读	可写
RC	读取时清零	不可写
RS	读取时置位	不可写
WRC	读取时清零	可写
WRS	读取时置位	可写
R/WC	可读	写入时清零
R/WS	可读	写入时置位
WSRC	读取时清零	写入时置位
WCRS	读取时置位	写入时清零
R/W1C	可读	写 1 时清零, 写 0 无效
R/W1S	可读	写 1 时置位, 写 0 无效
R/W1T	可读	写 1 时翻转, 写 0 无效
R/W0C	可读	写 0 时清零, 写 1 无效
R/W0S	可读	写 0 时置位, 写 1 无效
R/W0T	可读	写 0 时翻转, 写 1 无效
W1SRC	读取时清零	写 1 时置位, 写 0 无效
W1CRS	读取时置位	写 1 时清零, 写 0 无效
W0SRC	读取时清零	写 0 时置位, 写 1 无效
W0CRS	读取时置位	写 0 时清零, 写 1 无效
WO	不可读	可写
WC	不可读	写入时清零
WS	不可读	写入时置位
RW1	可读	只允许第一次写入, 其他写入无效
W1	不可读	只允许第一次写入, 其他写入无效

11.5. 寄存器描述

11.5.1. TR_RL_OBD1

表 6 TR_RL_OBD1

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_1[3:0]				TR_RLP_1[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	00H							
Description								
TR_RLN_1[3:0]	OBD1 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 6							
TR_RLP_1[3:0]	OBD1 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 6							

11.5.2. TR_RL_OBD2

表 7 TR_RL_OBD2

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_2[3:0]				TR_RLP_2[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	01H							
Description								
TR_RLN_2[3:0]	OBD2 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 6							
TR_RLP_2[3:0]	OBD2 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 6							

11.5.3. TR_RL_OBD3

表 8 TR_RL_OBD3

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_3[3:0]				TR_RLP_3[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	02H							
Description								
TR_RLN_3[3:0]	OBD3 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_3[3:0]	OBD3 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.4. TR_RL_OBD6

表 9 TR_RL_OBD6

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_6[3:0]				TR_RLP_6[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	03H							
Description								
TR_RLN_6[3:0]	OBD6 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_6[3:0]	OBD6 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.5. TR_RL_OBD7

表 10 TR_RL_OBD7

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_7[3:0]				TR_RLP_7[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	04H							
Description								
TR_RLN_7[3:0]	OBD7 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_7[3:0]	OBD7 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.6. TR_RL_OBD8

表 11 TR_RL_OBD8

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_8[3:0]				TR_RLP_8[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	05H							
Description								
TR_RLN_8[3:0]	OBD8 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_8[3:0]	OBD8 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.7. TR_RL_OBD9

表 12 TR_RL_OBD9

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_9[3:0]				TR_RLP_9[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	06H							
Description								
TR_RLN_9[3:0]	OBD9 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_9[3:0]	OBD9 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.8. TR_RL_OBD10

表 13 TR_RL_OBD10

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_10[3:0]				TR_RLP_10[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	07H							
Description								
TR_RLN_10[3:0]	OBD10 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_10[3:0]	OBD10 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.9. TR_RL_OBD11

表 14 TR_RL_OBD11

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_11[3:0]				TR_RLP_11[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	08H							
Description								
TR_RLN_11[3:0]	OBD11 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_11[3:0]	OBD11 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.10. TR_RL_OBD12

表 15 TR_RL_OBD12

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_12[3:0]				TR_RLP_12[3:0]			
ACCESS	RW				RW			

RESET	00H
ADDR	09H
Description	
TR_RLN_12[3:0]	OBD12 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx
TR_RLP_12[3:0]	OBD12 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx

11.5.11. TR_RL_OBD13

表 16 TR_RL_OBD13

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_13[3:0]				TR_RLP_13[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	0AH							
Description								
TR_RLN_13[3:0]	OBD13 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_13[3:0]	OBD13 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.12. TR_RL_OBD14

表 17 TR_RL_OBD14

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_14[3:0]				TR_RLP_14[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	0BH							
Description								
TR_RLN_14[3:0]	OBD14 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx							
TR_RLP_14[3:0]	OBD14 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx							

11.5.13. TR_RL_OBD15

表 18 TR_RL_OBD15

BIT	7	6	5	4	3	2	1	0
NAME	TR_RLN_15[3:0]				TR_RLP_15[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	0CH							
Description								

TR_RLN_15[3:0]	OBD15 引脚下拉电阻配置，详见 OBD 下拉电阻配置表 xx
TR_RLP_15[3:0]	OBD15 引脚上拉电阻配置：详见 OBD 上拉电阻配置表 xx

11.5.14. OBD_INV_TX_L

表 19 OBD_INV_TX_L

BIT	7	6	5	4	3	2	1	0
NAME	INV_TX[7]	INV_TX[6]	-	-	INV_TX[3]	INV_TX[2]	INV_TX[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	0DH							
Description								
INV_TX[7]	OBD7 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[6]	OBD6 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[3]	OBD3 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[2]	OBD2 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[1]	OBD1 引脚 TX 驱动信号取反使能，高电平有效。							

11.5.15. OBD_INV_TX_H

表 20 OBD_INV_TX_H

BIT	7	6	5	4	3	2	1	0
NAME	INV_TX [15]	INV_TX [14]	INV_TX [13]	INV_TX [12]	INV_TX [11]	INV_TX [10]	INV_TX [9]	INV_TX [8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	0EH							
Description								
INV_TX[15]	OBD15 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[14]	OBD14 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[13]	OBD13 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[12]	OBD12 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[11]	OBD11 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[10]	OBD10 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[9]	OBD9 引脚 TX 驱动信号取反使能，高电平有效。							
INV_TX[8]	OBD8 引脚 TX 驱动信号取反使能，高电平有效。							

11.5.16. OBD_ENH_TXP_L

表 21 OBD_ENH_TXP_L

BIT	7	6	5	4	3	2	1	0
NAME	ENH_TXP [7]	ENH_TXP [6]	-	-	ENH_TXP [3]	ENH_TXP [2]	ENH_TXP [1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	0FH							
Description								
ENH_TXP[7]	OBD7 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TXP[6]	OBD6 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TXP[3]	OBD3 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TXP[2]	OBD2 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TXP[1]	OBD1 引脚 PMOS 管驱动使能，高电平有效。							

11.5.17. OBD_ENH_TXP_H

表 22 OBD_ENH_TXP_H

BIT	7	6	5	4	3	2	1	0
NAME	ENH_TX P[15]	ENH_TX P[14]	ENH_TX P[13]	ENH_TX P[12]	ENH_TX P[11]	ENH_TX P[10]	ENH_T XP[9]	ENH_T XP[8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	10H							
Description								
ENH_TX P[15]	OBD15 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[14]	OBD14 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[13]	OBD13 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[12]	OBD12 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[11]	OBD11 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[10]	OBD10 引脚 PMOS 管驱动使能，高电平有效。							
ENH_TX P[9]	OBD9 引脚 PMOS 管驱动使能，高电平有效。							

ENH_TX P[8]	OBD8 引脚 PMOS 管驱动使能，高电平有效。
----------------	---------------------------

11.5.18. OBD_ENH_TXN_L

表 23 OBD_ENH_TXN_L

BIT	7	6	5	4	3	2	1	0
NAME	ENH_TXN [7]	ENH_TXN [6]	-	-	ENH_TXN [3]	ENH_TXN [2]	ENH_TXN [1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	11H							
Description								
ENH_TXN[7]	OBD7 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TXN[6]	OBD6 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TXN[3]	OBD3 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TXN[2]	OBD2 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TXN[1]	OBD1 引脚 NMOS 管驱动使能，高电平有效。							

11.5.19. OBD_ENH_TXN_H

表 24 OBD_INV_TXN_H

BIT	7	6	5	4	3	2	1	0
NAME	ENH_TX N[15]	ENH_TX N[14]	ENH_TX N[13]	ENH_TX N[12]	ENH_TX N[11]	ENH_TX N[10]	ENH_T XN[9]	ENH_T XN[8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	12H							
Description								
ENH_TX N[15]	OBD15 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TX N[14]	OBD14 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TX N[13]	OBD13 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TX N[12]	OBD12 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TX N[11]	OBD11 引脚 NMOS 管驱动使能，高电平有效。							
ENH_TX	OBD10 引脚 NMOS 管驱动使能，高电平有效。							

N[10]	
ENH_TX N[9]	OBD9 引脚 NMOS 管驱动使能，高电平有效。
ENH_TX N[8]	OBD8 引脚 NMOS 管驱动使能，高电平有效。

11.5.20. OBD_ENHP_HFVCC_L

表 25 OBD_ENHP_HFVCC_L

BIT	7	6	5	4	3	2	1	0
NAME	ENHP_HFV CC[7]	ENHP_HF VCC[6]	-	-	ENHP_H FVCC[3]	ENHP_HF VCC[2]	ENHP_HF VCC[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	13H							
Description								
ENHP_HFV CC[7]	无驱动使能时，将 OBD7 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHP_HFV CC[6]	无驱动使能时，将 OBD6 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHP_HFV CC[3]	无驱动使能时，将 OBD3 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHP_HFV CC[2]	无驱动使能时，将 OBD2 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHP_HFV CC[1]	无驱动使能时，将 OBD1 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							

11.5.21. OBD_ENHP_HFVCC_H

表 26 OBD_ENHP_HFVCC_H

BIT	7	6	5	4	3	2	1	0
NAME	ENHP_H FVCC[15]	ENHP_H FVCC[14]	ENHP_H FVCC[13]	ENHP_H FVCC[12]	ENHP_H FVCC[11]	ENHP_H FVCC[10]	ENHP_H FVCC[9]	ENHP_H FVCC[8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	14H							
Description								
ENHP_H FVCC[15]	无驱动使能时，将 OBD15 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHP_H FVCC[14]	无驱动使能时，将 OBD14 总线 P 端输出电压钳在 $0.5 \times VDD5P5$ ，在双线 CAN 中使用，高电平有效。							

ENHP_H FVCC[13]	无驱动使能时，将 OBD13 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。
ENHP_H FVCC[12]	无驱动使能时，将 OBD12 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。
ENHP_H FVCC[11]	无驱动使能时，将 OBD11 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。
ENHP_H FVCC[10]	无驱动使能时，将 OBD10 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。
ENHP_H FVCC[9]	无驱动使能时，将 OBD9 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。
ENHP_H FVCC[8]	无驱动使能时，将 OBD8 总线 P 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。

11.5.22. OBD_ENHN_HFVCC_L

表 27 OBD_ENHN_HFVCC_L

BIT	7	6	5	4	3	2	1	0
NAME	ENHN_HF VCC[7]	ENHN_HF VCC[6]	-	-	ENHN_H FVCC[3]	ENHN_HFV CC[2]	ENHN_H FVCC[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	15H							
Description								
ENHN_HFV CC[7]	无驱动使能时，将 OBD7 总线 N 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHN_HFV CC[6]	无驱动使能时，将 OBD6 总线 N 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHN_HFV CC[3]	无驱动使能时，将 OBD3 总线 N 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHN_HFV CC[2]	无驱动使能时，将 OBD2 总线 N 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。							
ENHN_HFV CC[1]	无驱动使能时，将 OBD1 总线 N 端输出电压钳在 $0.5*VDD5P5$ ，在双线 CAN 中使用，高电平有效。							

11.5.23. OBD_ENHN_HFVCC_H

表 28 OBD_ENHN_HFVCC_H

BIT	7	6	5	4	3	2	1	0
NAME	ENHN_H FVCC[15]	ENHN_H FVCC[14]	ENHN_H FVCC[13]	ENHN_H FVCC[12]	ENHN_H FVCC[11]	ENHN_H FVCC[10]	ENHN_H FVCC[9]	ENHN_H FVCC[8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							

ADDR	16H
Description	
ENHN_H FVCC[15]	无驱动使能时, 将 OBD15 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[14]	无驱动使能时, 将 OBD14 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[13]	无驱动使能时, 将 OBD13 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[12]	无驱动使能时, 将 OBD12 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[11]	无驱动使能时, 将 OBD11 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[10]	无驱动使能时, 将 OBD10 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[9]	无驱动使能时, 将 OBD9 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。
ENHN_H FVCC[8]	无驱动使能时, 将 OBD8 总线 N 端输出电压钳在 $0.5 \times VDD5P5$, 在双线 CAN 中使用, 高电平有效。

11.5.24. ENH_OBDRX_L

表 29 ENH_OBDRX_L

BIT	7	6	5	4	3	2	1	0
NAME	ENH_OBD RX[7]	ENH_OB DRX[6]	-	-	ENH_OB DRX[3]	ENH_OBDR X[2]	ENH_OB DRX[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	17H							
Description								
ENH_OBDR X[7]	OBD7 引脚接收使能, 高电平有效, OBD7 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDR X[6]	OBD6 引脚接收使能, 高电平有效, OBD6 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDR X[3]	OBD3 引脚接收使能, 高电平有效, OBD3 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDR X[2]	OBD2 引脚接收使能, 高电平有效, OBD2 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDR X[1]	OBD1 引脚接收使能, 高电平有效, OBD1 引脚经分压后和 DAC 产生的参考电压进行比较。							

11.5.25. ENH_OBDRX_H

表 30 ENH_OBDRX_H

BIT	7	6	5	4	3	2	1	0
NAME	ENH_OBDRX [15]	ENH_OBDRX [14]	ENH_OBDRX [13]	ENH_OBDRX [12]	ENH_OBDRX [11]	ENH_OBDRX [10]	ENH_OBDRX [9]	ENH_OBDRX [8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	18H							
Description								
ENH_OBDRX[15]	OBD15 引脚接收使能, 高电平有效, OBD15 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[14]	OBD14 引脚接收使能, 高电平有效, OBD14 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[13]	OBD13 引脚接收使能, 高电平有效, OBD13 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[12]	OBD12 引脚接收使能, 高电平有效, OBD12 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[11]	OBD11 引脚接收使能, 高电平有效, OBD11 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[10]	OBD10 引脚接收使能, 高电平有效, OBD10 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[9]	OBD9 引脚接收使能, 高电平有效, OBD9 引脚经分压后和 DAC 产生的参考电压进行比较。							
ENH_OBDRX[8]	OBD8 引脚接收使能, 高电平有效, OBD8 引脚经分压后和 DAC 产生的参考电压进行比较。							

11.5.26. CAN_VREF_EN_L

表 31 CAN_VREF_EN_L

BIT	7	6	5	4	3	2	1	0
NAME	CAN_VREF_EN[7]	CAN_VREF_EN[6]	-	-	CAN_VREF_EN[3]	CAN_VREF_EN[2]	CAN_VREF_EN[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	19H							
Description								
CAN_VREF_EN[7]	在双线 CAN 中使用, 高有效, 配置高电平时, OBD7 的分压参考为 HALF_VCC,其他总线配置一般为低电平, 分压参考为地电位。							
CAN_VREF_EN[6]	在双线 CAN 中使用, 高有效, 配置高电平时, OBD6 的分压参考为 HALF_VCC,其他总线配置一般为低电平, 分压参考为地电位。							

CAN_VREF_EN[3]	在双线 CAN 中使用，高有效，配置高电平时，OBD3 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。
CAN_VREF_EN[2]	在双线 CAN 中使用，高有效，配置高电平时，OBD2 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。
CAN_VREF_EN[1]	在双线 CAN 中使用，高有效，配置高电平时，OBD1 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。

11.5.27. CAN_VREF_EN_H

表 32 CAN_VREF_EN_H

BIT	7	6	5	4	3	2	1	0
NAME	CAN_VREF_EN [15]	CAN_VREF_EN [14]	CAN_VREF_EN [13]	CAN_VREF_EN [12]	CAN_VREF_EN [11]	CAN_VREF_EN [10]	CAN_VREF_EN [9]	CAN_VREF_EN [8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	1AH							
Description								
CAN_VREF_EN[15]	在双线 CAN 中使用，高有效，配置高电平时，OBD15 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [14]	在双线 CAN 中使用，高有效，配置高电平时，OBD14 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [13]	在双线 CAN 中使用，高有效，配置高电平时，OBD13 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [12]	在双线 CAN 中使用，高有效，配置高电平时，OBD12 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [11]	在双线 CAN 中使用，高有效，配置高电平时，OBD11 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [10]	在双线 CAN 中使用，高有效，配置高电平时，OBD10 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [9]	在双线 CAN 中使用，高有效，配置高电平时，OBD9 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							
CAN_VREF_EN [8]	在双线 CAN 中使用，高有效，配置高电平时，OBD8 的分压参考为 HALF_VCC,其他总线配置一般为低电平，分压参考为地电位。							

11.5.28. CAN_HALFVCC_SET_L

表 33 CAN_HALFVCC_SET_L

BIT	7	6	5	4	3	2	1	0
NAME	CAN_HALFVCC_SET[7]	CAN_HALFVCC_SET [6]	-	-	CAN_HALFVCC_SET [3]	CAN_HALFVCC_SET [2]	CAN_HALFVCC_SET [1]	-

ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	1BH							
Description								
CAN_HALFVCC_SET[7]	高电平时，OBD7 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HALFVCC_SET [6]	高电平时，OBD6 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HALFVCC_SET [3]	高电平时，OBD3 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HALFVCC_SET [2]	高电平时，OBD2 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HALFVCC_SET [1]	高电平时，OBD1 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							

11.5.29. CAN_HALFVCC_SET_H

表 34 CAN_HALFVCC_SET_H

BIT	7	6	5	4	3	2	1	0
NAME	CAN_HA LFVCC_S ET [15]	CAN_HA LFVCC_S ET [14]	CAN_HA LFVCC_S ET [13]	CAN_HA LFVCC_S ET [12]	CAN_HA LFVCC_S ET [11]	CAN_HA LFVCC_S ET [10]	CAN_HA LFVCC_S ET [9]	CAN_HA LFVCC_S ET [8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	1CH							
Description								
CAN_HA LFVCC_S ET [15]	高电平时，OBD15 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HA LFVCC_S ET [14]	高电平时，OBD14 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HA LFVCC_S ET [13]	高电平时，OBD13 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HA LFVCC_S ET [12]	高电平时，OBD12 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HA LFVCC_S ET [11]	高电平时，OBD11 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。							
CAN_HA	高电平时，OBD10 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的							

LFVCC_S ET [10]	HALF_VCC。
CAN_HA LFVCC_S ET [9]	高电平时，OBD9 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。
CAN_HA LFVCC_S ET [8]	高电平时，OBD8 脚 HALF_VCC 的负载长通，低电平时，只在显性态结束时导通 100NS 的 HALF_VCC。

11.5.30. OBD_VDD_SEL_0

表 35 OBD_VDD_SEL_0

BIT	7	6	5	4	3	2	1	0
NAME	VDD_SEL_OBD3[1:0]		VDD_SEL_OBD2[1:0]		VDD_SEL_OBD1[1:0]		-	-
ACCESS	RW		RW		RW		RW	RW
RESET	00H							
ADDR	1DH							
Description								
VDD_SEL_OBD3[1:0]	OBD3 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD2[1:0]	OBD2 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD1[1:0]	OBD1 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							

11.5.31. OBD_VDD_SEL_1

表 36 OBD_VDD_SEL_1

BIT	7	6	5	4	3	2	1	0
NAME	VDD_SEL_OBD7 [1:0]		VDD_SEL_OBD6 [1:0]		-		-	
ACCESS	RW		RW		RW		RW	
RESET	00H							
ADDR	1EH							
Description								
VDD_SEL_OBD7[1:0]	OBD7 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD6[1:0]	OBD6 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							

11.5.32. OBD_VDD_SEL_2

表 37 OBD_VDD_SEL_2

BIT	7	6	5	4	3	2	1	0
NAME	VDD_SEL_OBD11 [1:0]		VDD_SEL_OBD10 [1:0]		VDD_SEL_OBD9 [1:0]		VDD_SEL_OBD8 [1:0]	
ACCESS	RW				RW		RW	
RESET	00H							
ADDR	1FH							
Description								
VDD_SEL_OBD11[1:0]	OBD11 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD10[1:0]	OBD10 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD9[1:0]	OBD9 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD8[1:0]	OBD8 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							

11.5.33. OBD_VDD_SEL_3

表 38 OBD_VDD_SEL_3

BIT	7	6	5	4	3	2	1	0
NAME	VDD_SEL_OBD15 [1:0]		VDD_SEL_OBD14 [1:0]		VDD_SEL_OBD13 [1:0]		VDD_SEL_OBD12 [1:0]	
ACCESS	RW		RW		RW		RW	
RESET	00H							
ADDR	20H							
Description								
VDD_SEL_OBD15[1:0]	OBD15 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD14[1:0]	OBD14 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD13[1:0]	OBD13 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							
VDD_SEL_OBD12[1:0]	OBD12 驱动模块的电源选择: 00 选择 5.5V 供电; 01 选择 8V 供电; 10 选择外部 VCC 电源供电。							

11.5.34. OBD_RX_INV_L

表 39 OBD_RX_INV_L

BIT	7	6	5	4	3	2	1	0
NAME	RX_INV[7]	RX_INV[6]	-	-	RX_INV[3]	RX_INV[2]	RX_INV[1]	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	21H							
Description								
RX_INV[7]	OBD7 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[6]	OBD6 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[3]	OBD3 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[2]	OBD2 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[1]	OBD1 引脚 RX 驱动信号取反输出使能，高电平有效。							

11.5.35. OBD_RX_INV_H

表 40 OBD_RX_INV_H

BIT	7	6	5	4	3	2	1	0
NAME	IRX_INV [15]	RX_INV [14]	RX_INV [13]	RX_INV [12]	RX_INV [11]	RX_INV [10]	RX_INV [9]	RX_INV [8]
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	22H							
Description								
RX_INV[15]	OBD15 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[14]	OBD14 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[13]	OBD13 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[12]	OBD12 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[11]	OBD11 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[10]	OBD10 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV [9]	OBD9 引脚 RX 驱动信号取反输出使能，高电平有效。							
RX_INV[8]	OBD8 引脚 RX 驱动信号取反输出使能，高电平有效。							

11.5.36. DAC1_CON

表 41 DAC1_CON

BIT	7	6	5	4	3	2	1	0
NAME	ENH_DAC1	-	DA1[5:0]					
ACCESS	RW	RW	RW					
RESET	00H							

ADDR	23H
Description	
ENH_DAC1	DAC1 的使能信号，高电平有效。
DA1[5:0]	DAC1 的 6bit 输入信号。

11.5.37. DAC2_CON

表 42 DAC2_CON

BIT	7	6	5	4	3	2	1	0
NAME	ENH_DAC2	-	DA2[5:0]					
ACCESS	RW	RW	RW					
RESET	00H							
ADDR	24H							
Description								
ENH_DAC2	DAC2 的使能信号，高电平有效。							
DA2[5:0]	DAC2 的 6bit 输入信号。							

11.5.38. CANTX_CON0

表 43 CANTX_CON0

BIT	7	6	5	4	3	2	1	0
NAME	GPIO7_T _DOMEN	GPIO7_ DOMEN	GPIO5_T _DOMEN	GPIO5_ DOMEN	GPIO3_T _DOMEN	GPIO3_ DOMEN	GPIO1_T _DOMEN	GPIO1_ DOMEN
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	25H							
Description								
GPIO7_T _DOMEN	GPIO7 端口输入信号显性超时时间选择： 0:3ms; 1:450us							
GPIO7_ DOMEN	GPIO7 端口输入信号显性超使能，低电平有效；							
GPIO5_T _DOMEN	GPIO5 端口输入信号显性超时时间选择： 0:3ms; 1:450us							
GPIO5_ DOMEN	GPIO5 端口输入信号显性超使能，低电平有效；							
GPIO3_T _DOMEN	GPIO3 端口输入信号显性超时时间选择： 0:3ms; 1:450us							

GPIO3_DOMEN	GPIO3 端口输入信号显性超使能，低电平有效；
GPIO1_T_DOMEN	GPIO1 端口输入信号显性超时时间选择： 0:3ms; 1:450us
GPIO1_DOMEN	GPIO1 端口输入信号显性超时使能，低电平有效；

11.5.39. CANTX_CON1

表 44 CANTX_CON1

BIT	7	6	5	4	3	2	1	0
NAME	CAN4_SLO W_SEL	CAN3_SLO W_SEL	CAN2_SLO W_SEL	CAN1_SLO W_SEL	GPIO 7_S	GPIO 5_S	GPIO 3_S	GPIO 1_S
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	26H							
Description								
CAN4_SLO W_SEL	CAN4PHY 低速 CAN 使能，高有效							
CAN3_SLO W_SEL	CAN3PHY 低速 CAN 使能，高有效							
CAN2_SLO W_SEL	CAN2PHY 低速 CAN 使能，高有效							
CAN1_SLO W_SEL	CAN1PHY 低速 CAN 使能，高有效							
GPIO7_S	GPIO7 端口输入信号常高使能，在作为 CAN 发送信号，且 CAN 进入 silent 模式时使用							
GPIO5_S	GPIO5 端口输入信号常高使能，在作为 CAN 发送信号，且 CAN 进入 silent 模式时使用							
GPIO3_S	GPIO3 端口输入信号常高使能，在作为 CAN 发送信号，且 CAN 进入 silent 模式时使用							
GPIO1_S	GPIO1 端口输入信号常高使能，在作为 CAN 发送信号，且 CAN 进入 silent 模式时使用							

11.5.40. CANTX_CON2

表 45 CANTX_CON2

BIT	7	6	5	4	3	2	1	0
NAME	CAN5_SL OW_SEL	-	-	GPIO9_T O_EN	GPIO7_ TO_EN	GPIO5_T O_EN	GPIO3_T O_EN	GPIO1_T O_EN
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	27H							
Description								

CAN5_SLOW_SEL	CAN5PHY 低速 CAN 使能，高有效
GPIO9_TO_EN	GPIO9 端口输入信号低电平超时使能，在作为 CAN 发送信号时使用
GPIO7_TO_EN	GPIO7 端口输入信号低电平超时使能，在作为 CAN 发送信号时使用
GPIO5_TO_EN	GPIO5 端口输入信号低电平超时使能，在作为 CAN 发送信号时使用
GPIO3_TO_EN	GPIO3 端口输入信号低电平超时使能，在作为 CAN 发送信号时使用
GPIO1_TO_EN	GPIO1 端口输入信号低电平超时使能，在作为 CAN 发送信号时使用

11.5.41. CANRX_CON

表 46 CANRX_CON

BIT	7	6	5	4	3	2	1	0
NAME	CANRX_4_INV	CANRX_3_INV	CANRX_2_INV	CANRX_1_INV	ENH_CA_NRX4	ENH_CA_NRX3	ENH_CA_NRX2	ENH_CA_NRX1
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	28H							
Description								
CANRX4_INV	CAN4PHY 接收信号取反							
CANRX3_INV	CAN3PHY 接收信号取反							
CANRX2_INV	CAN2PHY 接收信号取反							
CANRX1_INV	CAN1PHY 接收信号取反							
ENH_CA_NRX4	CAN4 PHY (OBD3,OBD11) 使能							
ENH_CA_NRX3	CAN3 PHY (OBD12,OBD13) 使能							
ENH_CA_NRX2	CAN2 PHY (OBD3,OBD8) 使能							
ENH_CA_NRX1	CAN1 PHY (OBD6,OBD14) 使能							

11.5.42. OBD_RXSEL

表 47 OBD_RXSEL

BIT	7	6	5	4	3	2	1	0
NAME	OBD_SELA[3:0]				OBD_SELB[3:0]			
ACCESS	RW				RW			
RESET	00H							
ADDR	29H							
Description								
OBD_SELA[3:0]	选择一个 OBD 连接到比较器正端							
OBD_SELB[3:0]	选择一个 OBD 连接到比较器负端							

11.5.43. SCAN_CON

表 48 SCAN_CON

BIT	7	6	5	4	3	2	1	0
NAME	ENH_CANRX5	-	SCAN_MODE0	SCAN_MODE1	SCAN_OBD_SEL[3:0]			
ACCESS	RW	RW	RW	RW	RW			
RESET	00H							
ADDR	2AH							
Description								
ENH_CANRX5	CAN5 PHY (OBD 引脚由 OBDRX_SEL 寄存器决定) 使能							
SCAN_MODE0	单线 CAN 模式控制 0, 详见表 xx							
SCAN_MODE1	单线 CAN 模式控制 1, 详见表 xx							
SCAN_OBD_SEL [3:0]	单线 CAN OBD 脚选择: 1: OBD1 2: OBD2 15: OBD15							

11.5.44. KLINE_CON1

表 49 KLINE_CON1

BIT	7	6	5	4	3	2	1	0
NAME	KLINE7_E N	KLINE6_ EN	-	-	KLINE3_ EN	KLINE2_E N	KLINE1_E N	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	2BH							
Description								

KLINE7_EN	KLINE PHY7 (OBD7) 使能
KLINE6_EN	KLINE PHY6 (OBD6) 使能
KLINE3_EN	KLINE PHY3 (OBD3) 使能
KLINE2_EN	KLINE PHY2 (OBD2) 使能
KLINE1_EN	KLINE PHY1 (OBD1) 使能

11.5.45. KLINE_CON2

表 50 KLINE_CON2

BIT	7	6	5	4	3	2	1	0
NAME	KLINE15_EN	KLINE14_EN	KLINE13_EN	KLINE12_EN	KLINE11_EN	KLINE10_EN	KLINE9_EN	KLINE8_EN
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	2CH							
Description								
KLINE15_EN	KLINE PHY15 (OBD15) 使能							
KLINE14_EN	KLINE PHY14 (OBD14) 使能							
KLINE13_EN	KLINE PHY13 (OBD13) 使能							
KLINE12_EN	KLINE PHY12 (OBD12) 使能							
KLINE11_EN	KLINE PHY11 (OBD11) 使能							
KLINE10_EN	KLINE PHY10 (OBD10) 使能							
KLINE9_EN	KLINE PHY9 (OBD9) 使能							
KLINE8_EN	KLINE PHY8 (OBD8) 使能							

11.5.46. J1850_CON

表 51 J1850_CON

BIT	7	6	5	4	3	2	1	0
-----	---	---	---	---	---	---	---	---

NAME	GPIO9_S	GPIO9_T_DOMEN	GPIO9_DOMEN	ENH_ALL_OBDRX	ALLOBD_RX_INV	OBDRX_HYS	J1850VP_W_EN	J1850_EN
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	2DH							
Description								
GPIO9_S	GPIO9 端口输入信号常高使能，在作为 CAN 发送信号，且 CAN 进入 silent 模式时使用							
GPIO9_T_DOMEN	GPIO9 端口输入信号显示超时时间选择： 0:3ms; 1:450us							
GPIO9_DOMEN	GPIO9 端口输入信号显示超使能，高电平有效；							
ENH_ALL_OBDRX	OBD 两两比较的比较器使能							
ALLOBD_RX_INV	OBD 两两比较的比较器输出取反使能							
OBDRX_HYS	OBD 两两比较的比较器迟滞设置 0: 阈值为 0.7V/0.55V; 1: 阈值为 0.2V/-0.2V							
J1850VP_W_EN	J1850VPW PHY 使能。(OBD 脚由 OBD_RXSEL 寄存器配置决定)							
J1850_EN	J1850 PHY 使能。(OBD 脚由 OBD_RXSEL 寄存器配置决定)							

11.5.47. RX_MATRIX_CFG

表 52 RX_MATRIX_CFG

BIT	7	6	5	4	3	2	1	0
NAME	RX_MATRIX_CFG[7:0]							
ACCESS	RW							
RESET	00H							
ADDR	35H							
Description								
RX_MATRIX_CFG[7:0]	RX 矩阵网络互连配置							

11.5.48. TX_MATRIX_CFG

表 53 TX_MATRIX_CFG

BIT	7	6	5	4	3	2	1	0
NAME	TX_MATRIX_CFG[7:0]							
ACCESS	RW							

RESET	00H
ADDR	36H
Description	
TX_MATRIX_CFG [7:0]	TX 矩阵网络互连配置

11.5.49. FIFO_LEVEL

表 54 FIFO_LEVEL

BIT	7	6	5	4	3	2	1	0
NAME	FLUSH_BUFFER	FIFO_LEVEL[6:0]						
ACCESS	R/W1C	RO						
RESET	00H							
ADDR	37H							
Description								
FLUSH_BUFFER	写 1 清空 FIFO							
FIFO_LEVEL[6:0]	FIFO 存储数据深度指示, 只读							

11.5.50. GEN_CON

表 55 GEN_CON

BIT	7	6	5	4	3	2	1	0
NAME	-	ENH_HALF VCC	ENH_EXT CLK	EHL_XT AL	TS_OTP[1 :0]	ENH_O TP	ENH_IB_ OBD	
ACCESS	RO	RW	RW	RW	RW	RW	RW	RW
RESET	12H							
ADDR	38H							
Description								
ENH_HALFV CC	HALFVCC 的驱动模块使能, 高有效, 一般在双线 CAN 中配置							
ENH_EXTCL K	晶振外部时钟输入, 高有效, 高电平时选择外灌时钟信号从晶振引脚 XTI 输入							
EHL_XTAL	晶振使能, 低有效, 默认晶振不开启							
TS_OTP[1:0]	过温保护电压测试选择, 详见表 xx							
ENH_OTP	过温保护使能, 高电平有效							
ENH_IB_OBD	OBD DRIVER 的电流偏置使能, 高电平有效							

11.5.51. PUSH_PULL_CON1

表 56 PUSH_PULL_CON1

BIT	7	6	5	4	3	2	1	0
NAME	PUSHPULL 7_EN	PUSHPULL 6_EN	-	-	PUSHPULL 3_EN	PUSHPULL 2_EN	PUSHPULL 1_EN	-
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	39H							
Description								
PUSHPULL 7_EN	OBD7 当推挽 GPIO 使能							
PUSHPULL 6_EN	OBD6 当推挽 GPIO 使能							
PUSHPULL 3_EN	OBD3 当推挽 GPIO 使能							
PUSHPULL 2_EN	OBD2 当推挽 GPIO 使能							
PUSHPULL 1_EN	OBD1 当推挽 GPIO 使能							

11.5.52. PUSHPULL_CON2

表 57 PUSHPULL_CON2

BIT	7	6	5	4	3	2	1	0
NAME	PUSHPULL ULL15_ EN	PUSHPULL ULL14_ EN	PUSHPULL ULL13_ EN	PUSHPULL ULL12_ EN	PUSHPULL ULL11_ EN	PUSHPULL ULL10_ EN	PUSHPULL ULL9_ EN	PUSHPULL ULL8_ EN
ACCESS	RW	RW	RW	RW	RW	RW	RW	RW
RESET	00H							
ADDR	3AH							
Description								
PUSHPULL ULL15_ EN	OBD15 当推挽 GPIO 使能							
PUSHPULL ULL14_ EN	OBD14 当推挽 GPIO 使能							
PUSHPULL ULL13_ EN	OBD13 当推挽 GPIO 使能							
PUSHPULL ULL12_ EN	OBD12 当推挽 GPIO 使能							
PUSHPULL	OBD11 当推挽 GPIO 使能							

ULL11_EN	
PUSHP ULL10_EN	OBD10 当推挽 GPIO 使能
PUSHP ULL9_EN	OBD9 当推挽 GPIO 使能
PUSHP ULL8_EN	OBD8 当推挽 GPIO 使能

11.5.53. AUX_TEST

表 58 AUX_TEST

BIT	7	6	5	4	3	2	1	0
NAME	-	-	AUX_SEL[1:0]		ENAU3[3:0]			
ACCESS	RW	RW	RW		RW			
RESET	00H							
ADDR	3BH							
Description								
AUX_SEL[1:0]	AUX 测试选择输入							
ENAU3[3:0]	AUX 测试使能							

11.5.54. STATUS

表 59 STATUS

BIT	7	6	5	4	3	2	1	0
NAME	-	FIFO_FULL	FIFO_EMPTY	XTAL_OKH	OTPH_OUT[3:0]			
ACCESS	RO	RO	RO	RO	RO			
RESET	20H							
ADDR	3CH							
Description								
FIFO_FULL	FIFO 为满状态指示, 只读							
FIFO_EMPTY	FIFO 为空状态指示, 只读							
XTAL_OKH	为 1 代表晶振起振状态正常, 只读							
OTPH_OUT[3:0]	四个温度传感器状态指示, 只读。过温点 145℃。为 1 代表过温							

11.5.55. VERSION

表 60 VERSION

BIT	7	6	5	4	3	2	1	0
NAME	PID[7:0]							
ACCESS	RO							
RESET	49H							
ADDR	3DH							
Description								
PID[7:0]	芯片版本号，默认值为 8'h49，只读							

12. 电气参数

表 1 DC 性能参数

Symbol	Description	Condition	Min	Typ	Max	Unit
I _{AVCC}	AVCC 电流消耗	V _{AVCC} = V _{PVCC} =12V , XTAL disable		1.55	3	mA
I _{xtal}	晶振电流消耗			700		uA
R _{AUX}	AUX 输出电压比例			0.125		
V _{AUX}	AUX 输出电压限幅		5.2		5.4	V
V _{OUT5P}	BUCK 电源输出精度	V _{AVCC} = V _{PVCC} =12V I _{load} = 100mA	4.8		5.3	V
V _{OUT5PRIP}	BUCK 电源输出纹波电压	V _{AVCC} = V _{PVCC} =12V I _{LOAD} =0~250mA		30		mV
H _{buck}	BUCK 电源输出效率	PVCC=8V RL=12ohm		90		%
V _{OUT3P3}	LDO 电源输出精度	V _{AVCC} = V _{PVCC} =12V I _{load} = 100mA	3.2		3.4	
V _{OUT3P3}	LDO 电源输出纹波特性	V _{AVCC} = V _{PVCC} =12V I _{load} =0~ 100mA		0.1		V
EN _{DAC}	单端接收器 DAC 有效位数	DVCC =12V,TEST 端口 输出		6		LSB
IN _L DAC	DAC 输出积分非线性误差	DVCC =12V,TEST 端口 输出			±0.5	LSB
DN _L DAC	DAC 输出差分非线性误差	DVCC =12V,TEST 端口 输出			±0.5	LSB
E _{IOR}	OBD 端口上下拉电阻精度			±5		%
V _{VCCIO}	数字 IO 允许工作电压		1.8	3.3	5.5	V
V _{IOH}	GPIO/SPI 端口输出高电位		V _{VCCIO} -0.2			
V _{IOl}	GPIO/SPI 端口输出低电位				0.2	V
V _{IO1}	GPIO/SPI 端口输入高电位		0.7*V _{VCCIO}			
V _{IO0}	GPIO/SPI 端口输入低电位				0.3*V _{VCCIO}	
I _{IO}	GPIO 输出电流		-5		3	mA
I _{IOLEAK}	GPIO/SPI 端口输入漏电流				100	uA
I _{PWD}	Shutdown 状态下 VAVCC 总体电流消耗	NPWD=3V, VAVCC=18V		600	650	uA
T _{OTP}	过温保护结温度		110		120	℃
R _{them}	封装热阻					

表 2 AC 特性参数

Symbol	Description	Condition	Min	Typ	Max	Unit	Note
V _{DVCC}	OB D 电源供应电压			2	3	mA	
V _{AVCC}	模拟电源最高工作电压		8	12	18	V	
V _{PVCC}	PMU 电源最高工作电压		8	12	18	V	
V _{POR}	AVCC PVCC 欠压保护		7.2		8	V	
T _{startup}	AVCC PVCC 上电至 POK 变高	V _{AVCC} = V _{PVCC} =12V			1.8	ms	
F _{BUCK}	典型工作条件下 SW 开关频率	V _{AVCC} = V _{PVCC} =12V I _{load} = 100mA		500		KHz	
T _{OFF}	DCM 电流模式最下关断时间			300		ns	
t _{stpxtl}	晶振震荡建立时间	F _{xtal} = 25MHz			3	ms	
F _{xtal}	晶振频率			25		MHz	
F _{clk}	SPI 接口 SCK 时钟频率				5	MHz	
F _{IO}	GPIO1-GPIO10 输入输出最高速率				10	MHz	
CAN/CANFD 特性							
V _{DCANH}	CANH 输出电平	OB D6 负载 60 欧并联 2nF	4.7	5.2	5.5	V	1)
V _{DCANL}	CANL 输出电平	OB D14 负载 60 欧并联 2nF	0.1	0.2	0.4	V	1)
V _{DCANTH}	CAN 接收器比较阈值	OB D6 负载 60 欧并联 2nF	0.6	0.7	0.85	V	6)
V _{DCANYH}	CAN 接收器比较迟滞电压	OB D14 负载 60 欧并联 2nF	80	100	200	mV	6)
T _{DCANRESTX}	CAN 发送从 TX 为低到总线显性态延迟	负载 60 欧并联 2nF , 5Mbps		40		ns	
T _{DCANDOMTX}	CAN 发送从 TX 为高到总线显性态延迟	负载 60 欧并联 2nF , 5Mbps		60		ns	
T _{DCANRESRX}	CAN 接收总线隐性态到 RX 延时	负载 60 欧并联 2nF , 5Mbps		27		ns	
T _{DCANDOMRX}	CAN 接收总线显性态到 RX 延时	负载 60 欧并联 2nF , 5Mbps		12		ns	
T _{DCANRES(TX-RX)}	隐性态 TX 到 RX 延时	正常工作模式		66		ns	
T _{DCANDOM(TX-RX)}	显性态 TX 到 RX 延时	正常工作模式		70		ns	
V _{CANCM}	CAN 总线接收器共模电压	负载 60 欧并联 2nF , 5Mbps		2.7		V	2)
T _{DCANDT}	CAN 接收器显性超时时间	F _{xtal} = 25MHz			3	ms	
单线 CAN							
V _{SCANH}	单线 CAN 引脚输出高电平	RLOAD=1K 并联 15nF			6	V	
V _{SCANL}	单线 CAN 引脚输出低电平	RLOAD=1K 并联 15nF			0.2	V	
T _{SCANH}	单线 CAN 接收高电平延时	RLOAD=1K 并联 15nF		200		ns	

TSCANL	单线 CAN 接收低电平延时	RLOAD=1K 并联 15nF		6		us	
TSCANDLY	单线 CAN TX 至 RX 引脚延时				200	us	
VSCANTH	单线 CAN 接收比较电压	RLOAD=1K 并联 15nF		0.35*V _{DVCC}			3)
VSCANHY	单线 CAN 接收迟滞电压	RLOAD=1K 并联 15nF		0.1*V _{DVCC}			3)
KLINE/LINE 特性							
VKLINEH	K 线输出高电位电压	Rload=1K 并联 2nF 电容, DVCC=12V baud = 100Kbps		11.7		V	
VKLINEL	K 线输出低电位电压			0.1		V	
TKLINEH	K 线输出高电平上升沿时间			750		ns	
TKLINEL	K 线输出低电平下降沿时间			160		ns	
TKLINEDLY	K 线 TX 到 RX 延时				200	ns	
VKLINEH	K 线接收比较电压			0.35*V _{DVCC}			3)
VKLINEHY	K 线接收迟滞电压			0.1*V _{DVCC}			3)
PWM							
VPWMH	PWM 线输出高电位电压	Rload=5K 并联 2nF 电容, DVCC=12V baud = 100Kbps		8		V	
VPWML	PWM 线输出低电位电压			0.1		V	
TPWMH	PWM 输出高电平延时			750		ns	
TPWML	PWM 线输出低电平延时			200		ns	
TPWMDLY	PWM 线 TX 到 RX 延时				200	ns	
VPWMTH	PWM 接收比较差分电压			0.7		V	
VPWMHY	PWM 接收比较器迟滞电压			0.2		V	
<p>Note</p> <p>1) 测试使用 OBD6/OBD14 引脚作为参考, 其他组 OBD 引脚具有相同的收发特性</p> <p>2) CAN 总线共模电压由 VREF 输出控制, 当断开内部总线负载, 可外部调整共模电平</p> <p>3) 通过 DAC 重新定义</p> <p>6) 设计保证, 量产不测试性能</p>							

13. 附录

13.1. 寄存器总表

ADD R	NAME	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	RESET
0	TR_RL_OBD1	TR_RLN_1[3:0]			TR_RLP_1[3:0]					0
1	TR_RL_OBD2	TR_RLN_2[3:0]			TR_RLP_2[3:0]					0
2	TR_RL_OBD3	TR_RLN_3[3:0]			TR_RLP_3[3:0]					0
3	TR_RL_OBD6	TR_RLN_6[3:0]			TR_RLP_6[3:0]					0
4	TR_RL_OBD7	TR_RLN_7[3:0]			TR_RLP_7[3:0]					0
5	TR_RL_OBD8	TR_RLN_8[3:0]			TR_RLP_8[3:0]					0
6	TR_RL_OBD9	TR_RLN_9[3:0]			TR_RLP_9[3:0]					0
7	TR_RL_OBD10	TR_RLN_10[3:0]			TR_RLP_10[3:0]					0
8	TR_RL_OBD11	TR_RLN_11[3:0]			TR_RLP_11[3:0]					0
9	TR_RL_OBD12	TR_RLN_12[3:0]			TR_RLP_12[3:0]					0
10	TR_RL_OBD13	TR_RLN_13[3:0]			TR_RLP_13[3:0]					0
11	TR_RL_OBD14	TR_RLN_14[3:0]			TR_RLP_14[3:0]					0
12	TR_RL_OBD15	TR_RLN_15[3:0]			TR_RLP_15[3:0]					0
13	OBD_INV_TX_L	INV_TX[7]	INV_TX[6]	-	-	INV_TX[3]	INV_TX[2]	INV_TX[1]	-	0
14	OBD_INV_TX_H	INV_TX[15]	INV_TX[14]	INV_TX[13]	INV_TX[12]	INV_TX[11]	INV_TX[10]	INV_TX[9]	INV_TX[8]	0

15	OBD_ENH_TXP_L	ENH_TXP[7]	ENH_TXP[6]	-	-	ENH_TXP[3]	ENH_TXP[2]	ENH_TXP[1]	-	0	
16	OBD_ENH_TXP_H	ENH_TXP[15]	ENH_TXP[14]	ENH_TXP[13]	ENH_TXP[12]	ENH_TXP[11]	ENH_TXP[10]	ENH_TXP[9]	ENH_TXP[8]	0	
17	OBD_ENH_TXN_L	ENH_TXN[7]	ENH_TXN[6]	-	-	ENH_TXN[3]	ENH_TXN[2]	ENH_TXN[1]	-	0	
18	OBD_ENH_TXN_H	ENH_TXN[15]	ENH_TXN[14]	ENH_TXN[13]	ENH_TXN[12]	ENH_TXN[11]	ENH_TXN[10]	ENH_TXN[9]	ENH_TXN[8]	0	
19	OBD_ENHP_HFVC C_L	ENHP_HFVCC[7]	ENHP_HFVCC[6]	-	-	ENHP_HFVCC[3]	ENHP_HFVCC[2]	ENHP_HFVCC[1]	-	0	
20	OBD_ENHP_HFVC C_H	ENHP_HFVCC[15]	ENHP_HFVCC[14]	ENHP_HFVCC[13]	ENHP_HFVCC[12]	ENHP_HFVCC[11]	ENHP_HFVCC[10]	ENHP_HFVCC[9]	ENHP_HFVCC[8]	0	
21	OBD_ENHN_HFVC C_L	ENHN_HFVCC[7]	ENHN_HFVCC[6]	-	-	ENHN_HFVCC[3]	ENHN_HFVCC[2]	ENHN_HFVCC[1]	-	0	
22	OBD_ENHN_HFVC C_H	ENHN_HFVCC[15]	ENHN_HFVCC[14]	ENHN_HFVCC[13]	ENHN_HFVCC[12]	ENHN_HFVCC[11]	ENHN_HFVCC[10]	ENHN_HFVCC[9]	ENHN_HFVCC[8]	0	
23	ENH_OBDRX_L	ENH_OBDRX[7]	ENH_OBDRX[6]	-	-	ENH_OBDRX[3]	ENH_OBDRX[2]	ENH_OBDRX[1]	-	0	
24	ENH_OBDRX_H	ENH_OBDRX[15]	ENH_OBDRX[14]	ENH_OBDRX[13]	ENH_OBDRX[12]	ENH_OBDRX[11]	ENH_OBDRX[10]	ENH_OBDRX[9]	ENH_OBDRX[8]	0	
25	CAN_VREF_EN_L	CAN_VREF_EN[7]	CAN_VREF_EN[6]	-	-	CAN_VREF_EN[3]	CAN_VREF_EN[2]	CAN_VREF_EN[1]	-	0	
26	CAN_VREF_EN_H	CAN_VREF_EN[15]	CAN_VREF_EN[14]	CAN_VREF_EN[13]	CAN_VREF_EN[12]	CAN_VREF_EN[11]	CAN_VREF_EN[10]	CAN_VREF_EN[9]	CAN_VREF_EN[8]	0	
27	CAN_HALFVCC_SET_L	CAN_HALFVCC_SET[7:6]		-	-	CAN_HALFVCC_SET[3:1]			-	0	
28	CAN_HALFVCC_SET_H	CAN_HALFVCC_SET[15:8]									0
29	OBD_VDD_SEL_0	VDD_SEL_OBD3[1:0]		VDD_SEL_OBD2[1:0]		VDD_SEL_OBD1[1:0]		-		0	
30	OBD_VDD_SEL_1	VDD_SEL_OBD7[1:0]		VDD_SEL_OBD6[1:0]		-		-		0	

31	OBD_VDD_SEL_2	VDD_SEL_OBD11[1:0]		VDD_SEL_OBD10[1:0]		VDD_SEL_OBD9[1:0]		VDD_SEL_OBD8[1:0]		0
32	OBD_VDD_SEL_3	VDD_SEL_OBD15[1:0]		VDD_SEL_OBD14[1:0]		VDD_SEL_OBD13[1:0]		VDD_SEL_OBD12[1:0]		0
33	OBD_RX_INV_L	RX_INV[7]	RX_INV[6]	-	-	RX_INV[3]	RX_INV[2]	RX_INV[1]	-	0
34	OBD_RX_INV_H	RX_INV[15]	RX_INV[15]	RX_INV[14]	RX_INV[13]	RX_INV[12]	RX_INV[11]	RX_INV[10]	RX_INV[9]	0
35	DAC1_CON	ENH_DAC1	-	DA1[5:0]						0
36	DAC2_CON	ENH_DAC2	-	DA2[5:0]						0
37	CANTX_CON0	GPIO7_T_DOM EN	GPIO7_DOME N	GPIO5_T_DOM EN	GPIO5_DOME N	GPIO3_T_DOM EN	GPIO3_DOME N	GPIO1_T_DO MEN	GPIO1_DOME N	0
38	CANTX_CON1	CAN4_SLOW_ SEL	CAN3_SLOW_ SEL	CAN2_SLOW_ SEL	CAN1_SLOW_ SEL	GPIO7_S	GPIO5_S	GPIO3_S	GPIO1_S	0
39	CANTX_CON2	CAN5_SLOW_ SEL	-	-	GPIO9_TO_EN	GPIO7_TO_EN	GPIO5_TO_EN	GPIO3_TO_E N	GPIO1_TO_E N	0
40	CANRX_CON	CANRX4_INV	CANRX3_INV	CANRX2_INV	CANRX1_INV	ENH_CANRX4	ENH_CANRX3	ENH_CANRX2	ENH_CANRX1	0
41	OBD_RXSEL	OBD_SEL_A[3:0]				OBD_SEL_B[3:0]				0
42	SCAN_CON	ENH_CANRX5	-	SCAN_MODE0	SCAN_MODE1	SCAN_OBD_SEL[3:0]				0
43	KLINE_CON1	KLINE7_EN	KLINE6_EN	-	-	KLINE3_EN	KLINE2_EN	KLINE1_EN	-	0
44	KLINE_CON2	KLIN15_EN	KLIN14_EN	KLIN13_EN	KLIN12_EN	KLIN11_EN	KLIN10_EN	KLIN9_EN	KLIN8_EN	0
45	J1850_CON	GPIO9_S	GPIO9_T_DOM EN	GPIO9_DOME N	ENH_ALLOBD RX	ALLOBDRX_IN V	OBDRX_HYS	J1850VPW_E N	J1850_EN	0
46	Resv									8'h03
47	Resv									8'h68
48	Resv									0
49	Resv									0
50	Resv									0
51	Resv									0

52	Resv									RO	
53	RX_MATRIX_CFG									对应 40bitbuf	
54	TX_MATRIX_CFG	-				-				对应 39bitbuf	
55	FIFO_LEVEL	flush_buffer (写0无效)	FIFO_LEVEL[6:0]								0
56	GEN_CON	-	ENH_HALFVC C	ENH_EXTCLK	EHL_XTAL	TS_OTP[1:0]		ENH_OTP	ENH_IB_OBD	8'h12	
57	PUSH_PULL_CON 0	PUSHPULL_EN [7]	PUSHPULL_EN [6]	-	-	PUSHPULL_EN [3]	PUSHPULL_EN [2]	PUSHPULL_E N[1]	-	0	
58	PUSH_PULL_CON 1	PUSHPULL_EN [15]	PUSHPULL_EN [14]	PUSHPULL_EN [13]	PUSHPULL_EN [12]	PUSHPULL_EN [11]	PUSHPULL_EN [10]	PUSHPULL_E N[9]	PUSHPULL_E N[8]	0	
59	AUX_TEST	EN_TSTH	EN_DIG_TST	AUX_SEL[1:0]		EN_AUX[3:0]				0	
60	STATUS	-	fifo_full	fifo_empty	XTAL_OKH	OTPH_OUT[3:0]				8'h20	
61	VERSION	PID[7:0]								8'h49	