



This thread has been locked.

If you have a related question, please click the "Ask a related question" button in the top right corner. The newly created question will be automatically linked to this question.

Logic : 標準ロジック(Standard Logic Device)の入力オーバーシュートについて、どの程度まで許されるか？


 M. Ohta


 Intellectual 1770 points


 Texas Instruments

Replies: 0

Views: 2782

あくまでもデバイスの保証はデータシートに規定される絶対最大定格の値です。保証する事は出来ませんが、ご参考としての実力値としては、以下の様にご理解ください。

標準ロジックデバイスの入力のオーバーシュート耐性については、入力端子からVCCへの電流パスを持つパワークランプダイオードの有無により違いがあります。

1. 絶対最大定格でVI : VCC+0.5V MAXの規定があるものは、入力にパワークランプダイオードが存在します。この場合、オーバーシュート電圧は

クランプダイオードが導通していない事を前提として
10msの期間内でVCC+1.0V 程度までは
実際上で問題無いものと考えます。

デバイスシリーズとしては、HC/HCT、AC、CD4000B などがこれに属します。

2. 絶対最大定格でVIが、単に数値で規定されているものは、入力にパワークランプダイオードが存在しません。この場合、オーバーシュート電圧は、単に絶縁耐圧で考える事ができます。絶対最大定格のVI MAX値の1.3倍程度まで (ALVCシリーズの場合は、VIの1.1倍) は、実際上で問題無いものと考えます。

デバイスシリーズとしては、LV-A、LVT、LVC、ALVT、AVC、AUC、AUP、AHC/AHCT、ALVC などがこれに属します。