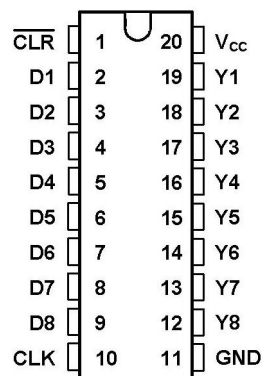


- LBC3S (BiCMOS) プロセス
- 出力電流 (Iout max = -500 mA)
- $V_{CE(sus)} = 13.2 V$
- TTL 入力

N、PW パッケージ
 (上面図)



説明

TLC8101AI は、 $V_{CC} = 4.5 V \sim 13.2 V$ で動作するラッチ付き 8 チャンネル ソース ドライバです。すべての入力 D、CLK、及び \overline{CLR} の入力レベルは、 V_{CC} に関係なく TTL レベルになっています。出力は高電流ダーリントン トランジスタ ペアのエミッタで、コレクタは V_{CC} に接続されています。

誘導性負荷をスイッチングするため、出力とグラウンド間にクランプ ダイオードが挿入されています。

1 つのダーリントン トランジスタ ペアの出力電流定格は -500 mA で、LED ドライバに適しています。

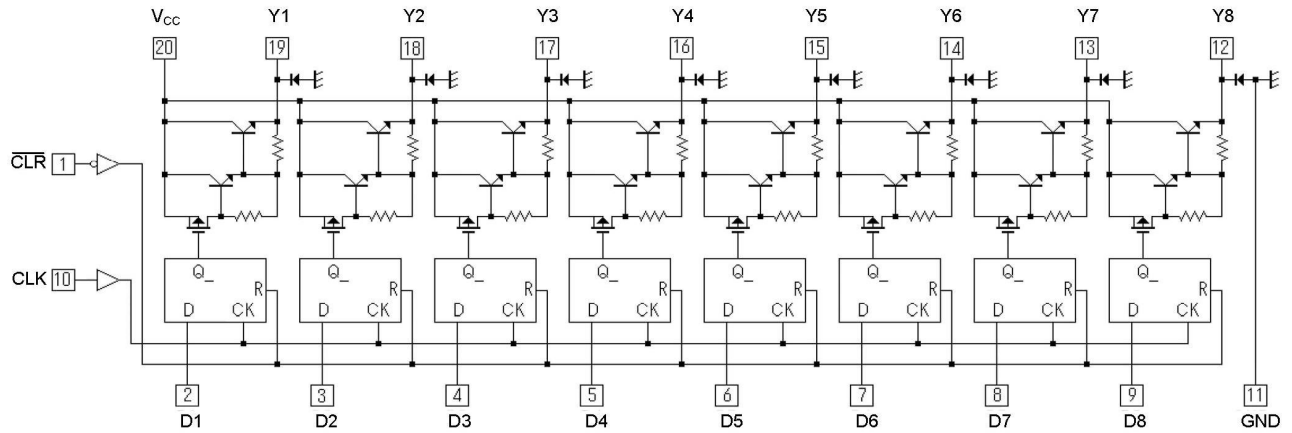
TLC8101AI は、 $-40^{\circ}C \sim 85^{\circ}C$ で動作します。

機能表 (各ラッチ)

INPUTS			OUTPUT Y
\overline{CLR}	CLK	D	
L	X	X	Z (OFF)
H	↑	L	Z (OFF)
H	↑	H	H (ON)
H	L	X	Y_0
H	↓	X	Y_0

- L : ロー・レベル
- H : ハイ・レベル
- X : 関係ありません
- ↑ : 上昇エッジ
- ↓ : 下降エッジ
- Z : ハイ・インピーダンス (オフ)
- Y_0 : 指定された入力条件が確定する直前の Y 出力のレベル

ブロック図



絶対最大定格 (特記無き場合、 $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$) †

パラメータ	記号	定 格	単 位
電源電圧範囲	V_{CC}	-0.5 ~ 15	V
入力電圧範囲	V_I	-0.5 ~ $V_{CC} + 0.5$	V
コレクタ-エミッタ間電圧		-0.5 ~ 15	V
ピーク出力電流	I_O	-500	mA
入力クランプ電流 ($V_I < 0\text{V}$)	I_{IK}	-20	mA
出力クランプ電流 ($V_O < 0\text{V}$)	I_{OK}	-500	mA
パッケージ熱抵抗 (注 1)	N パッケージ	69	°C/W
	PW パッケージ	83	
保存温度範囲	T_{stg}	-65 ~ 150	°C

† 絶対最大定格を超えるストレスは、デバイスに致命的なダメージを与えることがあります。絶対最大定格は、ストレスの限度のみについて示したもので、この条件、もしくは、本仕様書の「推奨動作条件」に示された条件を超える条件でのデバイスの機能動作を意図したものではありません。デバイスを絶対最大定格の条件に長時間さらすと、デバイスの信頼性に影響を与えることがあります。

(注 1) パッケージ熱抵抗は、JESD 51-7 に従って計算されています。

推奨動作条件

パラメータ		記号	最小	最大	単位
電源電圧		V_{CC}	4.5	13.2	V
ハイ・レベル入力電圧		V_{IH}	2		V
ロー・レベル入力電圧		V_{IL}		0.8	V
出力電流 (8 チャンネル)	N パッケージ	I_O	デューティ サイクル < 10%	400	mA
			デューティ サイクル < 50%	200	
	PW パッケージ		デューティ サイクル < 10%	350	mA
			デューティ サイクル < 50%	170	
動作周囲温度		T_A	-40	85	°C

電気的特性 (特記無き場合、 $V_{CC} = 4.5\text{ V} \sim 13.2\text{ V}$ 、 $T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$)

パラメータ	記号	測定条件	最小	標準	最大	単位
出力リーク電流	I_{CEX}	$V_{CC} = 13.2\text{ V}$ 、出力はオフ			2	μA
出力飽和電圧	$V_{CE(sat)}$	$I_{OUT} = -350\text{ mA}$			2.35	V
		$I_{OUT} = -225\text{ mA}$			2.15	
		$I_{OUT} = -100\text{ mA}$			1.95	
入力電流	I_I	$V_{CC} = 13.2\text{ V}$ 、 $V_I = 0\text{ V}$ 又は 13.2 V			1	μA
クランプ順方向電圧	V_f	$I_f = -350\text{ mA}$	-2			V
消費電流	I_{CC}	$V_{CC} = 13.2\text{ V}$ 、 $V_I = 0\text{ V}$ 又は 5.5 V	すべての出力はオフ	4.6	13	mA
			すべての出力はオン	4.8	13	mA
入力容量	C_I	$V_I = V_{CC}$ 又は GND			10	pF

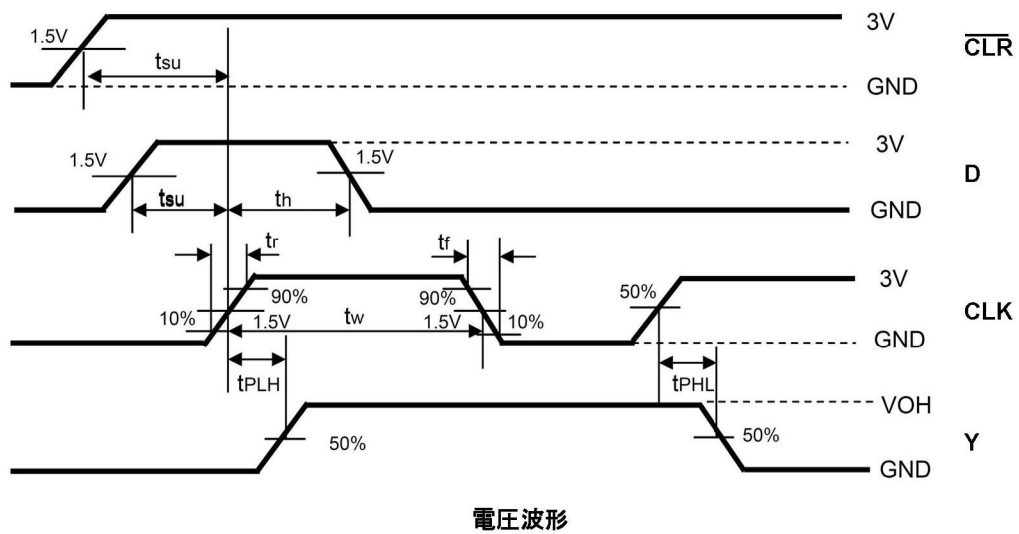
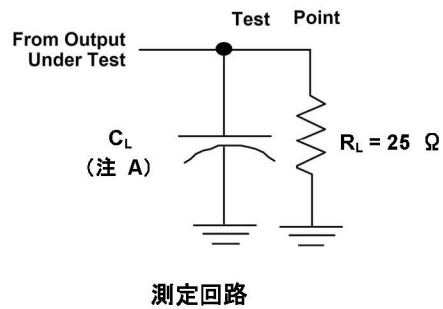
タイミング条件 (特記無き場合、 $V_{CC} = 4.5\text{ V} \sim 13.2\text{ V}$ 、 $T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$ 、図 1 参照)

パラメータ	記号	測定条件	最小	最大	単位
セットアップ時間、D (CLK ↑前)	t_{su}		50		ns
ホールド時間、D (CLK ↑後)	t_h		50		ns
		$T_A = 0^\circ\text{C} \sim 70^\circ\text{C}$	15		
セットアップ時間、 $\overline{\text{CLR}}$ ハイ (CLK ↑前)	t_{su}		50		ns
パルス幅 (CLK、 $\overline{\text{CLR}}$)	t_w		100		ns

スイッチング特性 ($V_{CC} = 4.5\text{ V} \sim 13.2\text{ V}$ 、図 1 参照)

パラメータ	記号	FROM (入力)	TO (出力)	測定条件	$T_A = 25^\circ\text{C}$		$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$		単位
					最小	標準	最大	最小	
出力上昇伝播遅延時間	t_{PLH}	CLK	Y	$R_L = 25\Omega$ 、 $C_L = 15\text{ pF}$	107	200		250	ns
出力下降伝播遅延時間	t_{PHL}				111	200		250	ns
	t_{PHLR}				$\overline{\text{CLR}}$	Y	104	200	

パラメータ測定情報



- (注 A) C_L はプローブ及び治具の容量を含みます。
- (注 B) 全入力パルスは、次の特性を持ったジェネレータにより供給されます。: $PRR \leq 1 \text{ MHz}$ 、 $Z_0 = 50\Omega$ 、 $t_r \leq 3 \text{ ns}$ 、 $t_f \leq 3 \text{ ns}$
- (注 C) 出力は単独スイッチングにて測定します。

図 1. スイッチング特性測定回路及び電圧波形

熱特性

TSSOP (PW) PACKAGE
 MAXIMUM OUTPUT CURRENT
 VS
 DUTY CYCLE

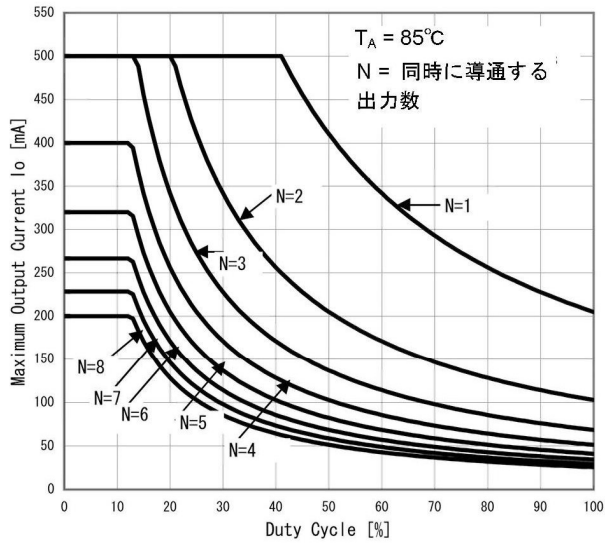


図 2

DIP (N) PACKAGE
 MAXIMUM OUTPUT CURRENT
 VS
 DUTY CYCLE

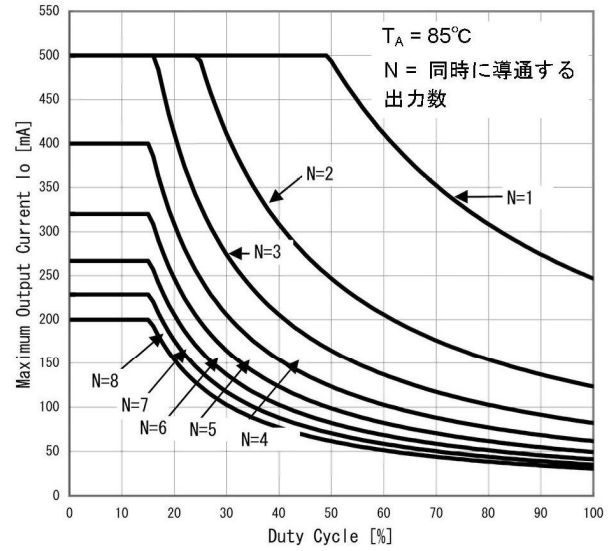


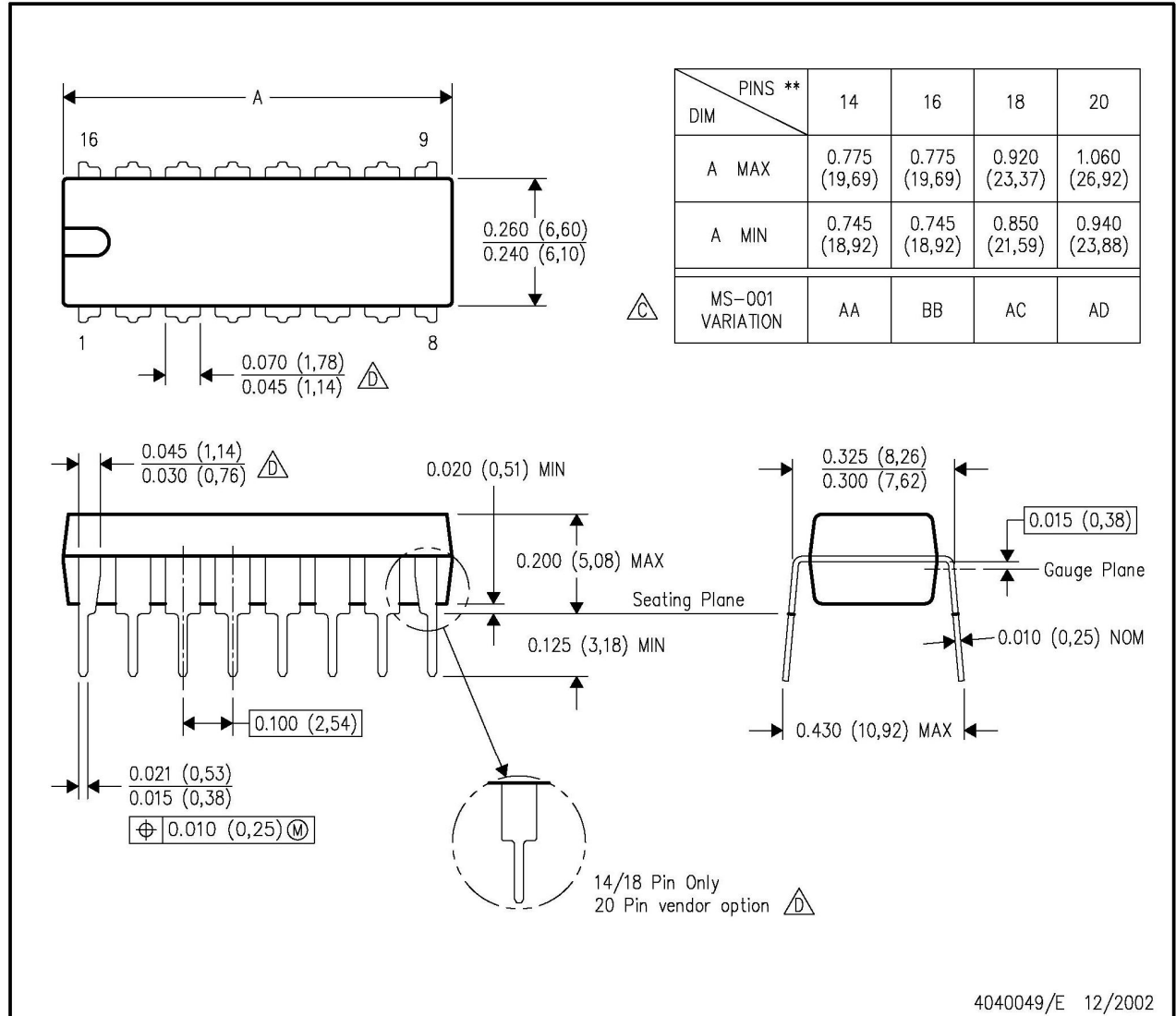
図 3

外形寸法図

N (R-PDIP-T**)

PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN



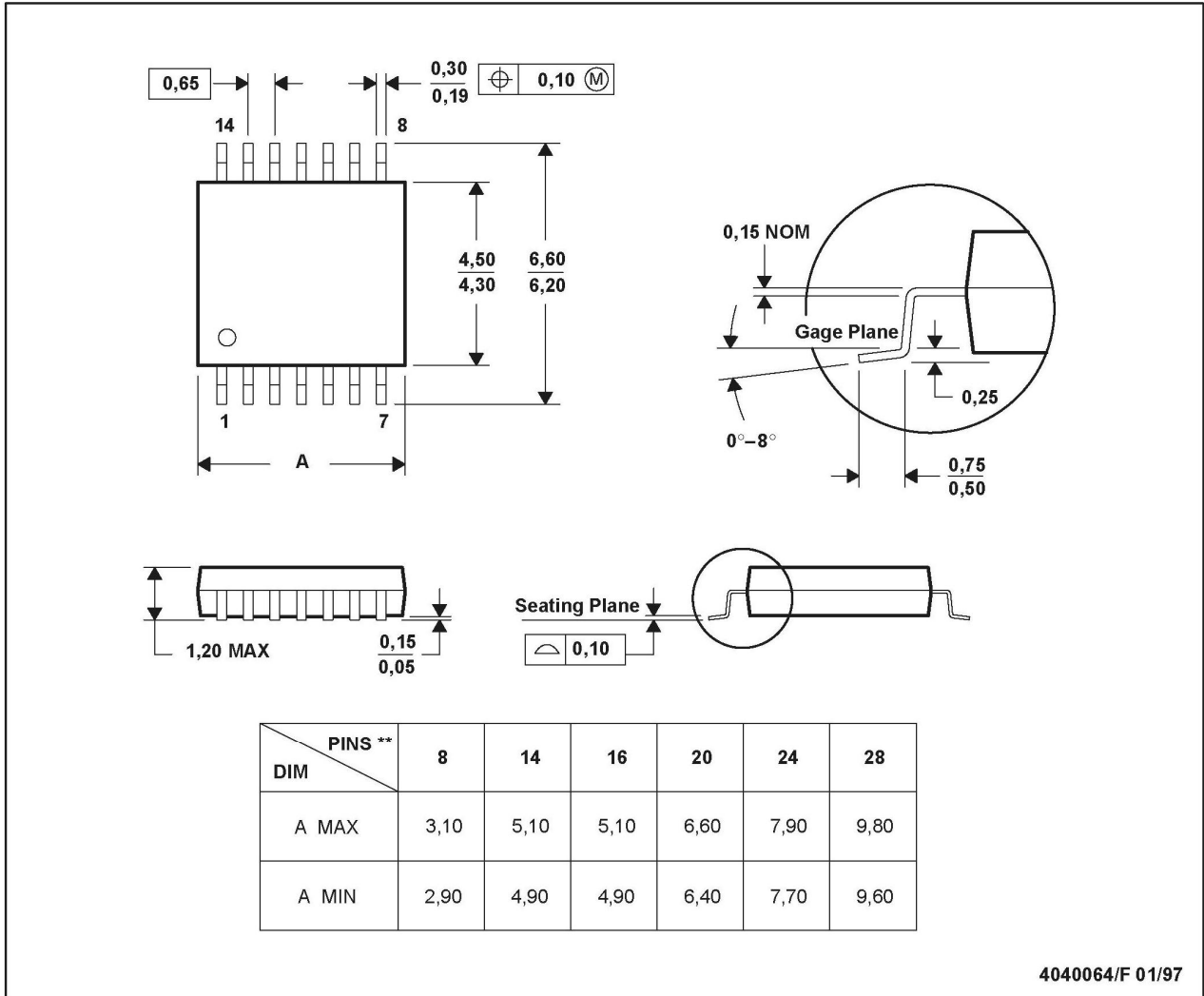
(注 A) すべての単位はインチ (mm)

外形寸法図 (続き)

PW (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14 PINS SHOWN



(注 A) すべての単位は mm