



10	MSTR/SLV	主从选择确定SYNC端方向。High = Master mode, SYNC端为输出; LOW = 从模式, SYNC端接受时钟输入; TTL逻辑电平符合VREG。
8和9	GAIN[1:0]	00 -- 20dB; 01 -- -26dB; 10 -- -32dB; 11 -- -36dB
44	SHUTDOWN	IC的关机信号 (LOW = 禁用, HIGH = 运行)。TTL逻辑电平符合AVCC。
45	MUTE	静音信号, 以便快速禁用/启用输出 (HIGH = 输出高-Z, LOW = 输出禁用)。TTL逻辑电平符合AVCC
46	FAULT	TTL兼容输出。高=短路故障, 低=无故障。仅报告短路故障。该端子未报热故障
15	VREG	4V稳压输出, 仅供内部单元、GAINx、MUTE和MSTR/SLV引脚使用。未指定用于驱动其他外部电路
16	VBYP	前置放大器的参考。标称值等于1.25 V。同时通过外部电容尺寸调整控制启动时间。
14	ROSC	斜坡发生器电流设定电阻I/O
11	SYNC	多台D类设备同步的时钟输入/输出方向由MSTR/SLV端子确定。输入不超过VREG的信号
30	VCLAMPL	左路自举电容内部产生电压电源
31	VCLAMPR	右路自举电容内部产生电压电源

