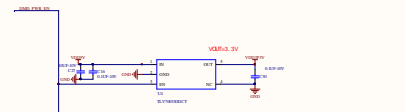
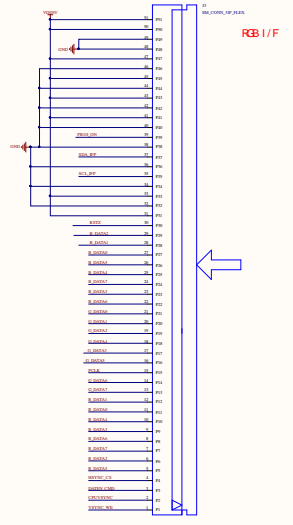
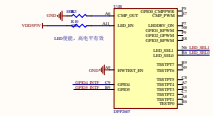
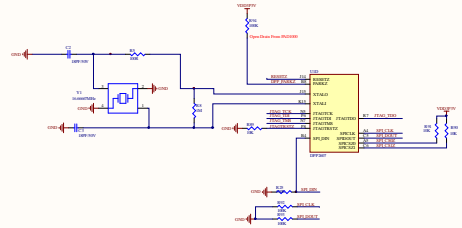
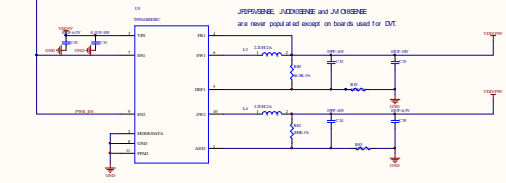
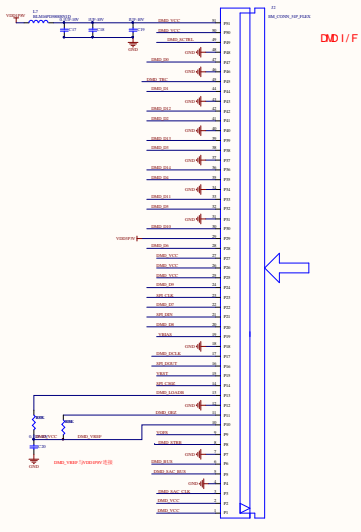
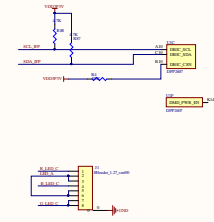
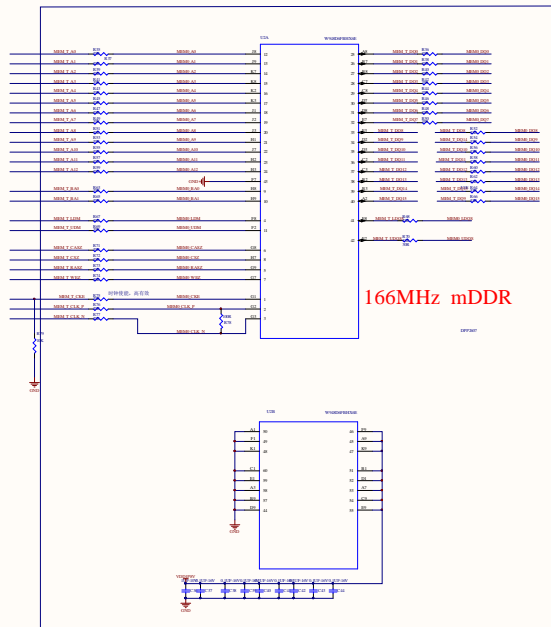


| Pin | Signal |
|-----|--------|
| 1   | VDD1   |
| 2   | VDD1   |
| 3   | VDD1   |
| 4   | VDD1   |
| 5   | VDD1   |
| 6   | VDD1   |
| 7   | VDD1   |
| 8   | VDD1   |
| 9   | VDD1   |
| 10  | VDD1   |
| 11  | VDD1   |
| 12  | VDD1   |
| 13  | VDD1   |
| 14  | VDD1   |
| 15  | VDD1   |
| 16  | VDD1   |
| 17  | VDD1   |
| 18  | VDD1   |
| 19  | VDD1   |
| 20  | VDD1   |
| 21  | VDD1   |
| 22  | VDD1   |
| 23  | VDD1   |
| 24  | VDD1   |
| 25  | VDD1   |
| 26  | VDD1   |
| 27  | VDD1   |
| 28  | VDD1   |
| 29  | VDD1   |
| 30  | VDD1   |
| 31  | VDD1   |
| 32  | VDD1   |
| 33  | VDD1   |
| 34  | VDD1   |
| 35  | VDD1   |
| 36  | VDD1   |
| 37  | VDD1   |
| 38  | VDD1   |
| 39  | VDD1   |
| 40  | VDD1   |
| 41  | VDD1   |
| 42  | VDD1   |
| 43  | VDD1   |
| 44  | VDD1   |
| 45  | VDD1   |
| 46  | VDD1   |
| 47  | VDD1   |
| 48  | VDD1   |
| 49  | VDD1   |
| 50  | VDD1   |
| 51  | VDD1   |
| 52  | VDD1   |
| 53  | VDD1   |
| 54  | VDD1   |
| 55  | VDD1   |
| 56  | VDD1   |
| 57  | VDD1   |
| 58  | VDD1   |
| 59  | VDD1   |
| 60  | VDD1   |
| 61  | VDD1   |
| 62  | VDD1   |
| 63  | VDD1   |
| 64  | VDD1   |
| 65  | VDD1   |
| 66  | VDD1   |
| 67  | VDD1   |
| 68  | VDD1   |
| 69  | VDD1   |
| 70  | VDD1   |
| 71  | VDD1   |
| 72  | VDD1   |
| 73  | VDD1   |
| 74  | VDD1   |
| 75  | VDD1   |
| 76  | VDD1   |
| 77  | VDD1   |
| 78  | VDD1   |
| 79  | VDD1   |
| 80  | VDD1   |
| 81  | VDD1   |
| 82  | VDD1   |
| 83  | VDD1   |
| 84  | VDD1   |
| 85  | VDD1   |
| 86  | VDD1   |
| 87  | VDD1   |
| 88  | VDD1   |
| 89  | VDD1   |
| 90  | VDD1   |
| 91  | VDD1   |
| 92  | VDD1   |
| 93  | VDD1   |
| 94  | VDD1   |
| 95  | VDD1   |
| 96  | VDD1   |
| 97  | VDD1   |
| 98  | VDD1   |
| 99  | VDD1   |
| 100 | VDD1   |



| Pin | Signal |
|-----|--------|
| 1   | VDD1   |
| 2   | VDD1   |
| 3   | VDD1   |
| 4   | VDD1   |
| 5   | VDD1   |
| 6   | VDD1   |
| 7   | VDD1   |
| 8   | VDD1   |
| 9   | VDD1   |
| 10  | VDD1   |
| 11  | VDD1   |
| 12  | VDD1   |
| 13  | VDD1   |
| 14  | VDD1   |
| 15  | VDD1   |
| 16  | VDD1   |
| 17  | VDD1   |
| 18  | VDD1   |
| 19  | VDD1   |
| 20  | VDD1   |
| 21  | VDD1   |
| 22  | VDD1   |
| 23  | VDD1   |
| 24  | VDD1   |
| 25  | VDD1   |
| 26  | VDD1   |
| 27  | VDD1   |
| 28  | VDD1   |
| 29  | VDD1   |
| 30  | VDD1   |
| 31  | VDD1   |
| 32  | VDD1   |
| 33  | VDD1   |
| 34  | VDD1   |
| 35  | VDD1   |
| 36  | VDD1   |
| 37  | VDD1   |
| 38  | VDD1   |
| 39  | VDD1   |
| 40  | VDD1   |
| 41  | VDD1   |
| 42  | VDD1   |
| 43  | VDD1   |
| 44  | VDD1   |
| 45  | VDD1   |
| 46  | VDD1   |
| 47  | VDD1   |
| 48  | VDD1   |
| 49  | VDD1   |
| 50  | VDD1   |
| 51  | VDD1   |
| 52  | VDD1   |
| 53  | VDD1   |
| 54  | VDD1   |
| 55  | VDD1   |
| 56  | VDD1   |
| 57  | VDD1   |
| 58  | VDD1   |
| 59  | VDD1   |
| 60  | VDD1   |
| 61  | VDD1   |
| 62  | VDD1   |
| 63  | VDD1   |
| 64  | VDD1   |
| 65  | VDD1   |
| 66  | VDD1   |
| 67  | VDD1   |
| 68  | VDD1   |
| 69  | VDD1   |
| 70  | VDD1   |
| 71  | VDD1   |
| 72  | VDD1   |
| 73  | VDD1   |
| 74  | VDD1   |
| 75  | VDD1   |
| 76  | VDD1   |
| 77  | VDD1   |
| 78  | VDD1   |
| 79  | VDD1   |
| 80  | VDD1   |
| 81  | VDD1   |
| 82  | VDD1   |
| 83  | VDD1   |
| 84  | VDD1   |
| 85  | VDD1   |
| 86  | VDD1   |
| 87  | VDD1   |
| 88  | VDD1   |
| 89  | VDD1   |
| 90  | VDD1   |
| 91  | VDD1   |
| 92  | VDD1   |
| 93  | VDD1   |
| 94  | VDD1   |
| 95  | VDD1   |
| 96  | VDD1   |
| 97  | VDD1   |
| 98  | VDD1   |
| 99  | VDD1   |
| 100 | VDD1   |



| Pin | Signal |
|-----|--------|
| 1   | VDD1   |
| 2   | VDD1   |
| 3   | VDD1   |
| 4   | VDD1   |
| 5   | VDD1   |
| 6   | VDD1   |
| 7   | VDD1   |
| 8   | VDD1   |
| 9   | VDD1   |
| 10  | VDD1   |
| 11  | VDD1   |
| 12  | VDD1   |
| 13  | VDD1   |
| 14  | VDD1   |
| 15  | VDD1   |
| 16  | VDD1   |
| 17  | VDD1   |
| 18  | VDD1   |
| 19  | VDD1   |
| 20  | VDD1   |
| 21  | VDD1   |
| 22  | VDD1   |
| 23  | VDD1   |
| 24  | VDD1   |
| 25  | VDD1   |
| 26  | VDD1   |
| 27  | VDD1   |
| 28  | VDD1   |
| 29  | VDD1   |
| 30  | VDD1   |
| 31  | VDD1   |
| 32  | VDD1   |
| 33  | VDD1   |
| 34  | VDD1   |
| 35  | VDD1   |
| 36  | VDD1   |
| 37  | VDD1   |
| 38  | VDD1   |
| 39  | VDD1   |
| 40  | VDD1   |
| 41  | VDD1   |
| 42  | VDD1   |
| 43  | VDD1   |
| 44  | VDD1   |
| 45  | VDD1   |
| 46  | VDD1   |
| 47  | VDD1   |
| 48  | VDD1   |
| 49  | VDD1   |
| 50  | VDD1   |
| 51  | VDD1   |
| 52  | VDD1   |
| 53  | VDD1   |
| 54  | VDD1   |
| 55  | VDD1   |
| 56  | VDD1   |
| 57  | VDD1   |
| 58  | VDD1   |
| 59  | VDD1   |
| 60  | VDD1   |
| 61  | VDD1   |
| 62  | VDD1   |
| 63  | VDD1   |
| 64  | VDD1   |
| 65  | VDD1   |
| 66  | VDD1   |
| 67  | VDD1   |
| 68  | VDD1   |
| 69  | VDD1   |
| 70  | VDD1   |
| 71  | VDD1   |
| 72  | VDD1   |
| 73  | VDD1   |
| 74  | VDD1   |
| 75  | VDD1   |
| 76  | VDD1   |
| 77  | VDD1   |
| 78  | VDD1   |
| 79  | VDD1   |
| 80  | VDD1   |
| 81  | VDD1   |
| 82  | VDD1   |
| 83  | VDD1   |
| 84  | VDD1   |
| 85  | VDD1   |
| 86  | VDD1   |
| 87  | VDD1   |
| 88  | VDD1   |
| 89  | VDD1   |
| 90  | VDD1   |
| 91  | VDD1   |
| 92  | VDD1   |
| 93  | VDD1   |
| 94  | VDD1   |
| 95  | VDD1   |
| 96  | VDD1   |
| 97  | VDD1   |
| 98  | VDD1   |
| 99  | VDD1   |
| 100 | VDD1   |

### V3.0 改动:

- 1, 增加2607 1v8电源 Pin L4; (上版漏掉)
- 2, 去掉RSTZ 5V上拉, 该PIN 输入应 <3.6V, 改到主板上拉;
- 3, RESETZ输出BUFFER去掉;
- 4, mDDR 增加布线长度匹配;
- 5, LED 驱动固定为Common-Anode;

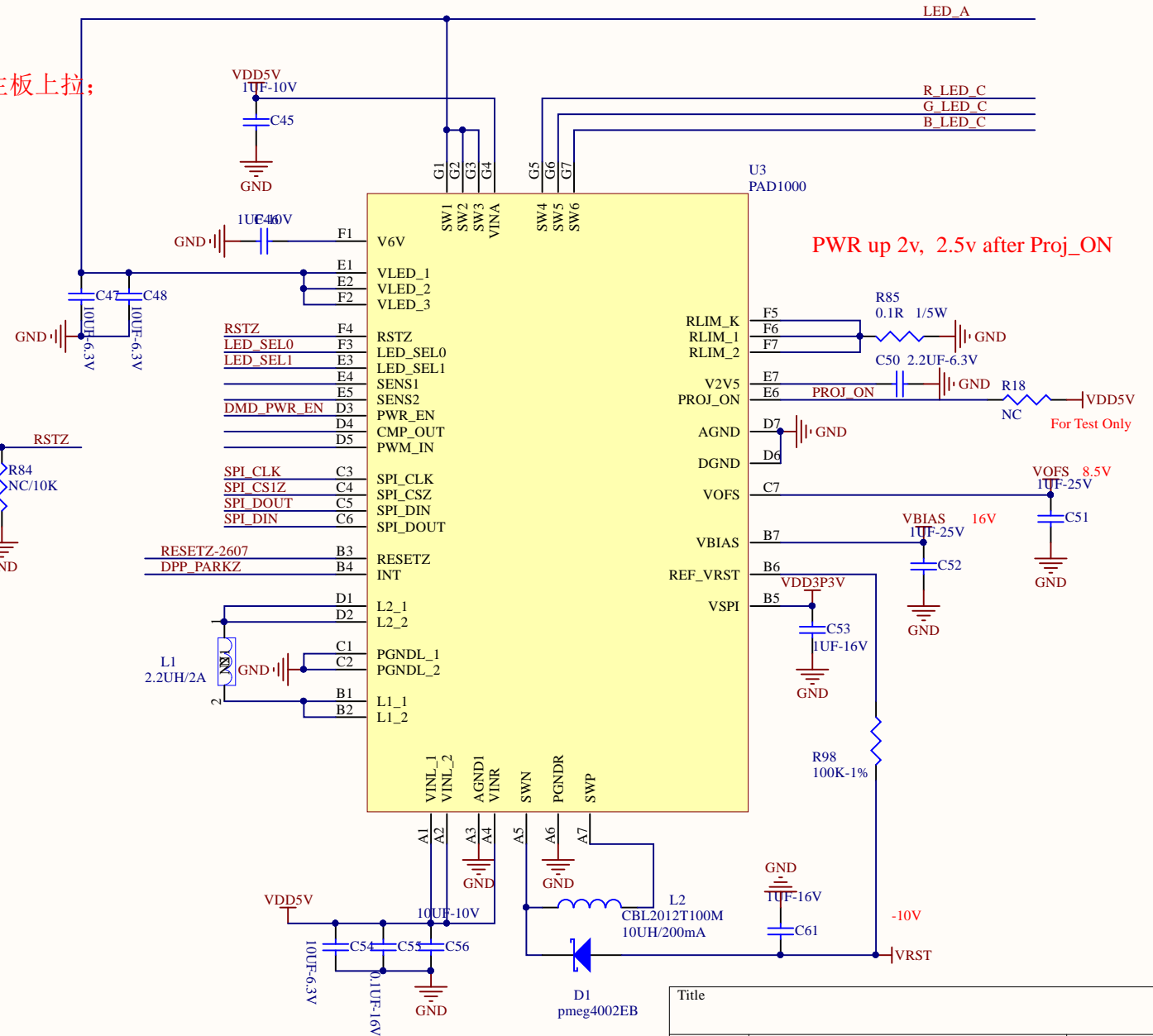
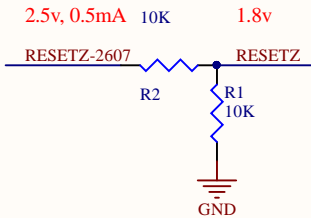
**RSTZ Active Low**

Pulled High at main board

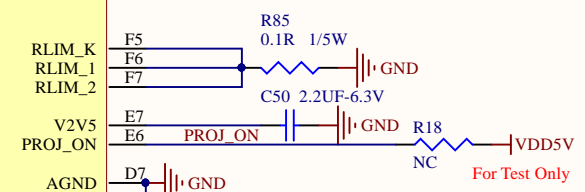
(工厂单板测试时需要拉高)

Output HIGH = 2.5v  
(SPI Excluded)

3.6v > Input HIGH > 1.2v



PWR up 2v, 2.5v after Proj\_ON



|       |                               |           |
|-------|-------------------------------|-----------|
| Title |                               |           |
| Size  | Number                        | Revision  |
| A4    |                               |           |
| Date: | 2018/9/14 星期五                 | Sheet of  |
| File: | G:\my work\...\PAD1000.SchDoc | Drawn By: |